

【11】證書號數：I938212

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl.：H03L7/099 (2006.01) H03K23/54 (2006.01)

發明

全 6 頁

【54】名稱：重對齊方法、重對齊裝置以及重對齊系統

【21】申請案號：110132622

【22】申請日：中華民國 110 (2021) 年 09 月 02 日

【11】公開編號：202301810

【43】公開日期：中華民國 112 (2023) 年 01 月 01 日

【30】優先權：2021/06/17

美國

17/349,991

【72】發明人：蔡宗憲 (TW) TSAI, TSUNG-HSIEN；沈瑞濱 (TW) SHEEN, RUEY-BIN；張智賢 (TW) CHANG, CHIH-HSIEN；謝正祥 (TW) HSIEH, CHENG-HSIANG

【71】申請人：台灣積體電路製造股份有限公司 TAIWAN SEMICONDUCTOR

MANUFACTURING COMPANY, LTD.

新竹市新竹科學工業園區力行六路八號

【74】代理人：李世章；秦建譜

【56】參考文獻：

TW 201431281A

US 10921847B2

US 2003/0137357A1

US 2016/0087641A1

審查人員：蘇齊賢

【57】申請專利範圍

1. 一種重對齊方法，用以重對齊一可程式化調節器壓控環形振盪器，該重對齊方法包含：
基於一或多個調控字串設定一電阻器組陣列的一可變電阻；
以一運算放大器接收來自一鎖相迴路電路的一電壓，該運算放大器耦接至該電阻器組陣列；
基於來自該鎖相迴路電路的該電壓及該電阻器組陣列的一電壓之間的一比較，由該電阻器組陣列產生一第一信號；
基於該第一信號控制一環形振盪器的操作，該環形振盪器耦接至該電阻器組陣列；以及
由一重對齊電路將該環形振盪器的一波形的一相位重對齊至該重對齊電路的一第一時脈信號，還包含：
該重對齊電路的一信號差分化電路產生該第一時脈信號以及一第二時脈信號；
該重對齊電路的一電流單元陣列基於該第一時脈信號以及該第二時脈信號產生一重對齊信號，該電流單元陣列耦接在該環形振盪器以及該信號差分化電路的一輸出端之間；以及
基於該重對齊信號，將該環形振盪器的該波形之該相位對齊至該第一時脈信號。
2. 如請求項 1 所述之重對齊方法，其中該產生該第一時脈信號以及該第二時脈信號之步驟包含：
一可程式化脈衝產生器接收一第三時脈信號；
該可程式化脈衝產生器基於第三時脈信號產生一第一重對齊信號以及一第二重對齊信號，作為差分信號；
該信號差分化電路產生一第一時脈信號以及一第二時脈信號；以及
以該第一時脈信號操作一第一傳輸閘，該第二時脈信號操作一第二傳輸閘，其中該重對齊信號的產生基於該第一傳輸閘的該操作。

(2)

3. 一種重對齊裝置，該重對齊裝置用於一可程式化調節器壓控環形振盪器，該重對齊裝置包含：
 - 一電阻器組陣列，包含多個電阻，用以產生一第一信號；
 - 一運算放大器，耦接至一鎖相迴路電路，用以比較該鎖相迴路電路的一電壓與該電阻器組陣列的一電壓；
 - 一第一電晶體，耦接在該運算放大器的一輸出端與一環形振盪器之間，其中該第一電晶體用以產生一第二信號，以便在一重對齊狀態期間，控制該環形振盪器的一頻率；以及
 - 一重對齊電路，耦接至該第一電晶體及該環形振盪器，其中該重對齊電路用以產生一重對齊信號，以便在該重對齊狀態期間，對齊該環形振盪器與一第一時脈信號，其中該重對齊電路和該環形振盪器之間透過至少一直接連接彼此耦接。
4. 一種重對齊系統，該重對齊系統用於一可程式化調節器壓控環形振盪器，該重對齊系統包含：
 - 一鎖相迴路電路，用以產生一第一電壓；
 - 一時脈樹，用以產生一第一時脈信號；以及
 - 一可程式化調節器壓控環形振盪器，包含：
 - 一電阻器組陣列，包含多個電阻，用以產生一第一信號；
 - 一運算放大器，耦接至該鎖相迴路電路，用以比較該鎖相迴路電路的該第一電壓與該電阻器組陣列的一電壓；以及
 - 一重對齊電路，耦接至該環形振盪器，其中該重對齊電路用以產生一重對齊信號，以便在該重對齊狀態期間，基於該第一時脈信號對齊該環形振盪器以及一時脈信號，其中該重對齊電路進一步包含：
 - 一重對齊電流單元陣列，用以基於一第二信號產生一重對齊信號；
 - 一第一傳輸閘，耦接至該重對齊電流單元陣列；
 - 一第二傳輸閘，耦接至該重對齊電流單元陣列；
 - 一第三電晶體，耦接至該第二傳輸閘，用以產生一待機電流，以切換該第一傳輸閘以及該第二傳輸閘；
 - 一信號差分化電路，分別耦接至該第一傳輸閘與該第二傳輸閘，其中該信號差分化電路用以產生該第一時脈信號以及一第二時脈信號；以及
 - 一可程式化脈衝產生器，用以接收一第三時脈信號，以及基於該第三時脈信號產生一第一重對齊信號與一第二重對齊信號作為差分信號。
5. 一種重對齊方法，包含：
 - 基於一或多個調控字串設定一電阻器組陣列的一可變電阻；
 - 以一運算放大器接收來自一鎖相迴路電路的一電壓，該運算放大器耦接至該電阻器組陣列；
 - 基於來自該鎖相迴路電路的該電壓及該電阻器組陣列的一電壓之間的一比較，由該電阻器組陣列產生一第一信號；
 - 基於一環形振盪器接收的一第二控制信號以及該第一信號控制該環形振盪器的操作，該環形振盪器耦接至該電阻器組陣列；以及
 - 基於該環形振盪器接收的一重對齊信號，由一重對齊電路將該環形振盪器的一波形的一相位重對齊至該重對齊電路的一第一時脈信號，其中該重對齊電路和該環形振盪器之間透過至少一直接連接彼此耦接。
6. 一種重對齊裝置，包含：
 - 一電阻器組陣列，包含多個電阻，用以產生一第一信號；
 - 一運算放大器，耦接至一鎖相迴路電路，用以比較該鎖相迴路電路的一電壓與該電阻器組陣列的一電壓；

一第一電晶體，耦接在該運算放大器的一輸出端與一環形振盪器之間，其中該第一電晶體用以產生由該環形振盪器接收的一第二信號，以便在一重對齊狀態期間，控制該環形振盪器的一頻率；以及

一重對齊電路，耦接至該第一電晶體及該環形振盪器，其中該重對齊電路用以產生由該環形振盪器接收的一重對齊信號，以便在該重對齊狀態期間，對齊該環形振盪器與一第一時脈信號。

7. 一種重對齊系統，該重對齊系統包含：

一鎖相迴路電路，用以產生一第一電壓；

一時脈樹，用以產生一第一時脈信號；以及

一可程式化調節器壓控環形振盪器，包含：

一電阻器組陣列，包含多個電阻，用以產生一第一信號；

一環形振盪器，基於該第一信號以接收一第二信號，

一運算放大器，耦接至該鎖相迴路電路，用以比較該鎖相迴路電路的該第一電壓與該電阻器組陣列的一電壓；以及

一重對齊電路，耦接至該環形振盪器，其中該重對齊電路用以產生一由該環形振盪器接收的重對齊信號，以便在一重對齊狀態期間，基於該第一時脈信號對齊該環形振盪器以及一時脈信號，

其中該重對齊電路和該環形振盪器之間透過至少一直接連接彼此耦接。

8. 一種重對齊方法，包含：

基於來自一第一電路的一電壓及一調節器一可程式化部份的一電壓之間的一比較，由該調節器產生一比較信號，其中該可程式化部份包括一電阻器組陣列；

基於一環形振盪器接收的根據該比較信號產生的一第一信號控制該環形振盪器的操作；以及

基於該環形振盪器接收的一重對齊信號，將該環形振盪器的一波形的一相位重對齊至一第一時脈信號。

9. 一種重對齊裝置，包含：

一調節器，用以基於來自一第一電路的一電壓及該調節器一可程式化部份的一電壓之間的一比較產生一比較信號，其中該可程式化部份包括一電阻器組陣列；

一環形振盪器；以及

一第一電晶體，耦接該調節器以及該環形振盪器，其中該第一電晶體用以產生由該環形振盪器接收根據該比較信號產生的的一第一信號，以控制該環形振盪器的一頻率，其中該環形振盪器還接收一重對齊信號，對齊該環形振盪器與一第一時脈信號。

10. 一種重對齊系統，該重對齊系統包含：

一調節器，包含一可程式化部份，用以基於來自一第一電路的一電壓及該可程式化部份的一電壓之間的一比較產生一第一信號，其中該可程式化部份包括一電阻器組陣列；以及

一環形振盪器，基於該第一信號以接收一第二信號，該環形振盪器還接收一重對齊信號，以對齊該環形振盪器以及一時脈信號。

圖式簡單說明

當結合隨附圖式閱讀時，將自下文的詳細描述最佳地理解本案的態樣。應注意，根據工業中的標準實務，並未按比例繪製各特徵。事實上，為了論述清楚，可任意增加或減小各特徵的尺寸。

第 1 圖根據本揭示文件的各種實施例，繪示一可程式化調節器壓控環形振盪器的方塊圖。

第 2 圖根據本揭示文件的各種實施例，繪示一可程式化調節器壓控環形振盪器的電路圖。

(4)

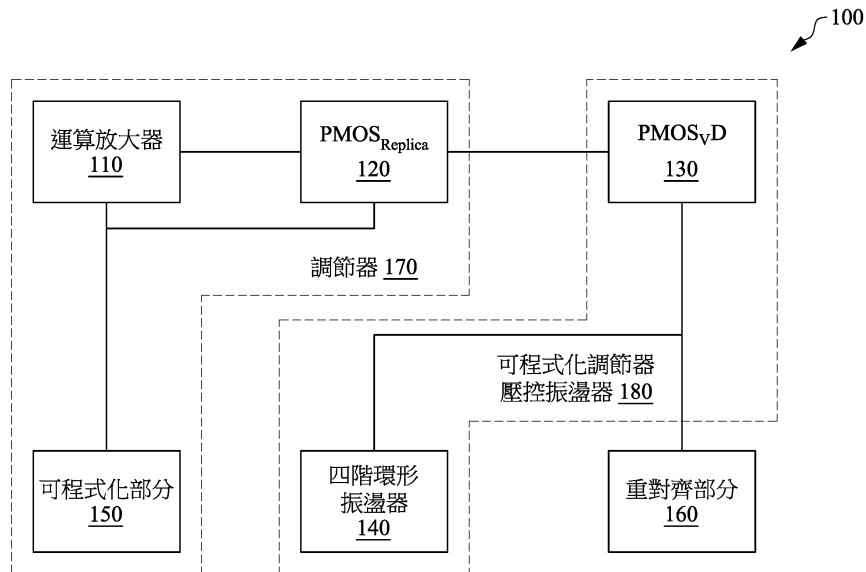
第 3 圖根據本揭示文件的各種實施例，繪示一可程式化調節器壓控環形振盪器的調控範圍的圖示。

第 4 圖根據本揭示文件的各種實施例，繪示一示例性四階環形振盪器的時脈抖動的時序圖。

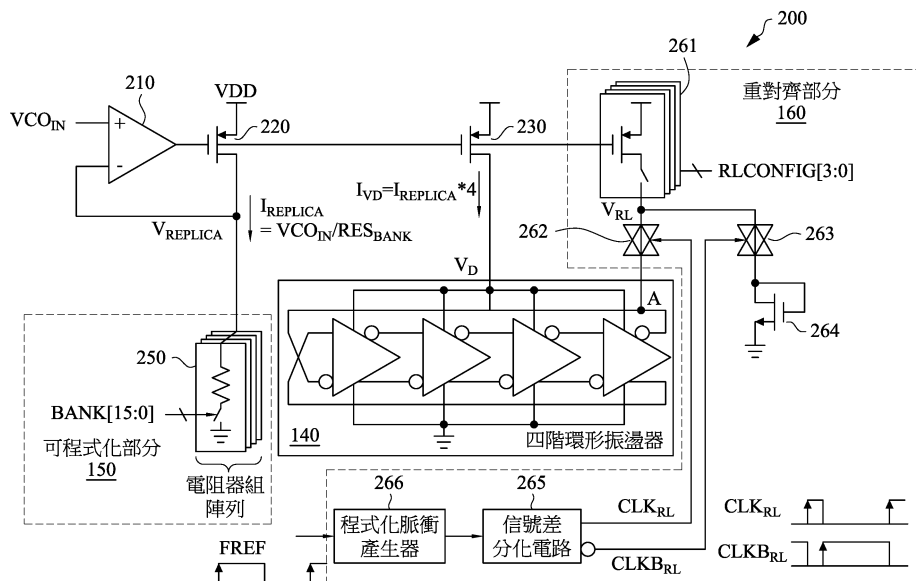
第 5 圖根據本揭示文件的各種實施例，繪示一脈衝產生器與信號差分化電路的示意圖。

第 6 圖根據本揭示文件的各種實施例，繪示一使用可程式化調節器壓控環形振盪器的示例性系統的方塊圖。

第 7 圖根據本揭示文件的各種實施例，繪示一重對齊一可程式化調節器壓控環形振盪器的方法的示例性流程圖。除非另有說明，不同圖中對應的數字和符號一般指對應的部分。繪製附圖是為了清楚地說明實施例的相關方面，不一定按照比例繪製。

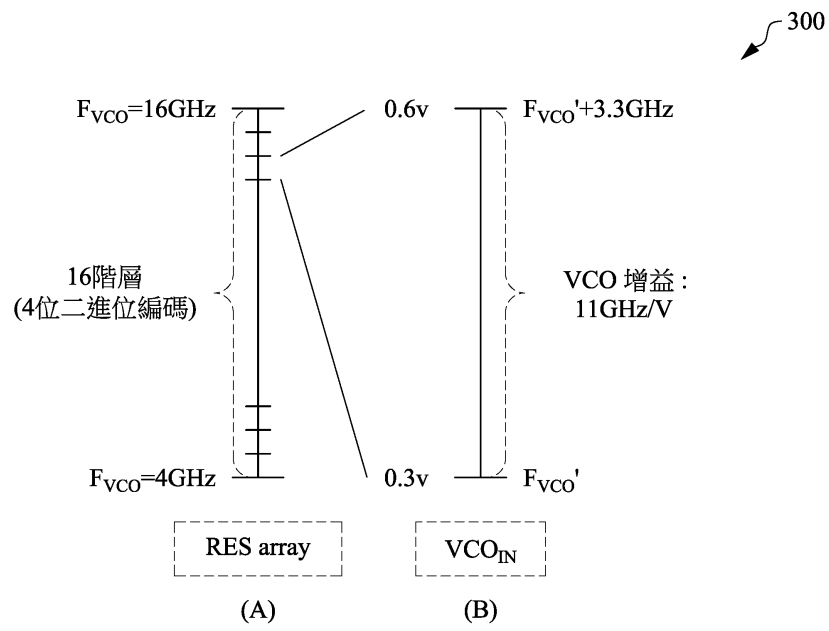


第 1 圖

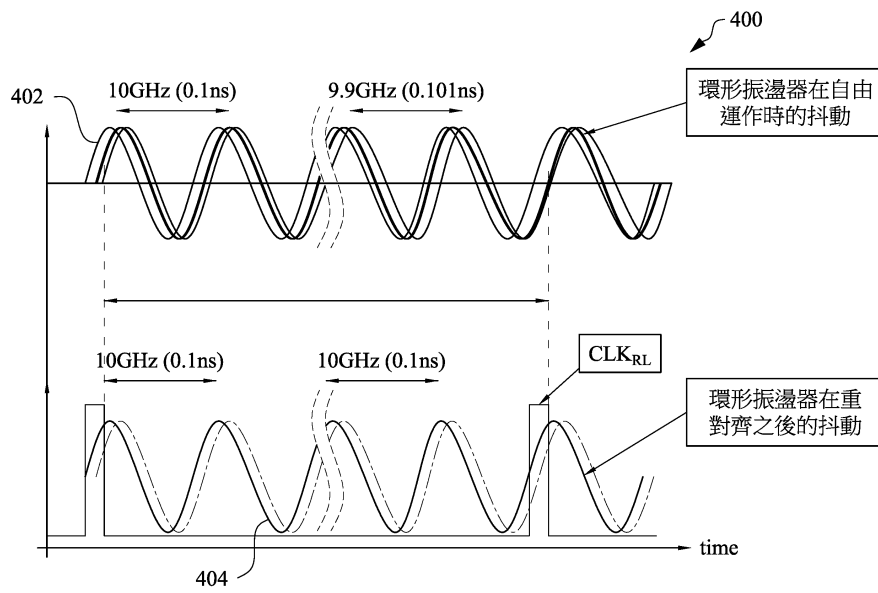


第 2 圖

(5)

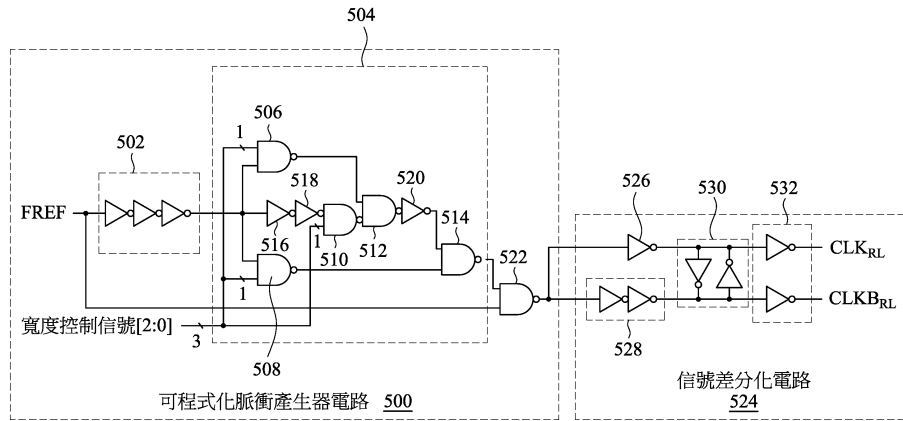


第 3 圖

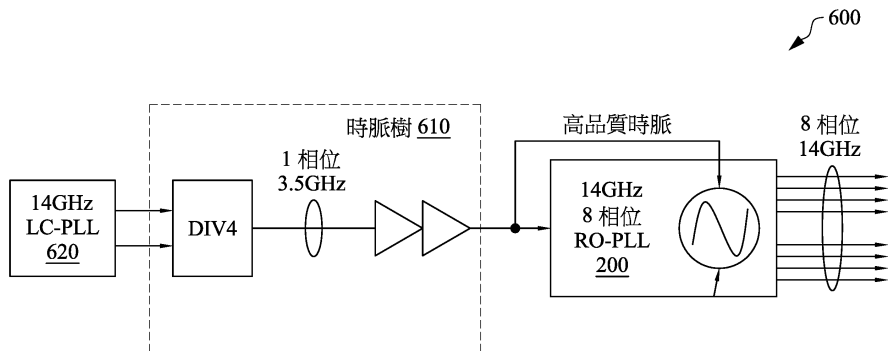


第 4 圖

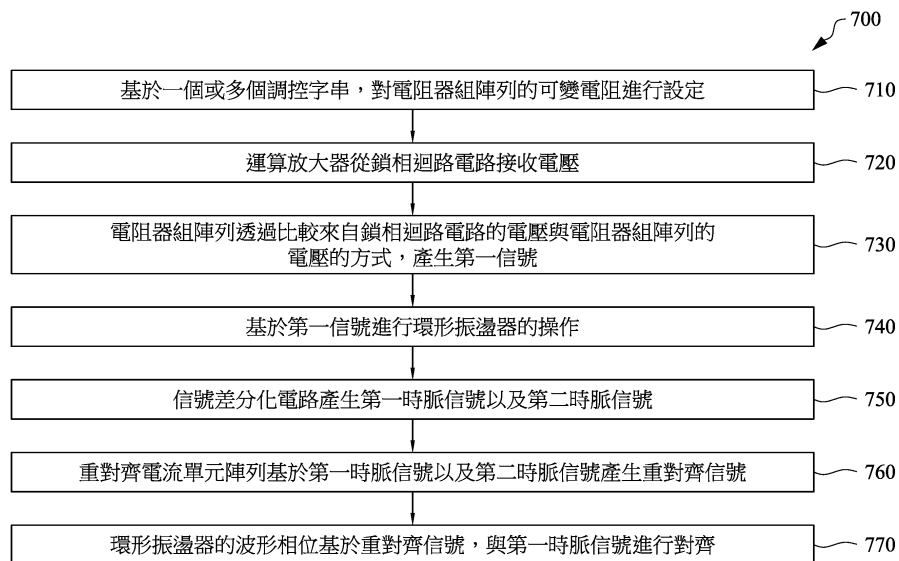
(6)



第 5 圖



第 6 圖



第 7 圖