

【11】證書號數：I938213

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl. : H10D62/85 (2025.01) H10D62/10 (2025.01)
H10D48/01 (2025.01)

發明

全 22 頁

【54】名稱：半導體元件

【21】申請案號：110133672

【22】申請日：中華民國 110 (2021) 年 09 月 10 日

【11】公開編號：202312490

【43】公開日期：中華民國 112 (2023) 年 03 月 16 日

【72】發明人：薛惟仁 (TW) HSUEH, WEI-JEN；李世昌 (TW) LEE, SHIH-CHANG

【71】申請人：富采光電股份有限公司 ENNOSTAR CORPORATION
新竹市新竹科學園區力行路 21 號

【56】參考文獻：

TW 201725660A

TW 201725757A

US 2018/0337034A1

審查人員：陳志遠

【57】申請專利範圍

1. 一半導體元件，包含：
一基板，包含一第一子層，該第一子層包含一容置空間；
一介電層，位於該第一子層上且具有一第一表面；
一溝槽，位於該介電層中且連通該容置空間；
一第一半導體層，位於該溝槽及該容置空間中；
一第二半導體層，包含一主動區連接該第一半導體層；以及
一電性連接件，位於該第一表面上，連接該第二半導體層；
其中，該容置空間具有一底部以及與該溝槽相連接的一開口，該容置空間的寬度由該開口至該底部沿一垂直方向先增後減。
2. 如請求項 1 所述之半導體元件，其中，該基板更包含一第二子層，該第一子層的寬度小於該第二子層的寬度。
3. 如請求項 1 所述之半導體元件，更包含一第一接面連接該第一半導體層與該主動區，且該第一接面位於該溝槽中。
4. 如請求項 1 所述之半導體元件，其中，該第二半導體層更包含一摻雜區以及一第二接面，該第二接面連接該摻雜區與該主動區，且該第二接面與該第一表面共平面。
5. 如請求項 1 所述之半導體元件，其中，該溝槽具有一深度，該第一半導體層具有一第一厚度，該主動區具有一第二厚度，該第一厚度與該第二厚度之和大於該深度。
6. 如請求項 1 所述之半導體元件，其中，該主動區具有一第一部分位於該溝槽中以及一第二部分位於該第一表面上，且該第二部分與該介電層的該第一表面連接。
7. 如請求項 6 所述之半導體元件，其中，該第二半導體層更包含一摻雜區，該摻雜區與該介電層的該第一表面以及該第二部分連接。
8. 如請求項 7 所述之半導體元件，其中，該摻雜區具有一第三厚度，該第二部分具有一第四厚度，該第三厚度大於該第四厚度。

(2)

9. 如請求項 1 所述之半導體元件，其中，該溝槽係複數個，且該溝槽更包含一第一溝槽與一第二溝槽，該第一溝槽具有一第一寬度，該第二溝槽具有一第二寬度，且該第一寬度與該第二寬度相異。
10. 一種半導體裝置，包含：
 - 一如請求項 1 至 9 所述之半導體元件；以及
 - 一電晶體，包含一鱗片，且該第一子層與該鱗片包含相同材料。

圖式簡單說明

第 1A 圖至第 1H 圖為本發明之一實施例中的半導體元件的製程流程剖面圖。

第 1I 圖至第 1J 圖為本發明之一實施例中的半導體元件的部分製程流程剖面圖。

第 1K 圖至第 1N 圖為本發明之一實施例中的半導體元件的部分製程流程剖面圖。

第 2A 圖至第 2H 圖為本發明之一實施例中對應第 1A 圖至第 1H 圖的半導體元件的製程流程上視圖。

第 3A 圖為本發明之一實施例中之半導體元件的剖面圖。

第 3B 圖為本發明之一實施例中之半導體元件的剖面圖。

第 3C 圖為本發明之一實施例中之半導體元件的剖面圖。

第 3D 圖為本發明之一實施例中之半導體元件的剖面圖。

第 4 圖為本發明之一實施例中之半導體元件的剖面圖。

第 5 圖為本發明之一實施例中之半導體元件的剖面圖。

第 6 圖為本發明之一實施例中之半導體元件的剖面圖。

第 7 圖為本發明之一實施例中之半導體元件的剖面圖。

第 8 圖為本發明之一實施例中之半導體元件的剖面圖。

第 9 圖為本發明之一實施例中之半導體元件的剖面圖。

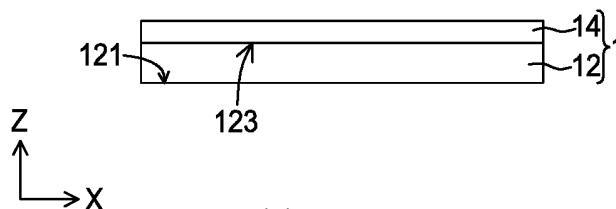
第 10 圖為本發明之一實施例中之半導體元件的剖面圖。

第 11 圖為本發明之一實施例中之半導體元件的剖面圖。

第 12 圖為本發明之一實施例中之半導體裝置的剖面圖。

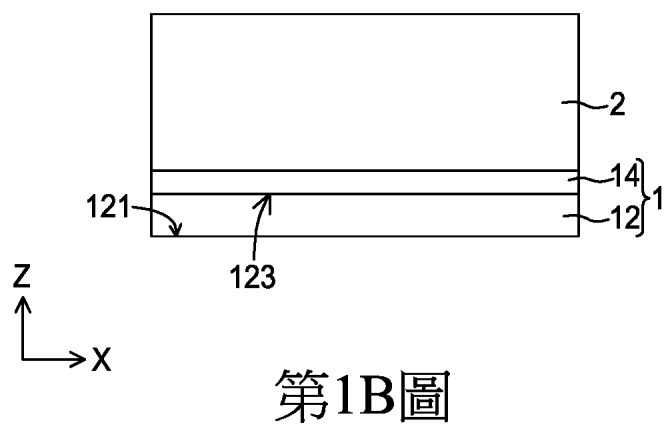
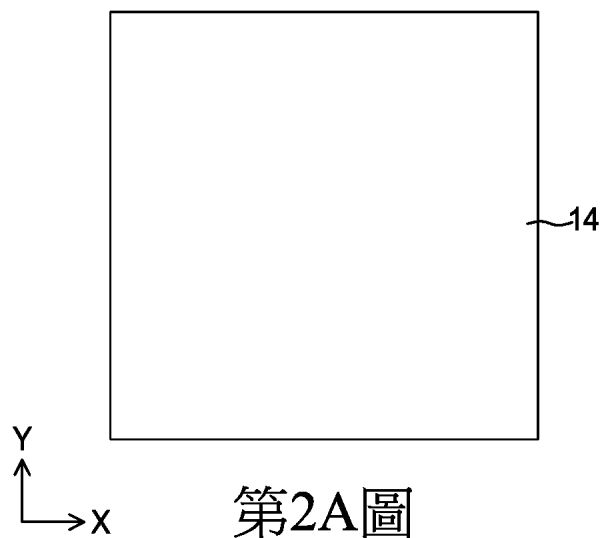
第 13A 圖至第 13D 圖為本發明之一製程實施例中的半導體裝置的剖面圖。

第 14 圖為本發明之一實施例中之半導體裝置的立體圖。

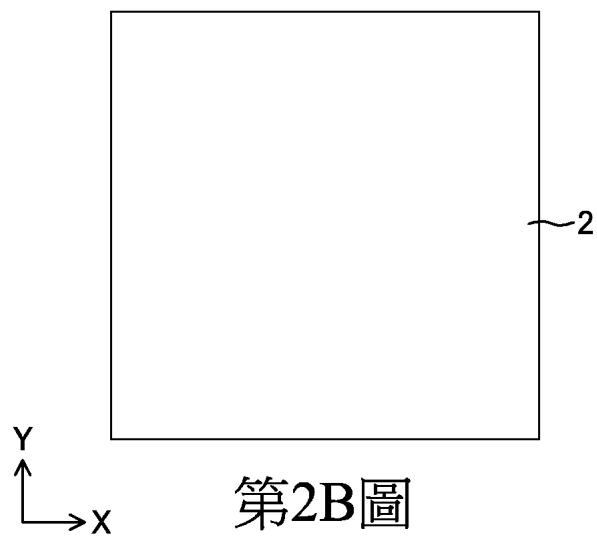


第1A圖

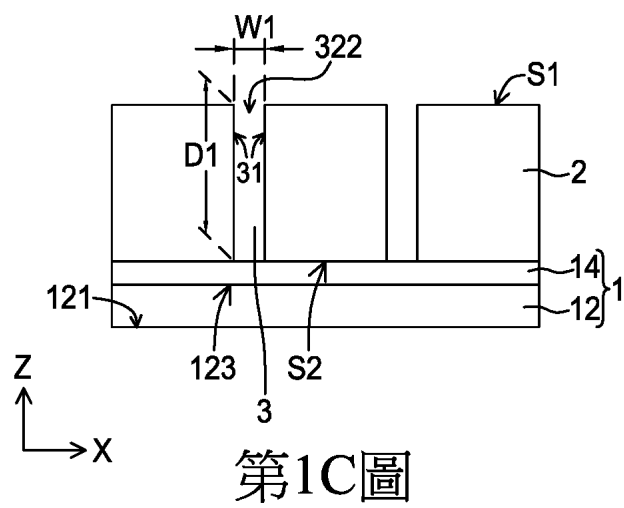
(3)



(4)

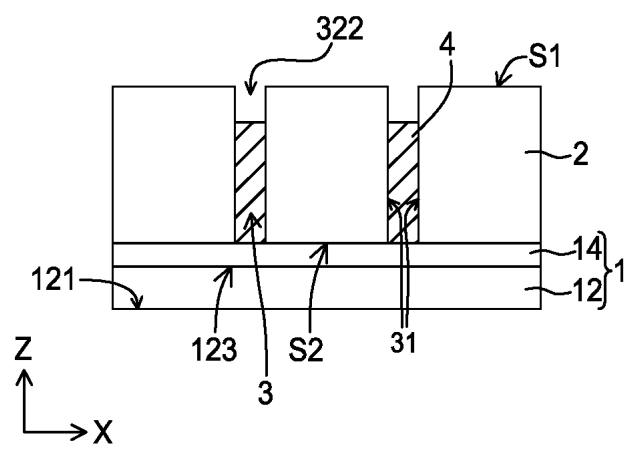
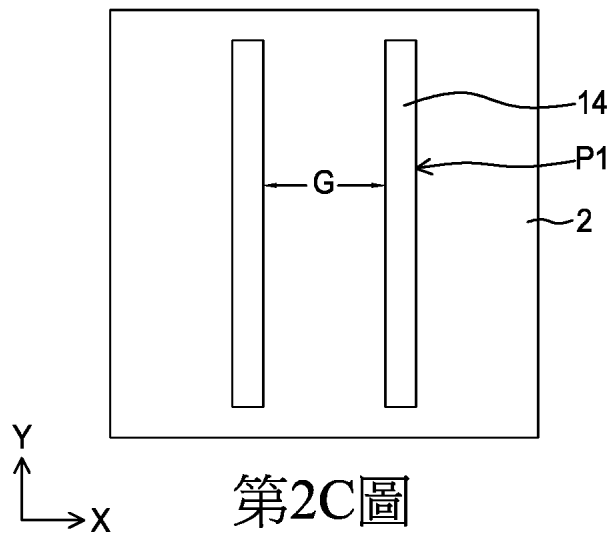


第2B圖

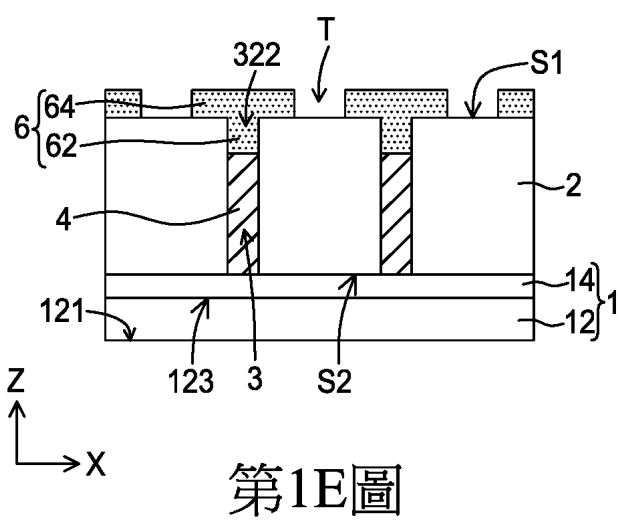
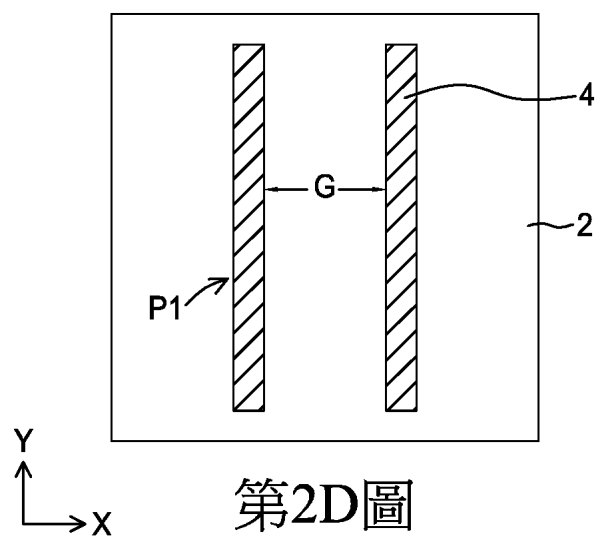


第1C圖

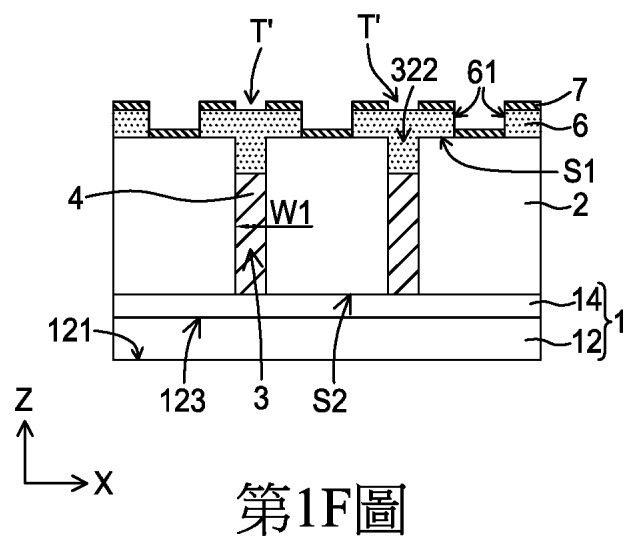
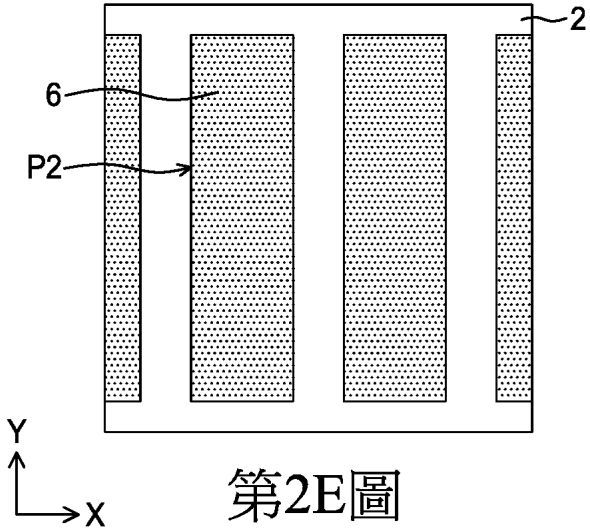
(5)



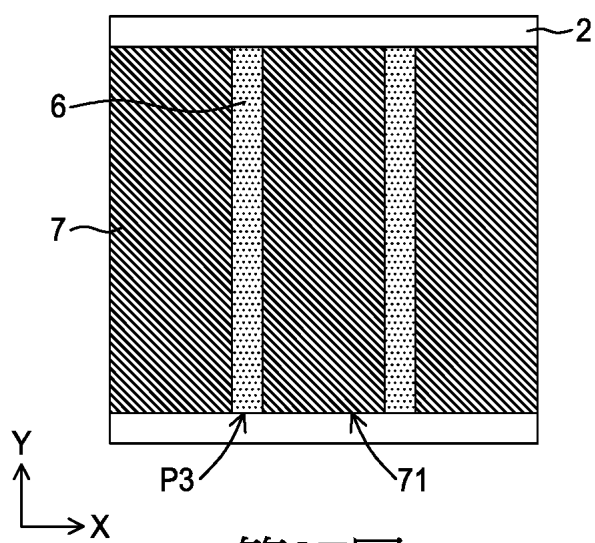
(6)



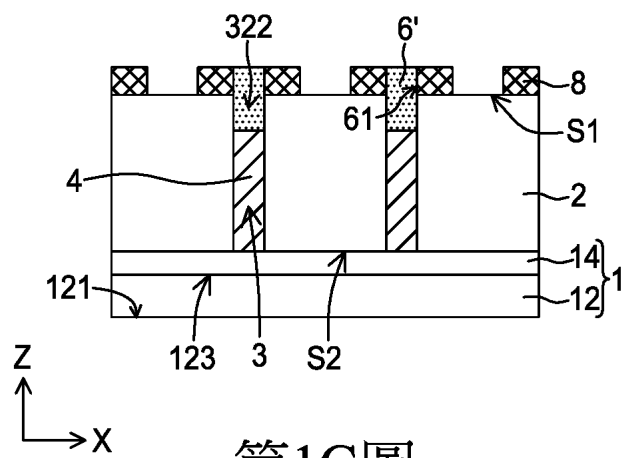
(7)



(8)

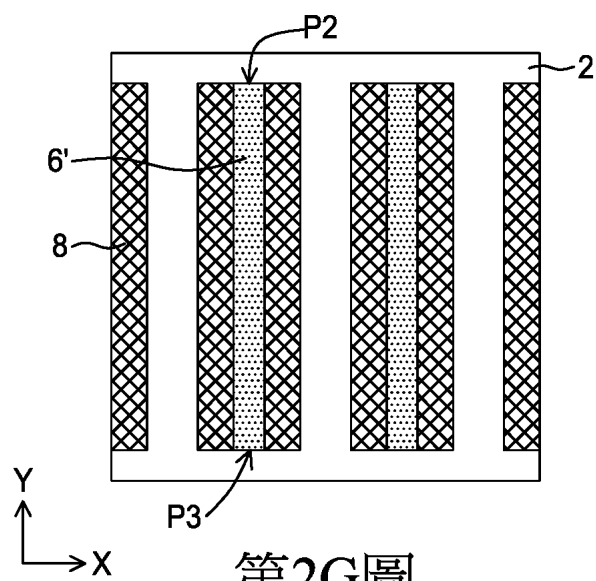


第2F圖

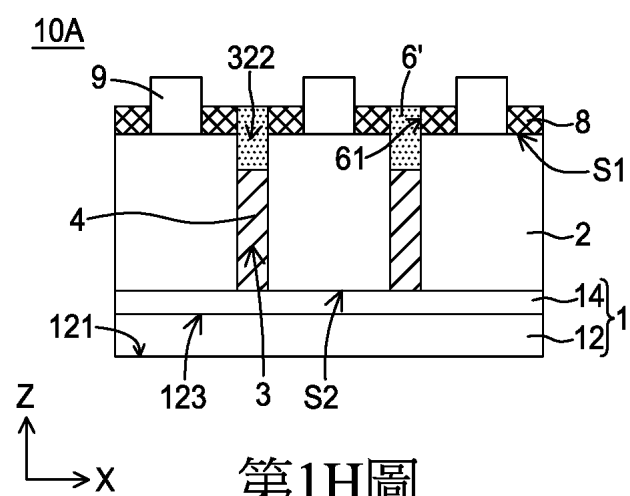


第1G圖

(9)

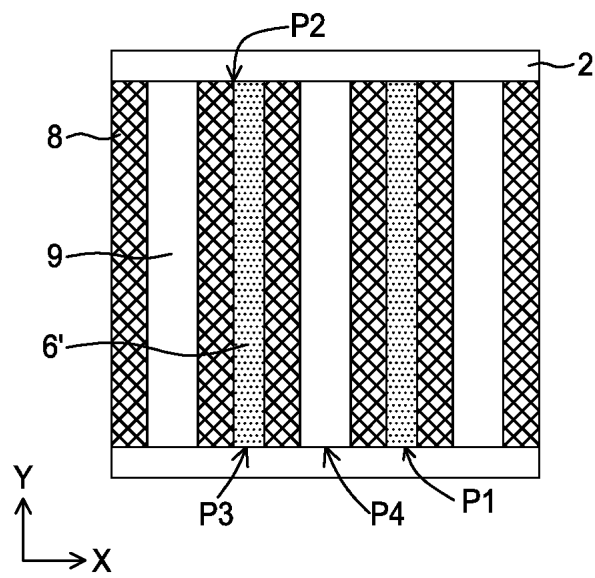


第2G圖

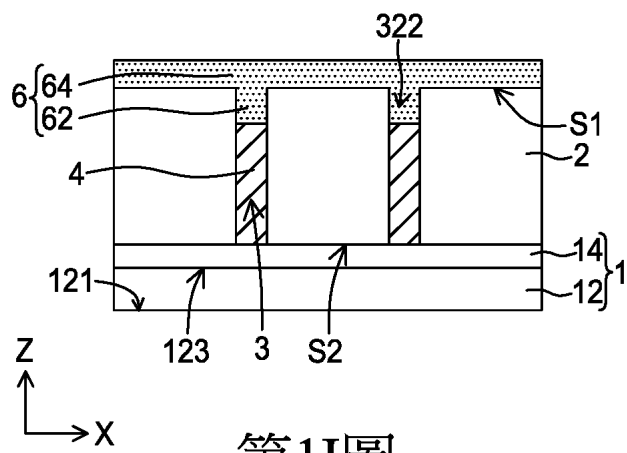


第1H圖

(10)

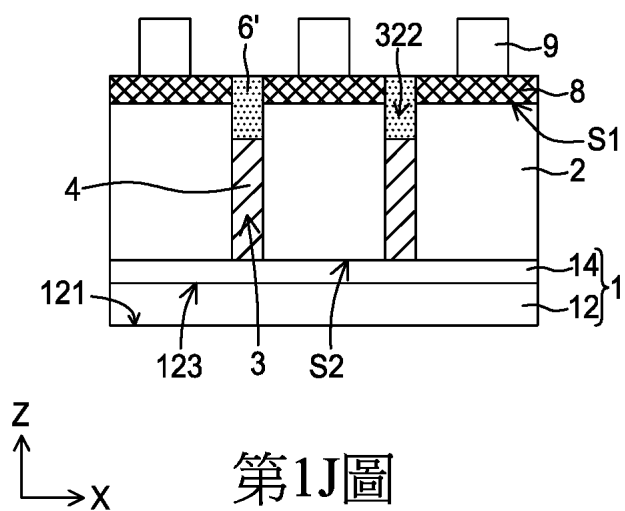


第2H圖

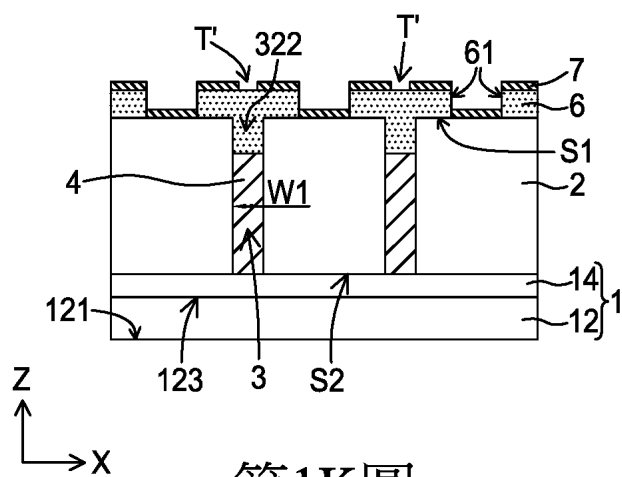


第1I圖

10B



第1J圖

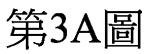


第1K圖

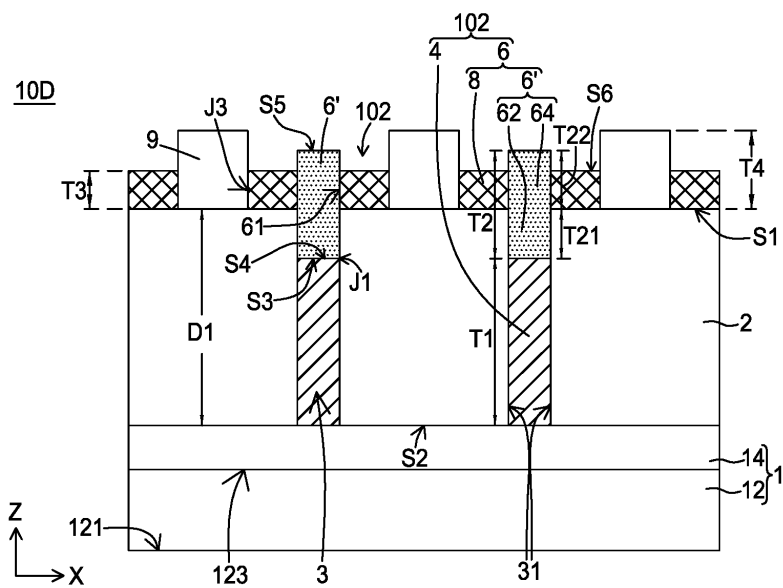
[illegible]

図1A

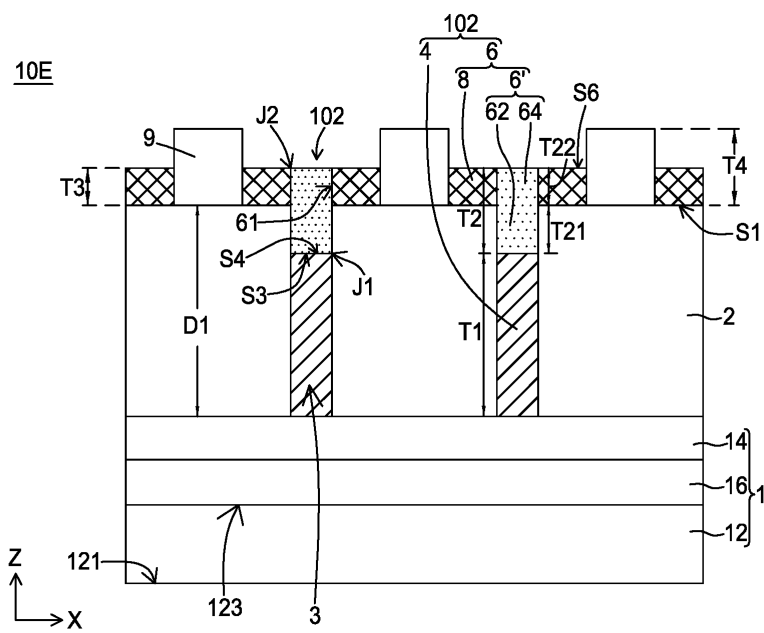
- 242 -



(14)



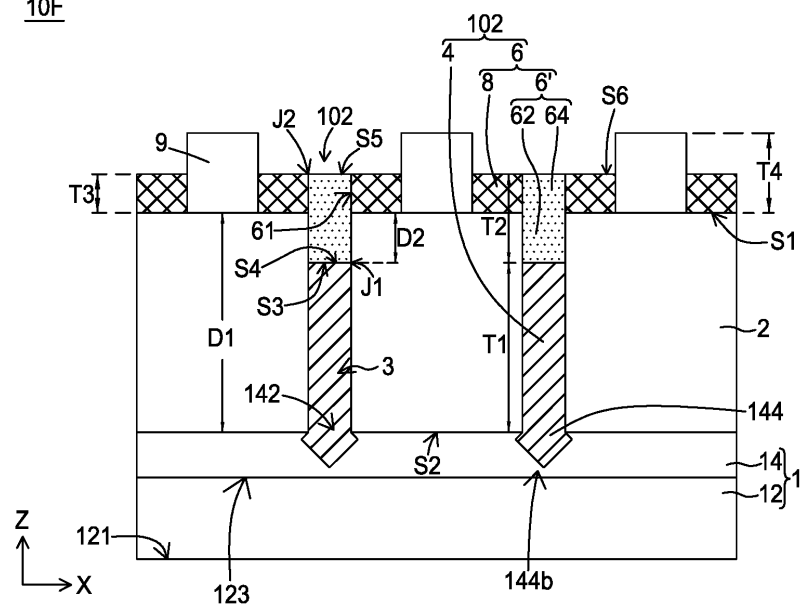
第3B圖



第3C圖

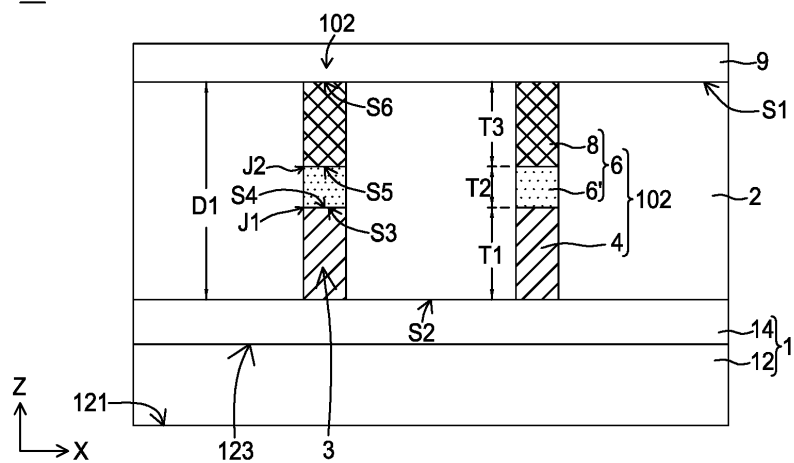
(15)

10F



第3D圖

20

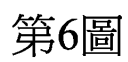


第4圖

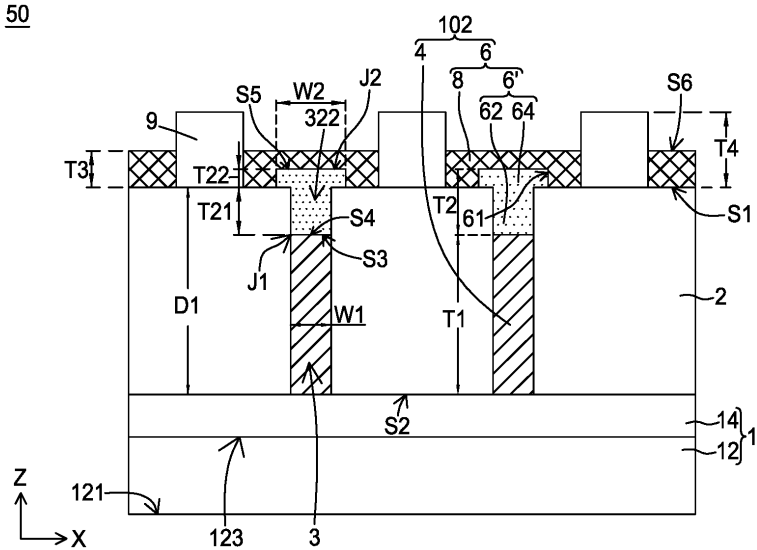
30



40

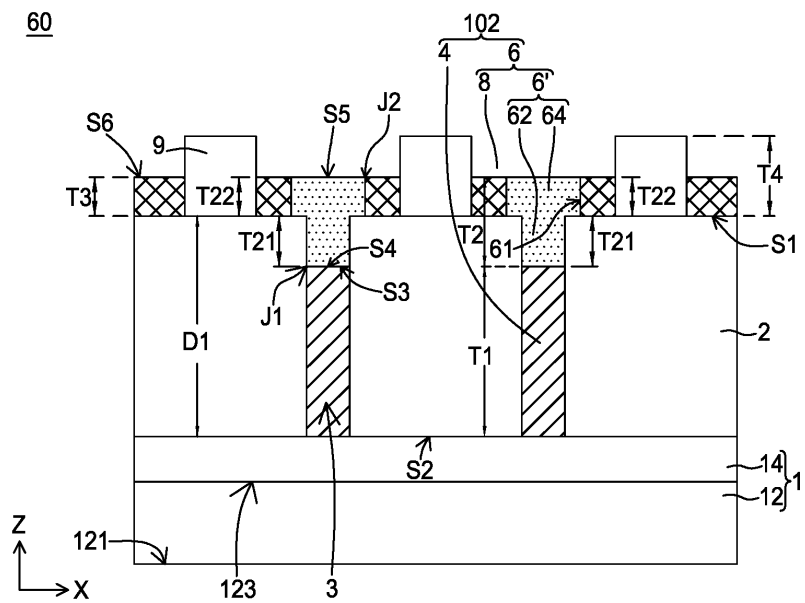


50

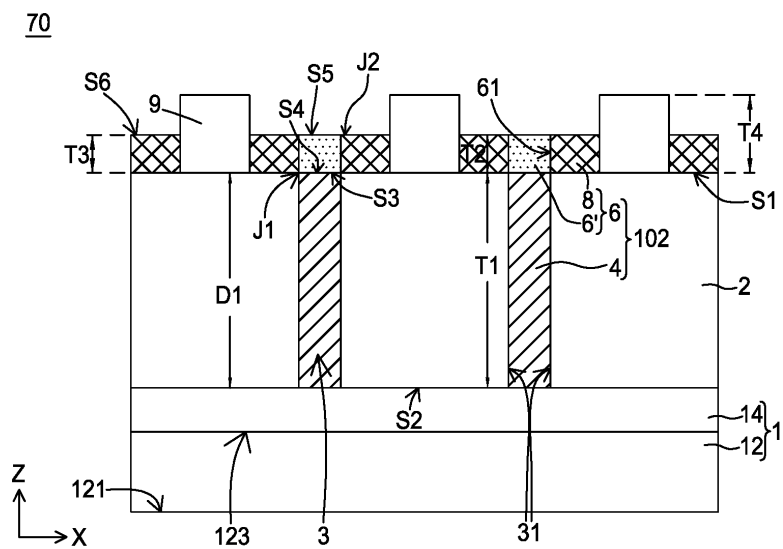


第7圖

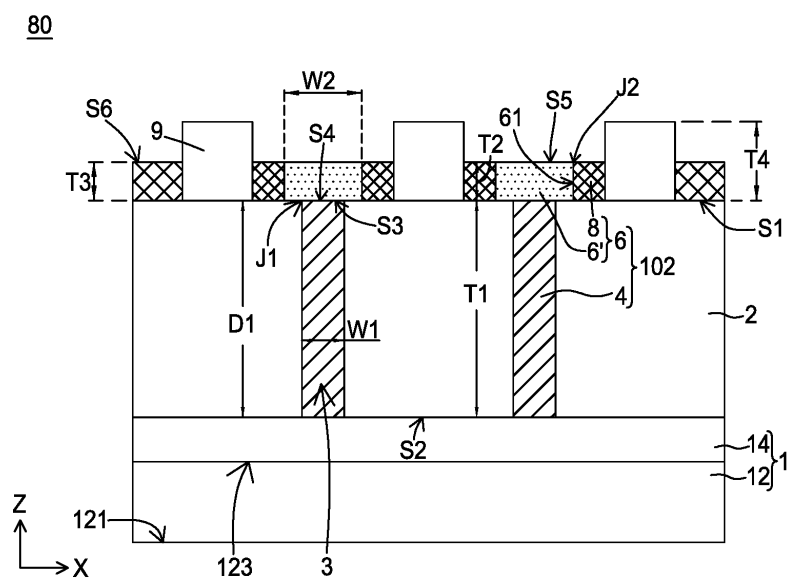
60



第8圖

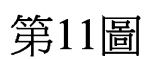


第9圖

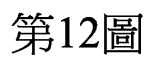


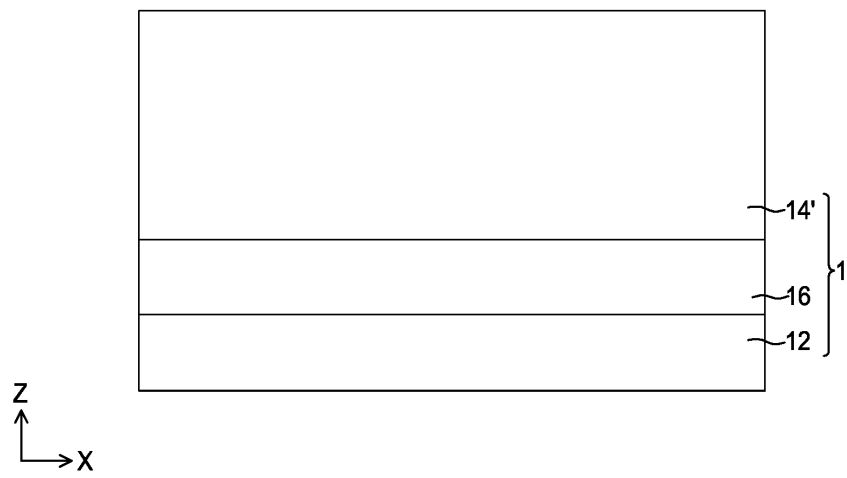
第10圖

90

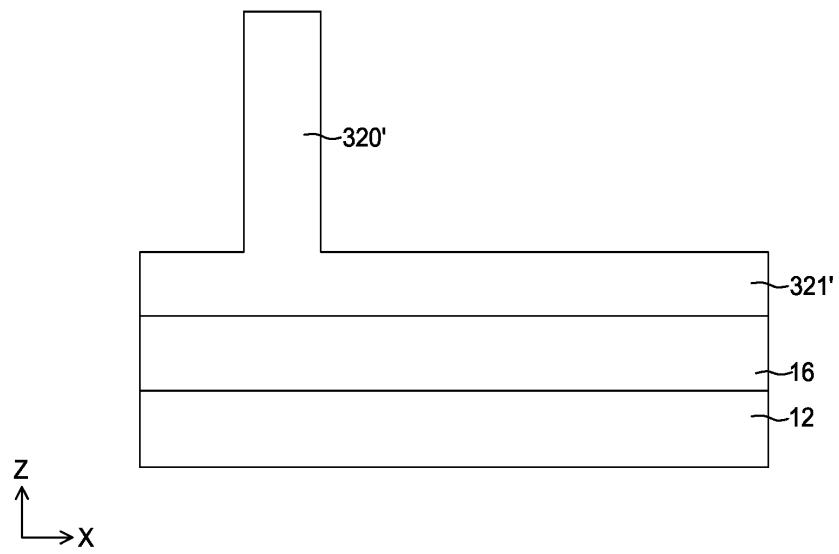


100



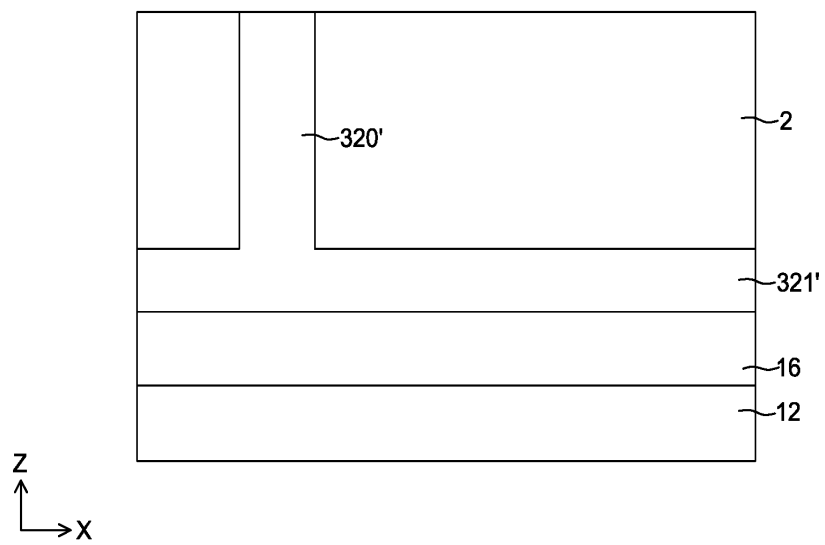


第13A圖

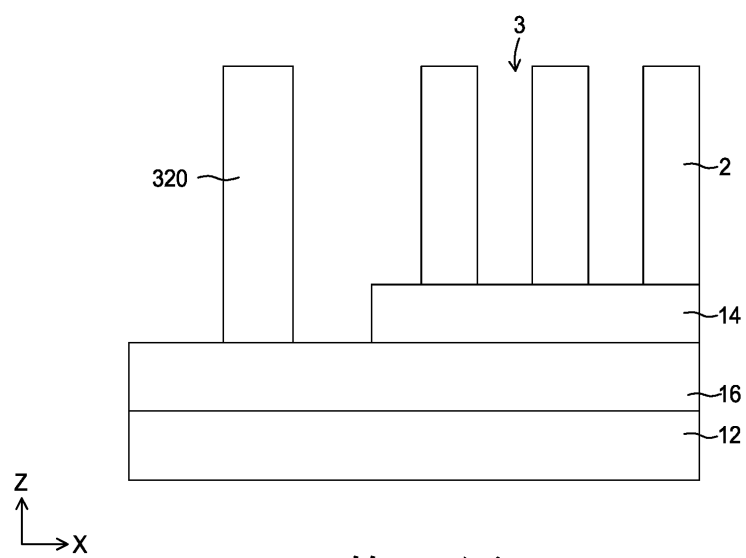


第13B圖

(21)



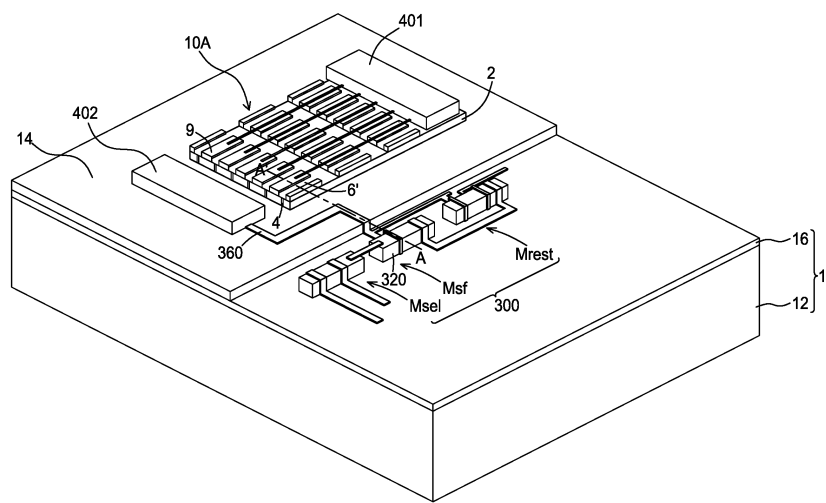
第13C圖



第13D圖

(22)

200



第14圖