

【11】證書號數：I938253

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl.：H10W20/40 (2026.01) H10D64/23 (2025.01)

發明

全 21 頁

【54】名稱：半導體裝置及其製造方法

【21】申請案號：111105940

【22】申請日：中華民國 111 (2022) 年 02 月 18 日

【11】公開編號：202301605

【43】公開日期：中華民國 112 (2023) 年 01 月 01 日

【30】優先權：2021/03/19

美國

63/163,571

2021/12/22

美國

17/559,813

【72】發明人：賴昱澤 (TW) LAI, YU-TSE；張世明 (TW) CHANG, SHIH-MING；張雅惠 (TW) CHANG, YA HUI

【71】申請人：台灣積體電路製造股份有限公司 TAIWAN SEMICONDUCTOR
MANUFACTURING COMPANY, LTD.

新竹市新竹科學工業園區力行六路八號

【74】代理人：李世章；秦建譜

【56】參考文獻：

US 2019/0164828A1

US 2021/0082757A1

審查人員：郭俊彥

【57】申請專利範圍

1. 一種半導體裝置，包括：

一導電層的一第一段，該第一段終止於一曲線端；

該導電層的一第二段，該第二段與該第一段對齊且該第二段與該第一段間隔一間隙；
以及

一導電通孔在該導電層的該第一段上，該導電通孔的一外周部與該導電層的該第一段的該曲線端對齊且具有一相同形狀，其中該導電層及該導電通孔包含具有不同蝕刻選擇性的不同導電材料。

2. 如請求項 1 所述的半導體裝置，更包括：

一閘極全環繞電晶體，具有一源極區或一汲極區，

其中該導電層的該第一段接觸且電連接至該源極區或該汲極區。

3. 如請求項 2 所述的半導體裝置，更包括：

一第一介電層，在該閘極全環繞電晶體上，

其中該導電通孔延伸穿過該第一介電層。

4. 如請求項 3 所述的半導體裝置，更包括：

一第二介電層，在該閘極全環繞電晶體上，該第二介電層覆蓋在該導電層的該第一段與該第二段之間的該間隙上，且該第二介電層與該第一介電層接觸。

5. 一種半導體裝置的製造方法，包括：

形成一第一通孔在一導電層上；

形成一遮罩在該導電層上，該遮罩具有一開口，該開口覆蓋該導電層的一部分並且至少部分覆蓋該第一通孔；以及

形成該導電層的一第一線端，藉由使用該遮罩以及該第一通孔作為一蝕刻遮罩選擇性的去除該導電層的該部分，該第一通孔與該導電層的該第一線端對齊。

6. 如請求項 5 所述的半導體裝置的製造方法，其中形成該遮罩在該導電層上包括形成一硬遮罩層在該導電層上。
7. 如請求項 5 所述的半導體裝置的製造方法，其中選擇性的去除該導電層的該部分包括用一蝕刻劑蝕刻該導電層。
8. 如請求項 5 所述的半導體裝置的製造方法，其中該第一通孔為一虛設通孔，該半導體裝置的製造方法更包括：
 - 形成一空腔，通過在形成該導電層的該第一線端之後移除該虛設通孔；以及
 - 形成一導電通孔在該空腔中，該導電通孔與該導電層的該第一線端對齊。
9. 一種半導體裝置的製造方法，包括：
 - 形成一導電通孔在一導電層上，該導電層設置在一閘極全環繞電晶體的一源極區或一汲極區上；
 - 形成一遮罩在該導電層上，該遮罩具有一開口，該開口覆蓋該導電層的一部分；以及
 - 將該導電層分成一第一段以及一第二段，通過選擇性去除該導電層的該部分，該導電通孔與該導電層的該第一段的一端部對齊，並且該導電通孔與該導電層的該第一段的該端部具有一相同形狀。
10. 如請求項 9 所述的半導體裝置的製造方法，更包括：
 - 形成一介電層在該閘極全環繞電晶體上，該遮罩的該開口覆蓋該介電層的一部分；以及
 - 選擇性去除該介電層的該部分。

圖式簡單說明

當與附圖一起閱讀時，根據以下詳細描述可以最好地理解本揭露的各方面。值得注意的是，根據行業中的標準實踐，各種特徵未按比例繪製。實際上，為了討論的清晰起見，各種特徵的尺寸可以任意地增加或減少。

第 1 圖至第 3 圖是繪示根據本揭露的一些實施例的製造裝置的方法的剖面圖。

第 4A 圖是繪示出根據一些實施例的在第 1 圖至第 3 圖中示出的方法中使用的切割金屬圖案或遮罩的俯視圖，並且第 4B 圖是根據一些實施例的繪示出切割金屬圖案或遮罩的有效區域的俯視圖。

第 5A 圖是俯視圖且第 5B 圖是側視圖，繪示出了根據一些實施例的在執行第 1 圖至第 3 圖所示的方法之後通孔與導電層的第一段的對準。

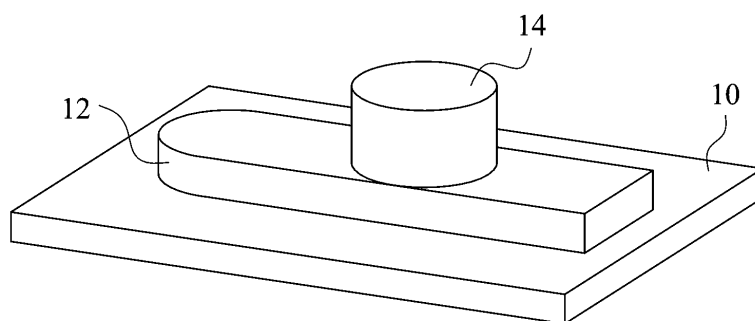
第 6 圖至第 17D 圖繪示出了根據本揭露的一些實施例的製造具有自對準通孔的半導體裝置的方法。

第 18A 圖是繪示通孔與切割金屬圖案之間的覆蓋偏移的影響的比較示例，並且第 18B 圖繪示根據本揭露的實施例的通孔以及切割金屬圖案之間的覆蓋偏移的影響。

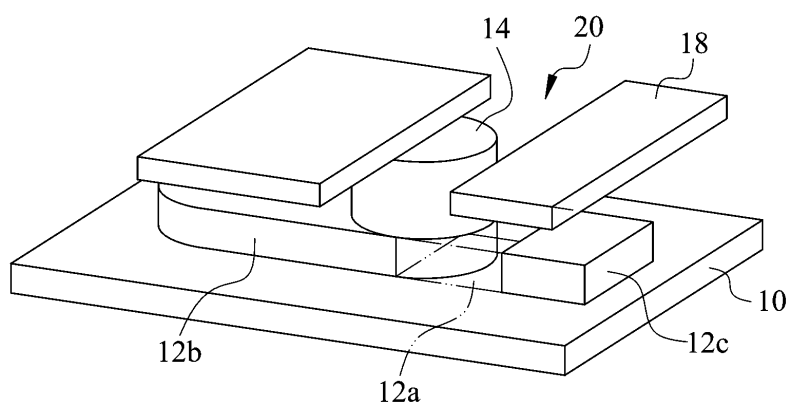
第 19A 圖是繪示出通孔之間間距的比較示例，並且第 19B 圖繪示出了可以根據本揭露的實施例獲得的通孔之間間距。

第 20A 圖是繪示形成偏移通孔的比較示例，並且第 20B 圖繪示根據本揭露的實施例的偏移通孔的形成。

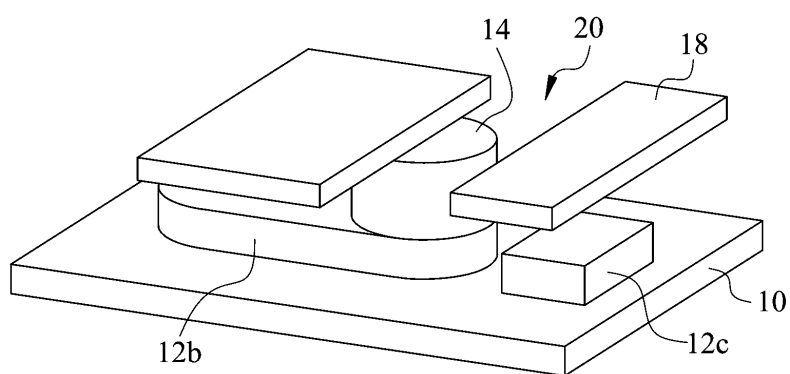
(3)



第 1 圖

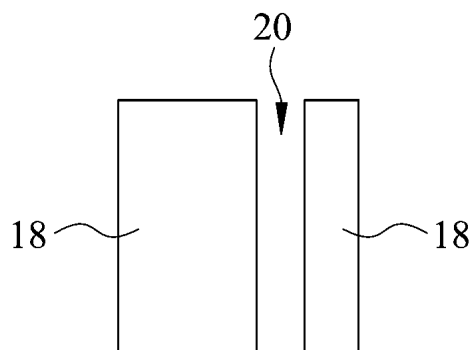


第 2 圖

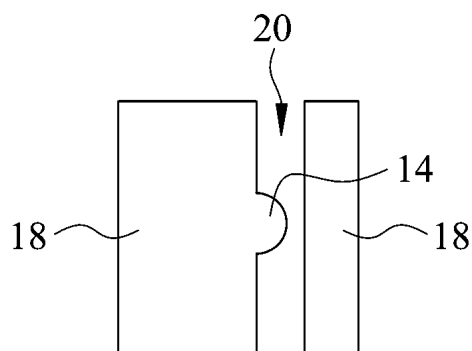


第 3 圖

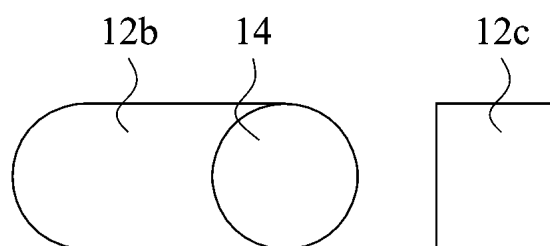
(4)



第 4A 圖

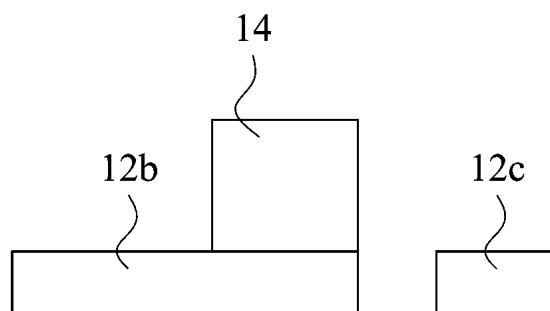


第 4B 圖

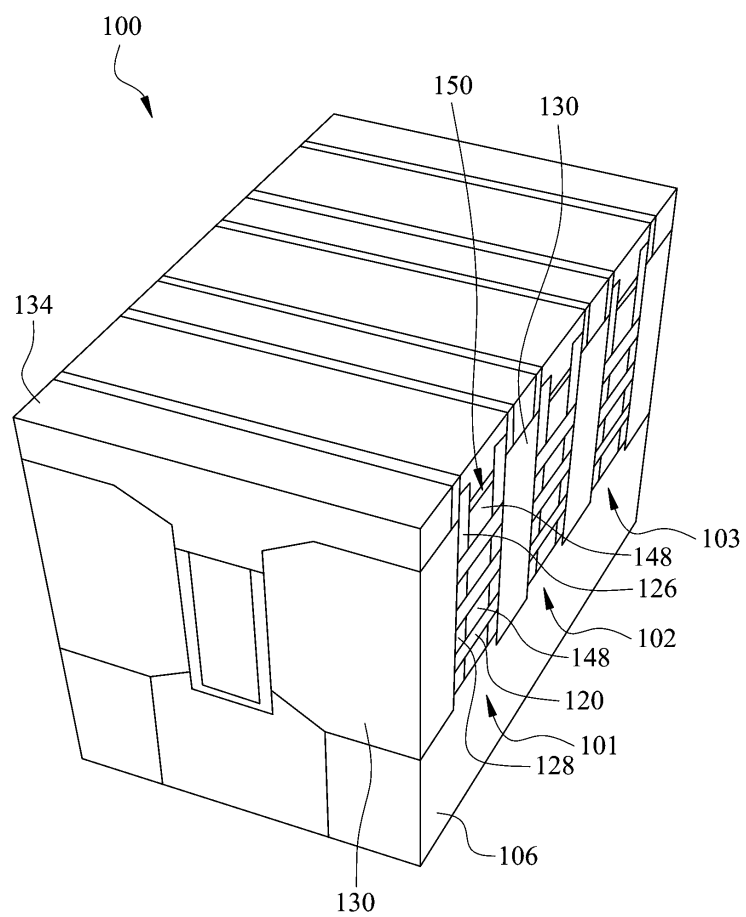


第 5A 圖

(5)

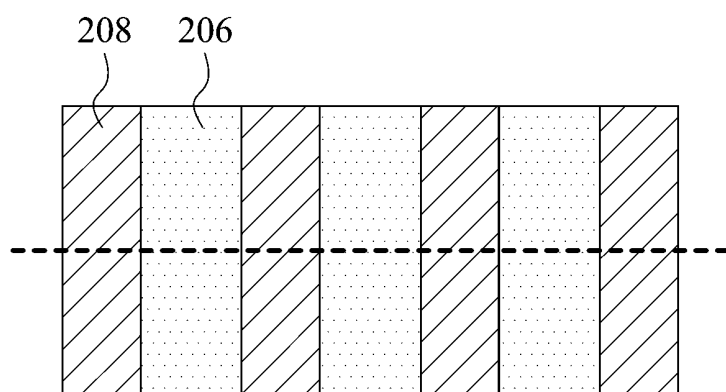


第 5B 圖

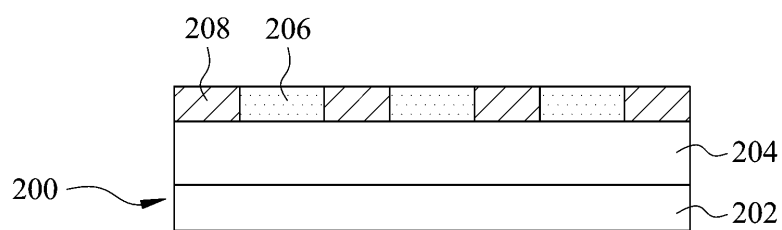


第 6 圖

(6)



第 7A 圖

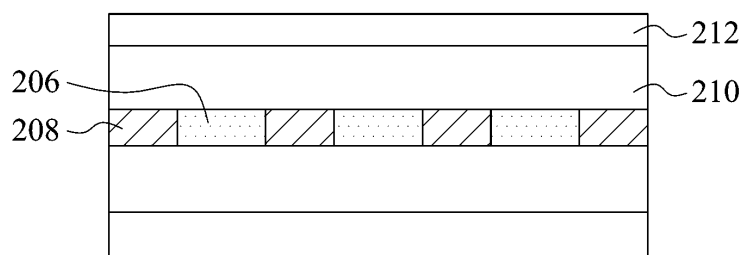


第 7B 圖

(7)

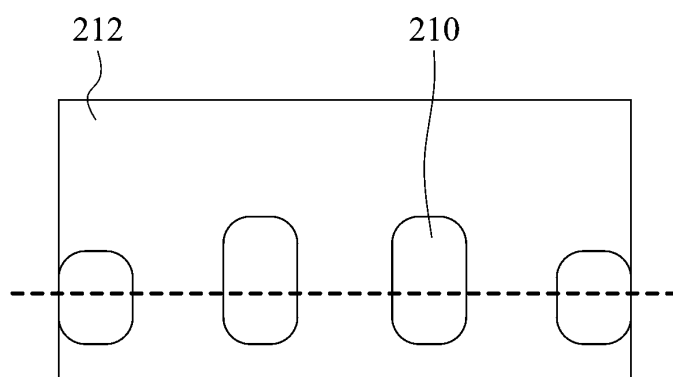


第 8A 圖

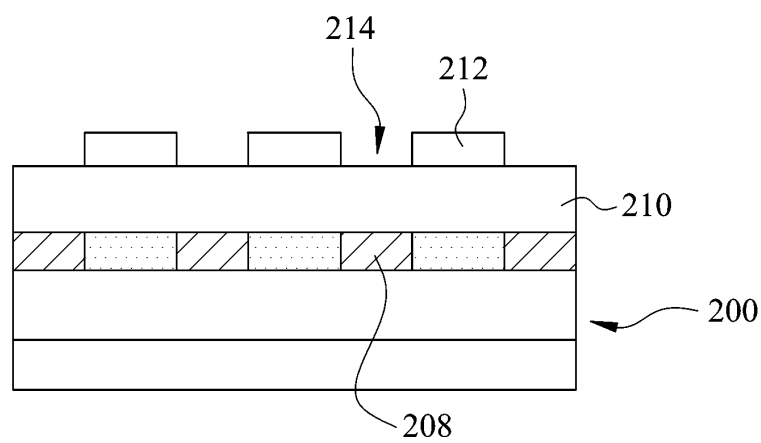


第 8B 圖

(8)

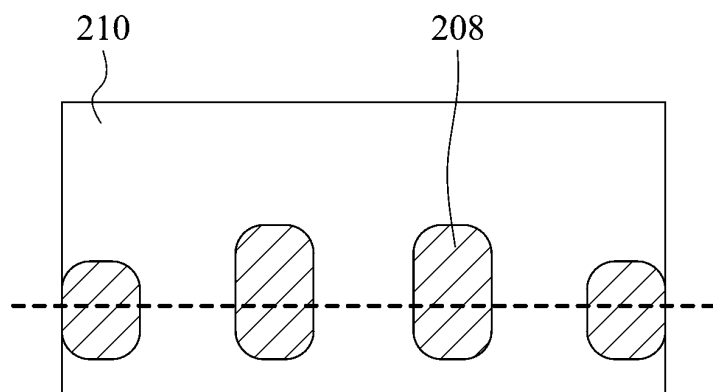


第 9A 圖

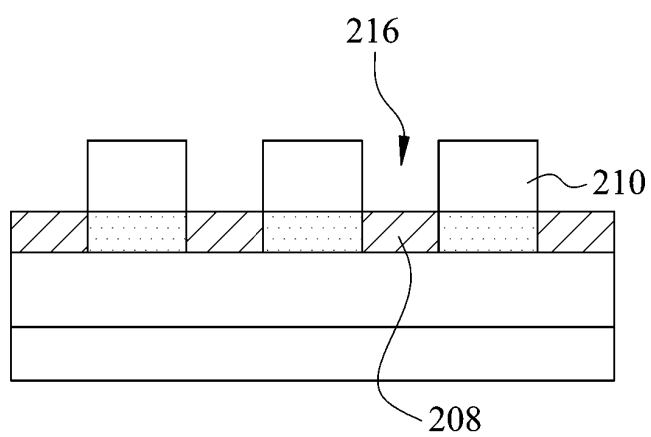


第 9B 圖

(9)

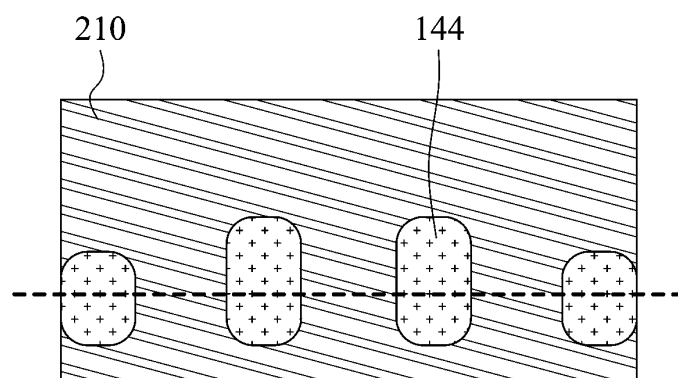


第 10A 圖

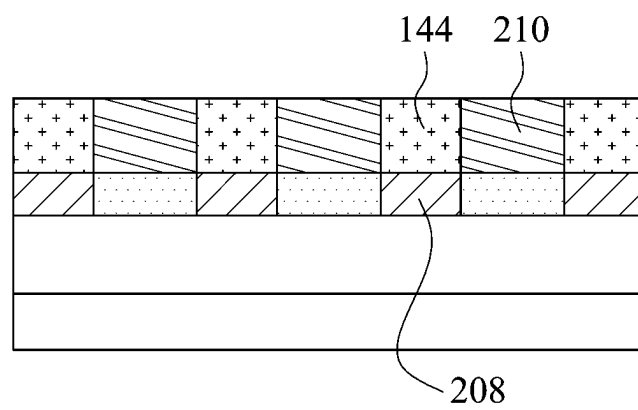


第 10B 圖

(10)

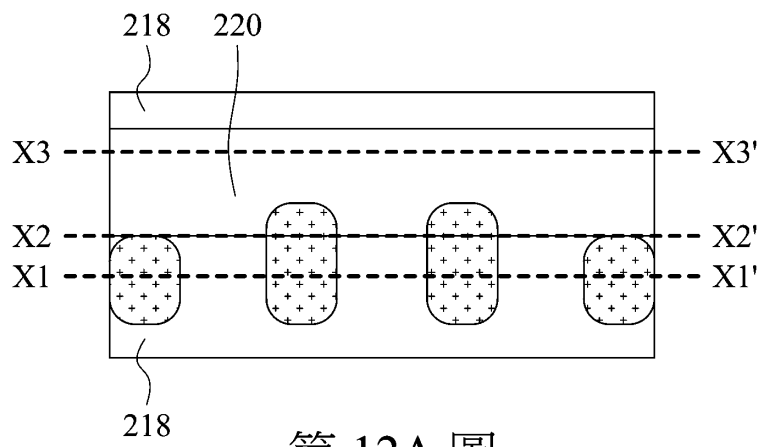


第 11A 圖

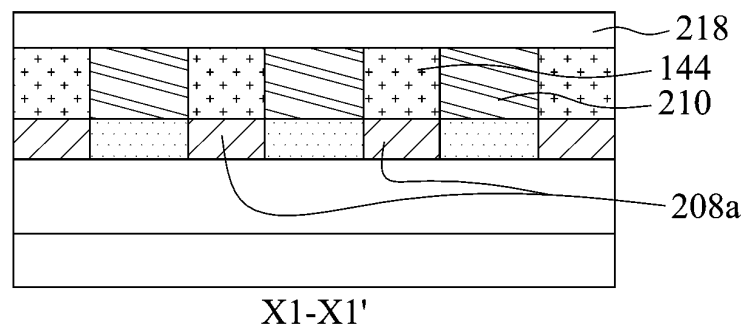


第 11B 圖

(11)

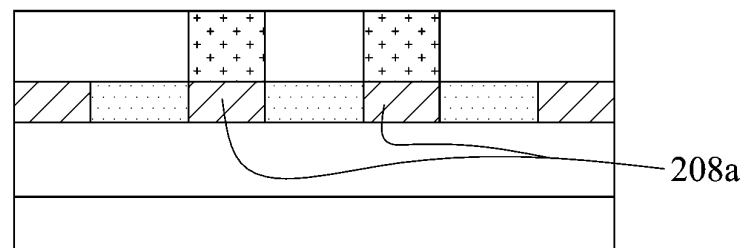


第 12A 圖



X1-X1'

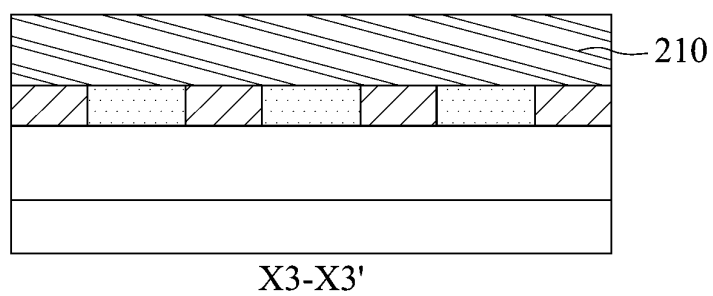
第 12B 圖



X2-X2'

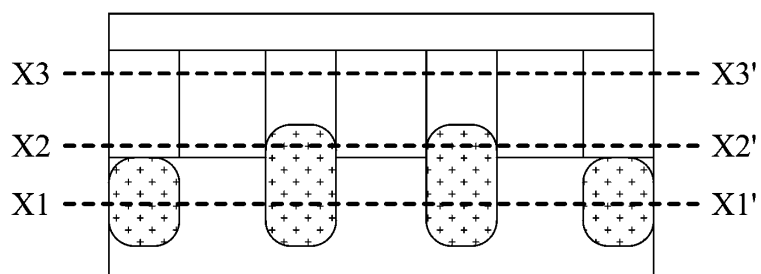
第 12C 圖

(12)

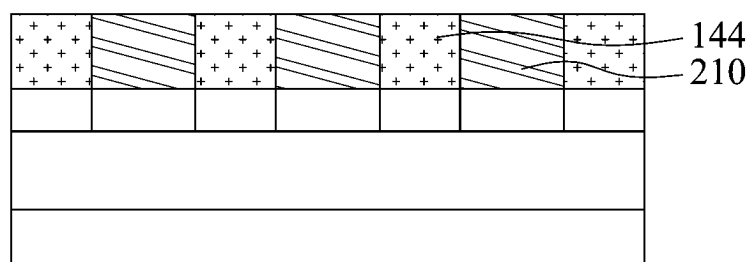


X3-X3'

第 12D 圖



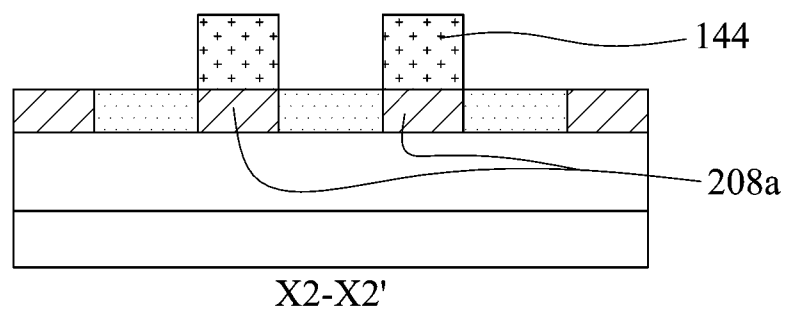
第 13A 圖



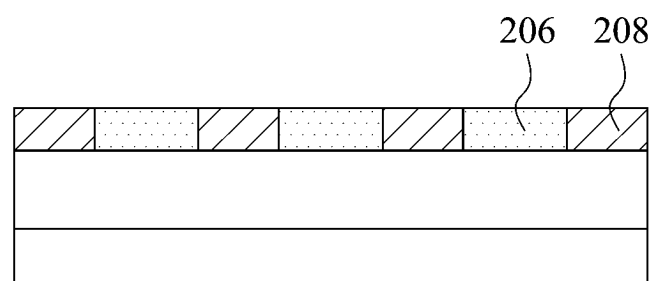
X1-X1'

第 13B 圖

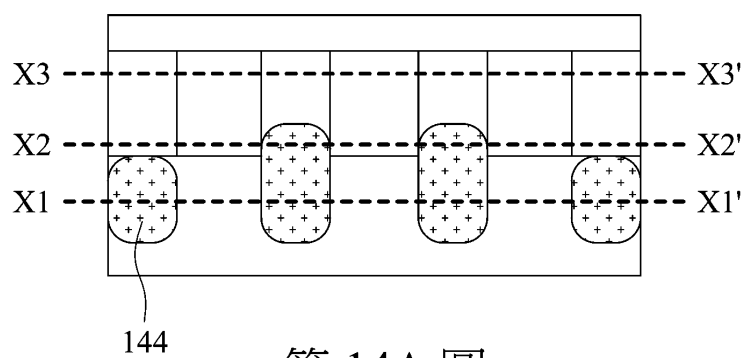
(13)



X2-X2'
第 13C 圖

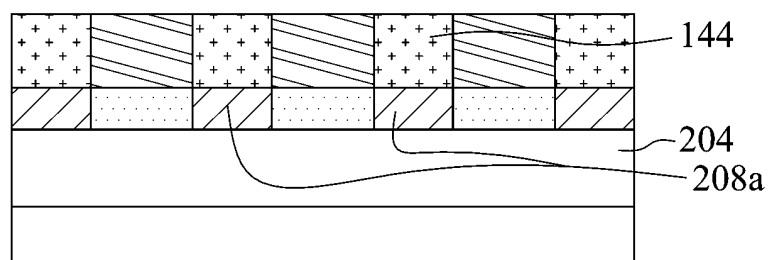


X3-X3'
第 13D 圖



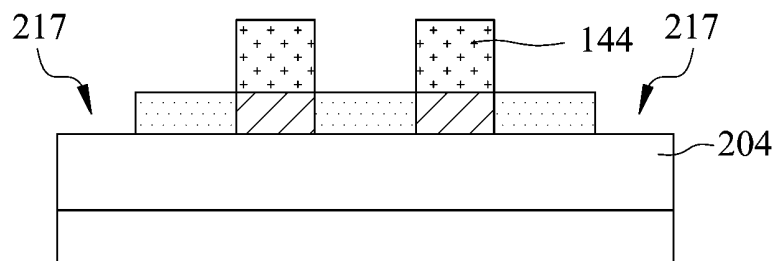
第 14A 圖

(14)



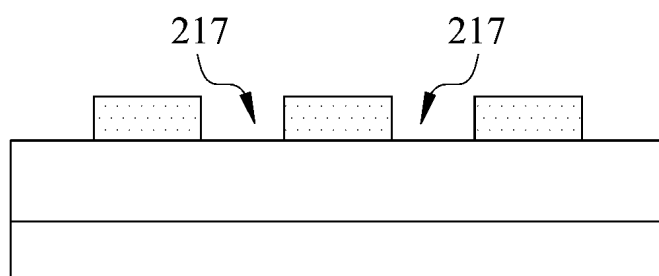
X1-X1'

第 14B 圖



X2-X2'

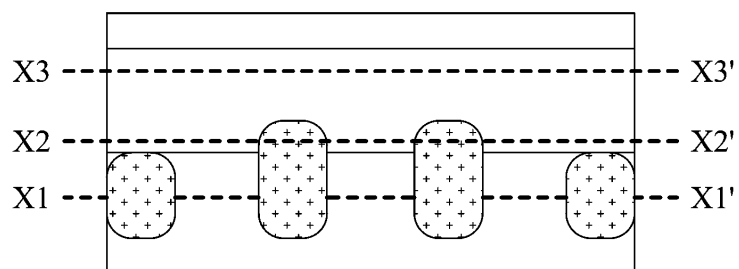
第 14C 圖



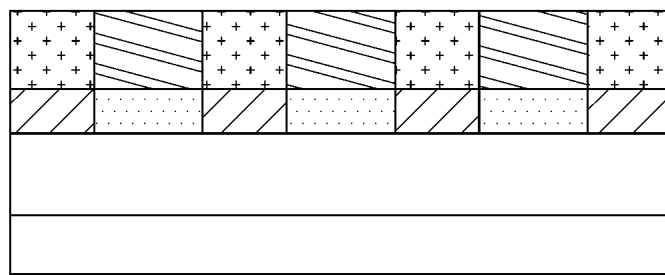
X3-X3'

第 14D 圖

(15)

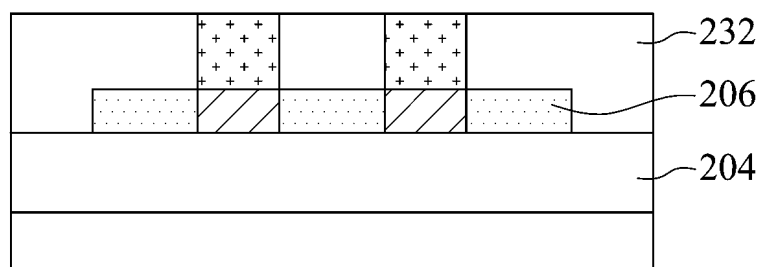


第 15A 圖



X1-X1'

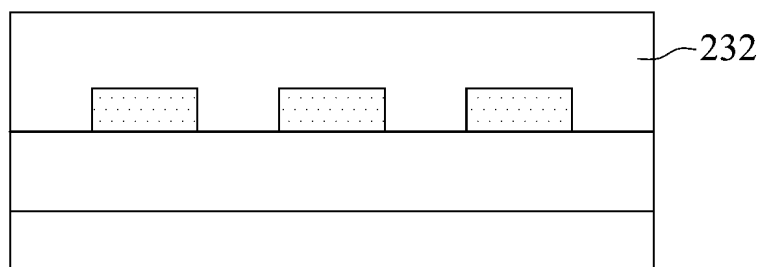
第 15B 圖



X2-X2'

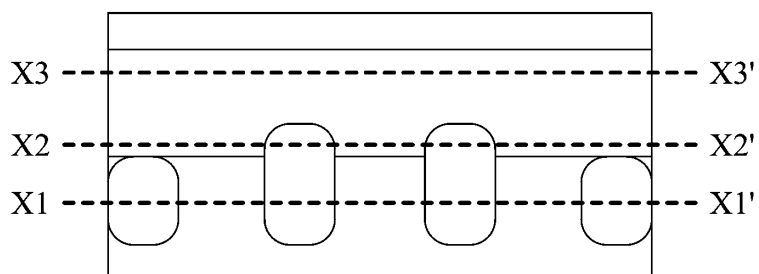
第 15C 圖

(16)

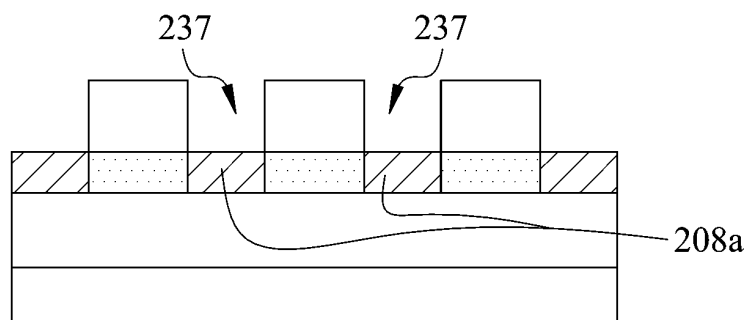


X3-X3'

第 15D 圖



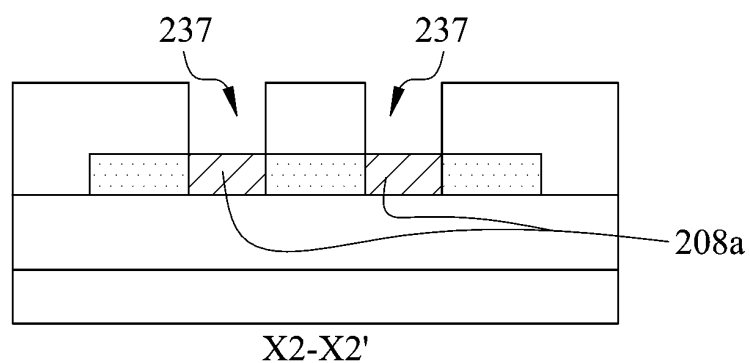
第 16A 圖



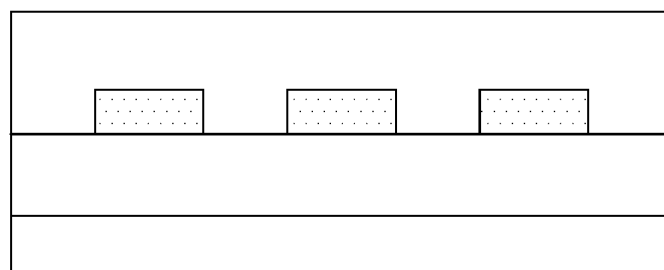
X1-X1'

第 16B 圖

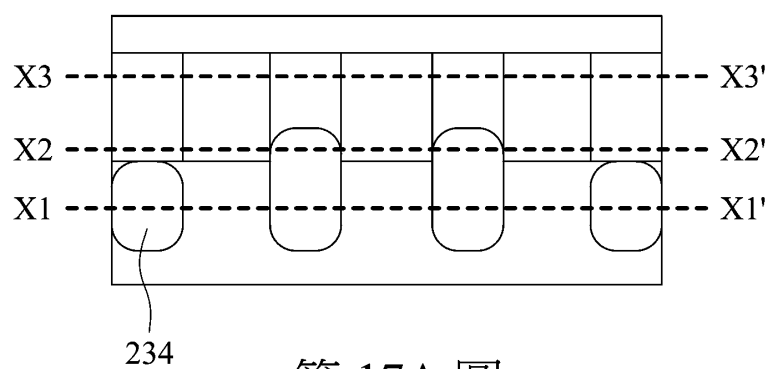
(17)



X2-X2'
第 16C 圖

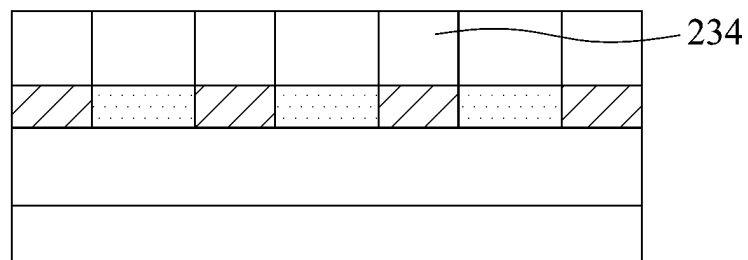


X3-X3'
第 16D 圖



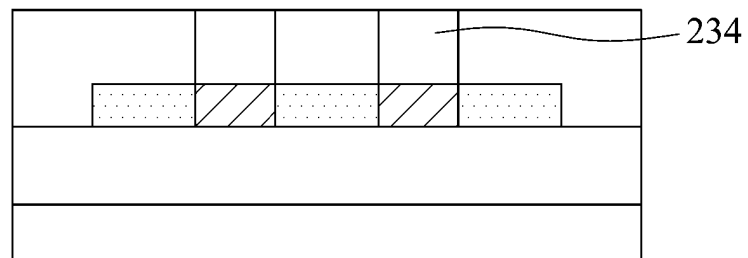
第 17A 圖

(18)



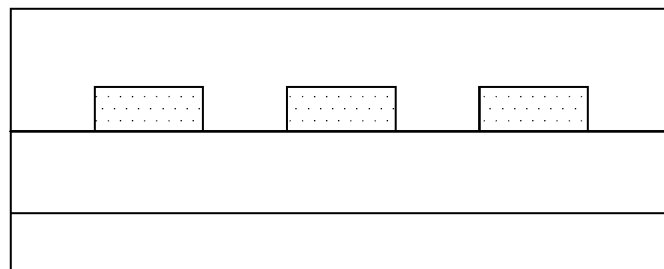
X1-X1'

第 17B 圖



X2-X2'

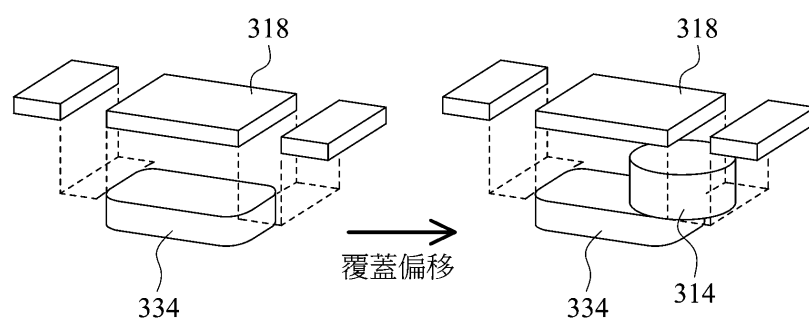
第 17C 圖



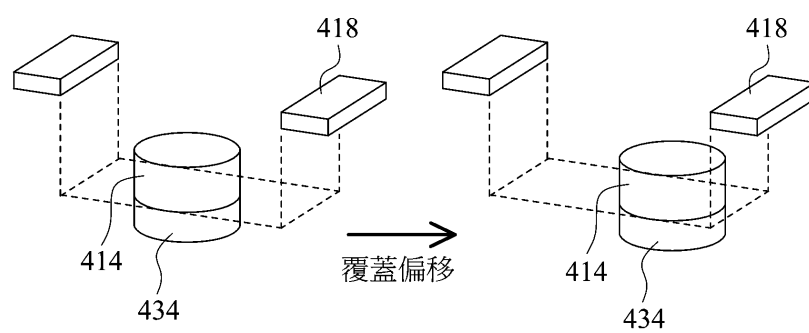
X3-X3'

第 17D 圖

(19)

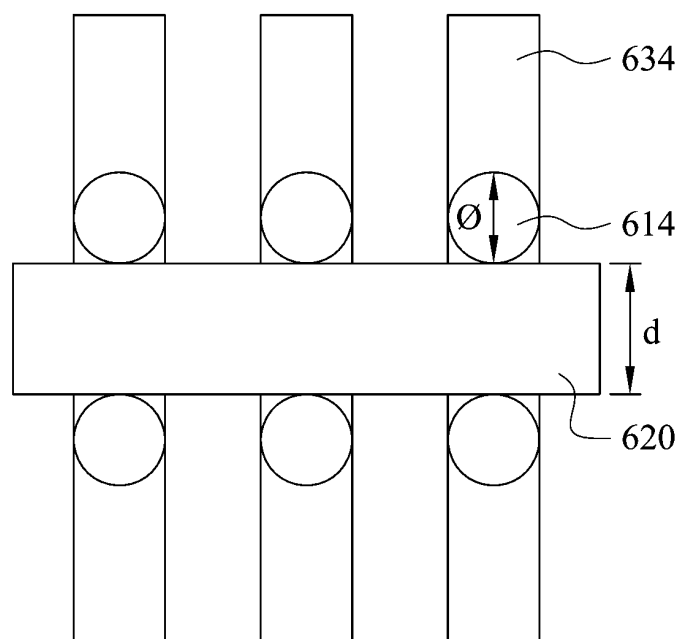


第 18A 圖

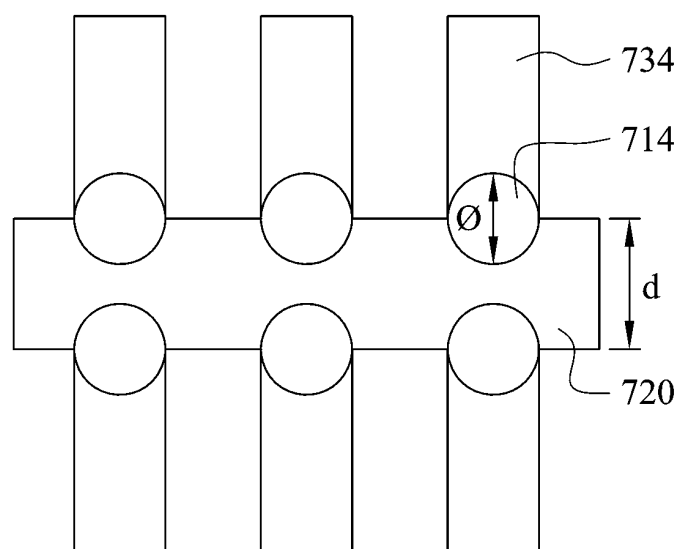


第 18B 圖

(20)

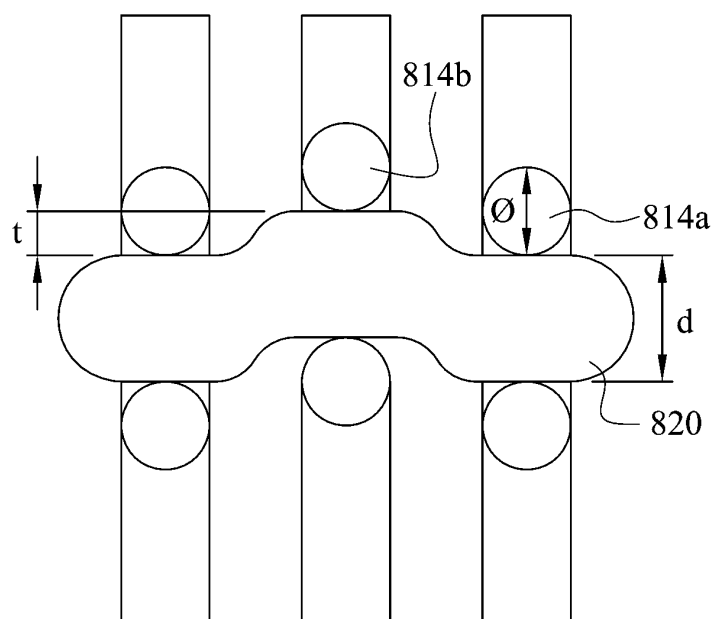


第 19A 圖

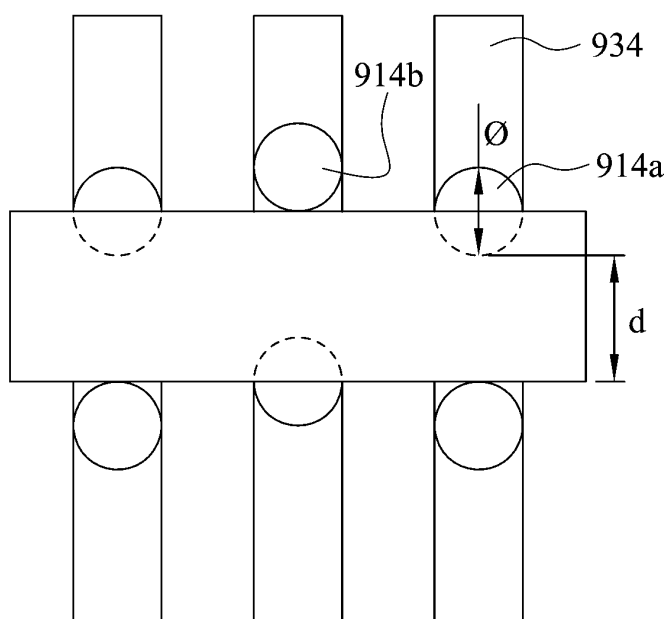


第 19B 圖

(21)



第 20A 圖



第 20B 圖