

【11】證書號數：I938425

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl. : H10P52/00 (2026.01) B24B37/11 (2012.01)

發明

全 7 頁

【54】名稱：研磨半導體基板之方法

【21】申請案號：111144467

【22】申請日：中華民國 111 (2022) 年 11 月 21 日

【11】公開編號：202326840

【43】公開日期：中華民國 112 (2023) 年 07 月 01 日

【30】優先權：2021/12/17

美國

63/291,085

【72】發明人：紀欣宜 (TW) CHI, HSIN-YI；黃漢忠 (TW) HUANG, HAN-CHUNG；林依文 (TW) LIN, I-WEN

【71】申請人：環球晶圓股份有限公司

GLOBALWAFERS CO., LTD.

新竹市工業東二路 8 號

【74】代理人：陳長文；洪榮宗

【56】參考文獻：

US 20170178890A1

審查人員：陳英豪

【57】申請專利範圍

1. 一種用於研磨一半導體基板之方法，該半導體基板具有一前表面及大體上平行於該前表面之一背表面，該方法包括：
在一第一研磨步驟中，在存在一第一研磨漿料之情況下，使該基板之該前表面與一研磨墊接觸；
在一第二研磨步驟中，在存在一第二研磨漿料之情況下，使該基板之該前表面與一研磨墊接觸，在該第一研磨步驟後開始該第二研磨步驟；及
在一第三研磨步驟中，在存在該第一研磨漿料之情況下，使該基板之該前表面與一研磨墊接觸，在該第二研磨步驟後開始該第三研磨步驟。
2. 如請求項 1 之方法，其包括在一第四研磨步驟中，在存在該第二研磨漿料之情況下，使該基板之該前表面與一研磨墊接觸，在該第三研磨步驟後開始該第四研磨步驟。
3. 如請求項 2 之方法，其包括在一第五研磨步驟中，在存在該第一研磨漿料之情況下，使該基板之該前表面與一研磨墊接觸，在該第四研磨步驟後開始該第五研磨步驟。
4. 如請求項 3 之方法，其包括在一第六研磨步驟中，在存在該第二研磨漿料之情況下，使該基板之該前表面與一研磨墊接觸，在該第五研磨步驟後開始該第六研磨步驟。
5. 如請求項 1 之方法，其中在各研磨步驟中接觸該基板之該前表面之該研磨墊係相同研磨墊。
6. 如請求項 1 之方法，其中該第一研磨漿料包括具有二氧化矽含量為 X_1 wt% 之二氧化矽粒子，及該第二研磨漿料包括具有二氧化矽含量為 X_2 wt% 之二氧化矽粒子，其中 X_1 大於 X_2 。
7. 如請求項 6 之方法，其中 X_1 與 X_2 之比率為至少約 2:1。
8. 如請求項 6 之方法，其中 X_1 與 X_2 之比率為至少約 10:1。
9. 如請求項 6 之方法，其中 X_1 與 X_2 之比率為至少約 15:1。
10. 如請求項 6 之方法，其中 X_1 與 X_2 之間之差異為至少約 5wt%。

(2)

11. 如請求項 6 之方法，其中 X_1 與 X_2 之間之差異為至少約 25wt%。
12. 如請求項 6 之方法，其中 X_1 與 X_2 之間之差異為至少約 50wt%。
13. 如請求項 6 之方法，其中該第一漿料之該等二氧化矽粒子及該第二漿料之該等二氧化矽粒子之各者經聚合物囊封。
14. 如請求項 1 之方法，其中在研磨該前表面時不研磨該背表面，且其中從該基板之該前表面移除至少約 1 μm 之材料。
15. 如請求項 1 之方法，其中該基板具有約 200 mm 之一直徑。
16. 如請求項 1 之方法，其中各研磨漿料係一膠體。
17. 如請求項 1 之方法，其中該第一研磨步驟、第二研磨步驟及第三研磨步驟之各者係在同一研磨裝置上執行。
18. 如請求項 17 之方法，其中該研磨裝置係一第二研磨裝置，且在該第一研磨步驟前，將該基板定位於一第一研磨裝置上，及在存在一或多種第二研磨裝置漿料之情況下，使該基板之該前表面與一第一研磨裝置研磨墊接觸，且將該基板從該第一研磨裝置轉移至該第二研磨裝置。
19. 如請求項 18 之方法，其進一步包括將該基板從該第二研磨裝置轉移至一第三研磨裝置，該方法包括在存在一或多種第三研磨裝置漿料之情況下，使該基板之該前表面與一第三研磨裝置研磨墊接觸。

圖式簡單說明

圖 1 係用於研磨一半導體結構之一方法之一實施例之一方塊圖；

圖 2 係用於研磨一半導體結構之一方法之另一實施例之一方塊圖；

圖 3 係用於研磨一半導體結構之一方法之另一實施例之一方塊圖；

圖 4 係一晶圓研磨系統之一實施例之一示意圖；

圖 5 係展示處理一半導體晶圓之一方法之一實施例之一流程圖；

圖 6 係用於在複數個基板研磨裝置上研磨一半導體結構之一方法之一實施例之一方塊圖；

圖 7 係展示在使用一單一漿料時晶圓邊緣移除輪廓之一圖表；

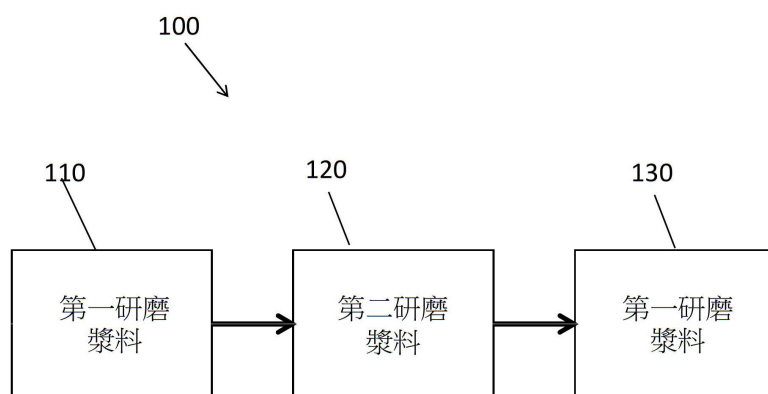
圖 8 係展示藉由本發明之方法之一實施例及一習知方法之晶圓邊緣移除之一圖表；

圖 9 根據實例 1 展示用於處理基板之 STIR 及 ECURV 之箱形圖；及

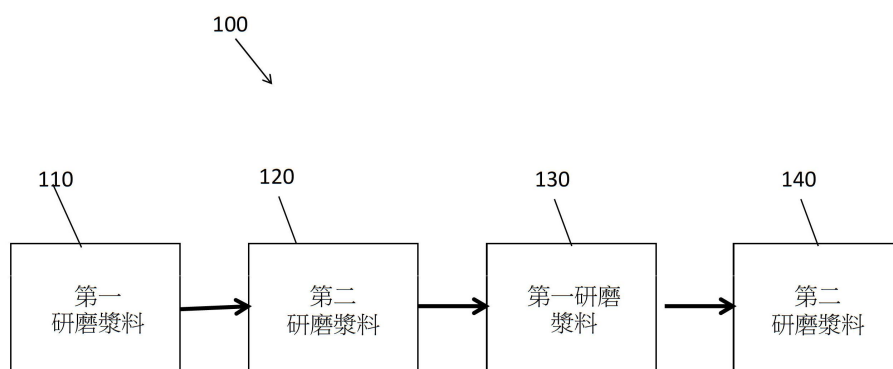
圖 10 根據實例 1 展示用於處理基板之 STIR 及 ECURV 之機率點圖。

遍及圖式，對應元件符號指示對應部分。

(3)

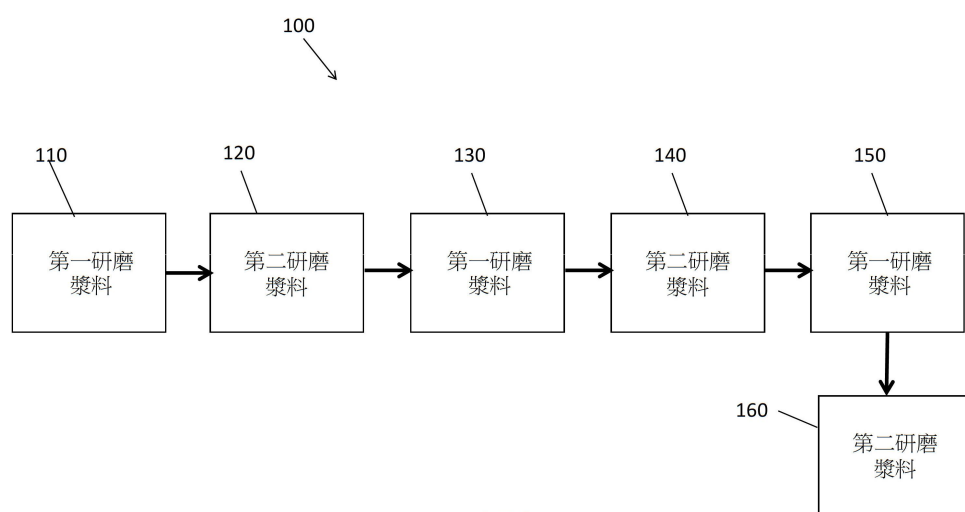


【圖1】

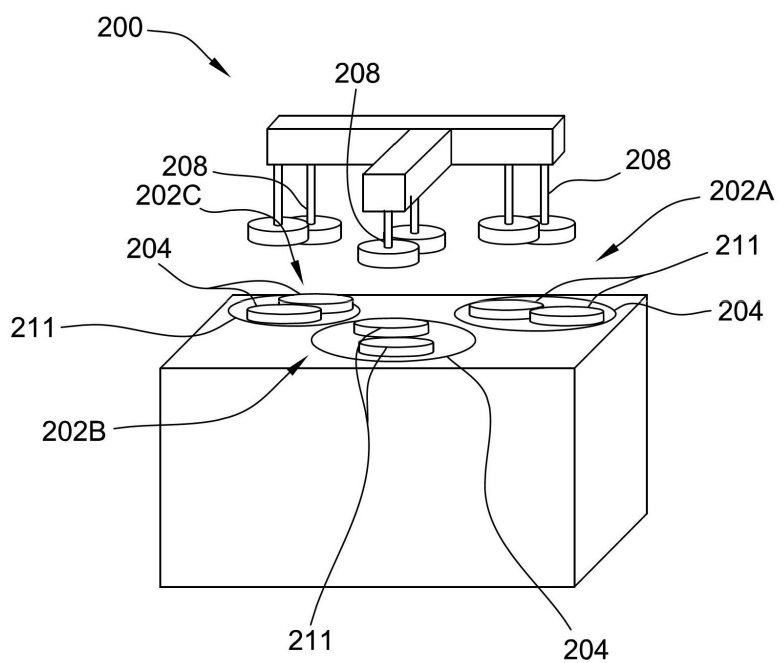


【圖2】

(4)

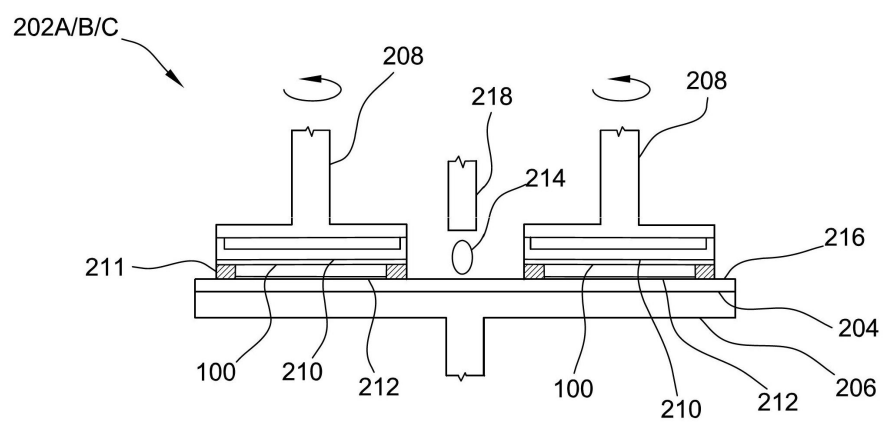


【圖3】

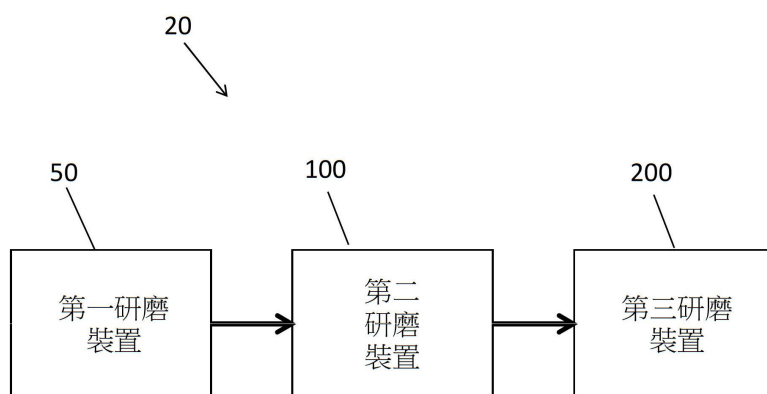


【圖4】

(5)

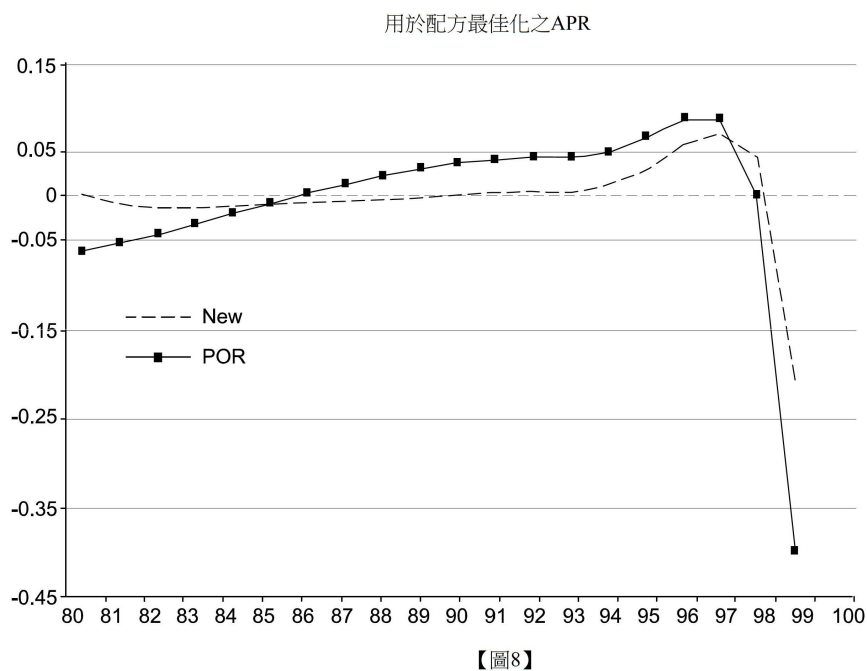
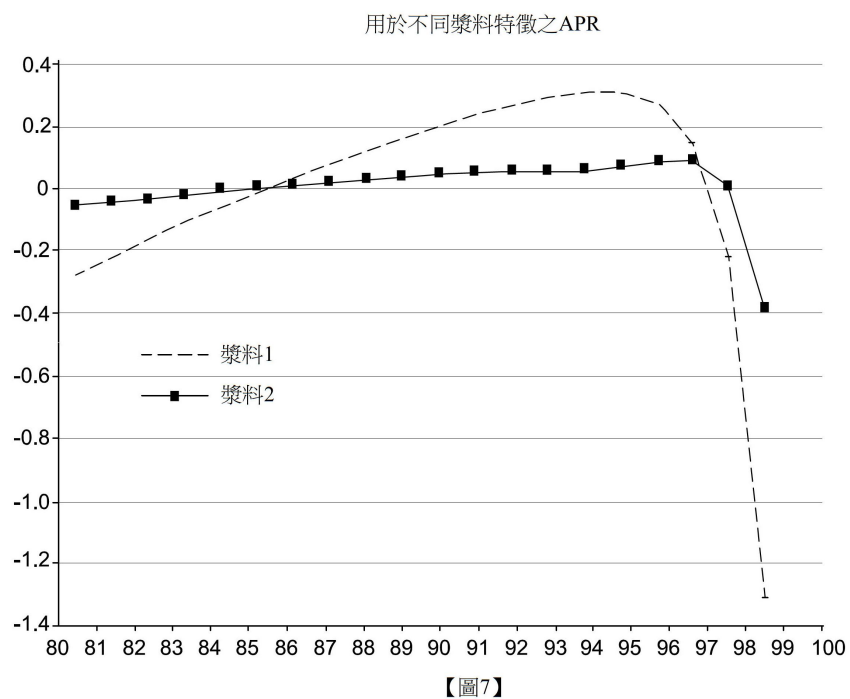


【圖5】

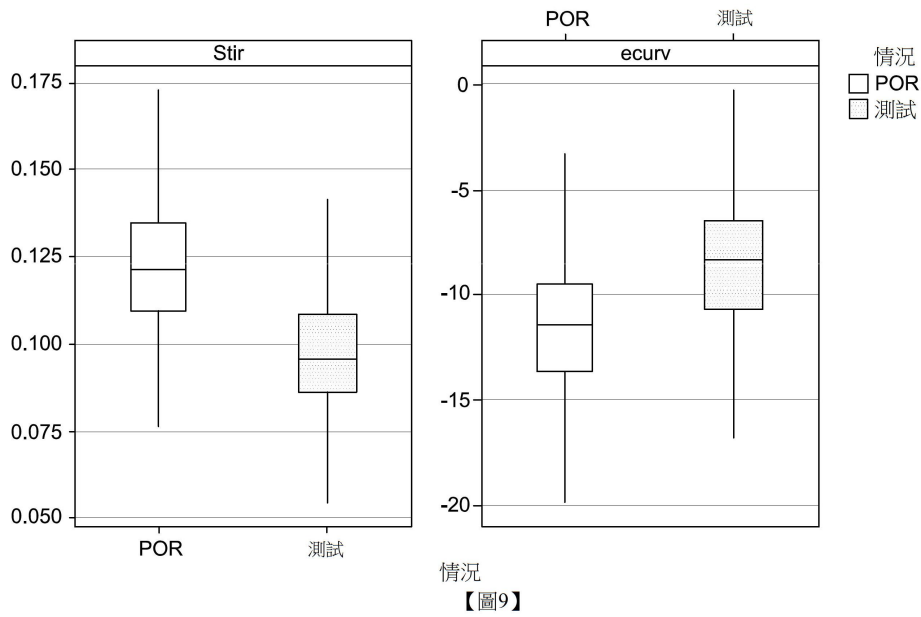


【圖6】

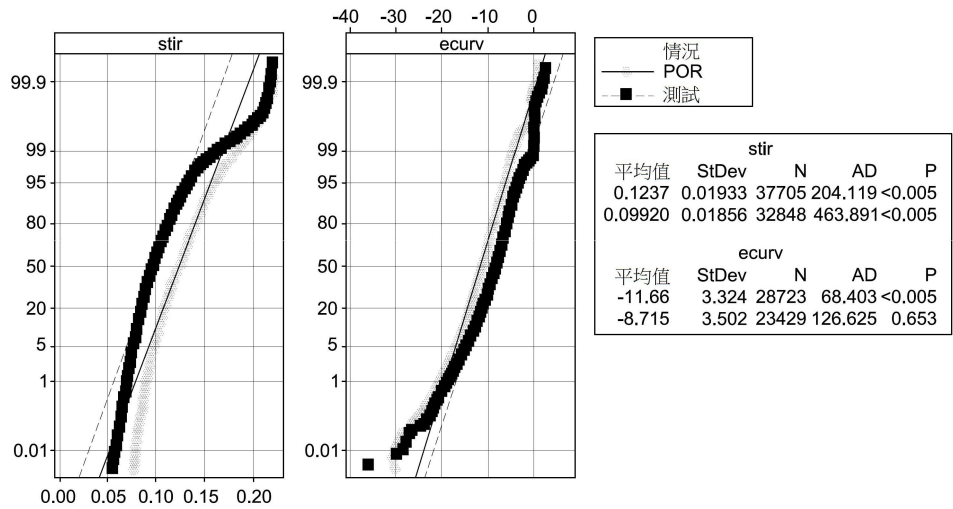
(6)



STIR及ECURV之機率點圖



STIR及ECURV之機率點圖
正常 - 95% CI



【圖10】