

【11】證書號數：I938453

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl.：H10W20/40 (2026.01)

H10D30/47 (2025.01)

發明

全 5 頁

【54】名稱：半導體元件

【21】申請案號：111150313

【22】申請日：中華民國 111 (2022) 年 12 月 28 日

【11】公開編號：202427738

【43】公開日期：中華民國 113 (2024) 年 07 月 01 日

【72】發明人：黃裕源 (TW) HUANG, YU-YUAN；何凱光 (TW) HO, KAI-KUANG；徐一峯 (TW) HSU, YI-FENG

【71】申請人：聯華電子股份有限公司

UNITED MICROELECTRONICS CORP.

新竹市力行二路三號

【74】代理人：劉亞君；林孟閱；盧佩君

【56】參考文獻：

CN 113811986A

US 8592825B2

US 8779470B2

US 2013/0288401A1

US 2015/0270356A1

審查人員：趙芝婷

【57】申請專利範圍

1. 一種半導體元件，包括：

基底，具有彼此相對的前側與背側；

半導體層，配置在所述基底的所述前側上；

源極電極，配置在所述半導體層上；

第一金屬層，配置在所述源極電極上；

開口，形成於所述第一金屬層的頂面且位於源極電極的正上方，其中所述開口在上視角度下與所述第一金屬層和所述源極電極完全重疊；

背側通孔，從所述基底的所述背側延伸至所述第一金屬層的底面，其中所述背側通孔與所述源極電極側向分隔一非零距離；以及

背側金屬層，配置在所述基底的所述背側上且延伸覆蓋所述背側通孔的表面。

2. 如請求項 1 所述的半導體元件，其中所述背側通孔藉由介電材料與所述源極電極物理分隔。

3. 如請求項 2 所述的半導體元件，其中所述背側通孔貫穿所述基底、所述半導體層以及所述介電材料，以與所述第一金屬層接觸。

4. 如請求項 1 所述的半導體元件，其中所述背側金屬層共形覆蓋所述背側通孔的所述表面，以在所述背側通孔中形成中空空間。

5. 如請求項 4 所述的半導體元件，更包括：填充材料填入所述中空空間，使得所述背側金屬層包覆所述填充材料。

6. 如請求項 5 所述的半導體元件，其中所述填充材料包括絕緣材料。

7. 如請求項 5 所述的半導體元件，其中所述填充材料包括金屬材料。

8. 如請求項 5 所述的半導體元件，其中所述填充材料與所述背側金屬層具有相同材料。

9. 如請求項 5 所述的半導體元件，其中所述填充材料的底面高於所述背側金屬層的最低底面。

10. 如請求項 5 所述的半導體元件，其中所述填充材料的底面與所述背側金屬層的最低底面實質上齊平。
11. 如請求項 1 所述的半導體元件，其中所述背側通孔的上視形狀包括圓形、橢圓形或其組合。
12. 如請求項 1 所述的半導體元件，其中所述背側通孔的直徑介於 30 μm 至 60 μm 之間，且所述背側通孔的高度介於 50 μm 至 200 μm 之間。
13. 如請求項 1 所述的半導體元件，更包括：
汲極電極，配置在所述半導體層上；以及
閘極電極，配置在所述源極電極與所述汲極電極之間的所述半導體層上，其中所述源極電極、所述閘極電極以及所述汲極電極被介電材料覆蓋且藉由所述介電材料彼此物理分隔。
14. 如請求項 1 所述的半導體元件，更包括：
第二金屬層，配置在所述第一金屬層上；以及
空氣橋，內埋在所述第一金屬層與所述第二金屬層之間。
15. 如請求項 1 所述的半導體元件，其中所述第一金屬層經組態以用來當作晶片針測測試墊。
16. 如請求項 1 所述的半導體元件，更包括：打線接合至所述第一金屬層的所述頂面，其中所述背側通孔與所述打線橫向偏移，使得所述背側通孔在所述上視角度下不與所述打線重疊。
17. 如請求項 1 所述的半導體元件，其中所述源極電極在所述上視角度下與所述第一金屬層完全重疊。
18. 如請求項 1 所述的半導體元件，其中所述源極電極在所述上視角度下不與所述背側通孔重疊。
19. 如請求項 1 所述的半導體元件，其中所述背側金屬層包括濺鍍層與上覆所述濺鍍層的電鍍層。
20. 如請求項 1 所述的半導體元件，其中所述半導體層為 GaN 磊晶層。

圖式簡單說明

圖 1 是依照本發明一實施例的一種半導體元件的剖面示意圖。

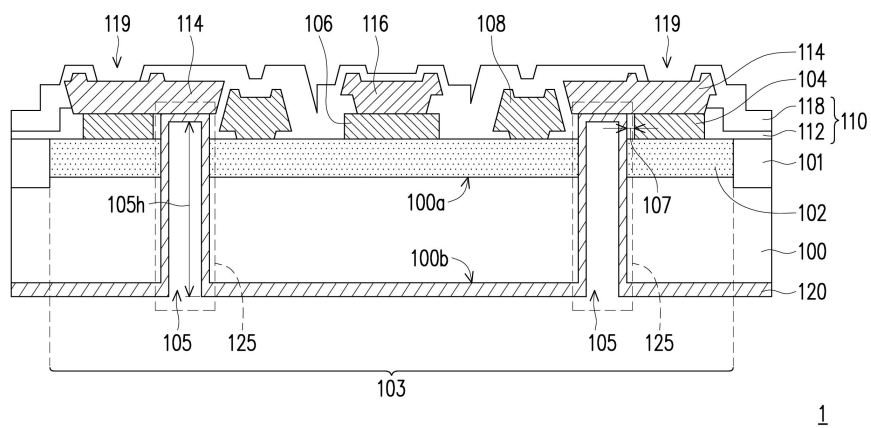
圖 2 是依照本發明另一實施例的一種半導體元件的上視示意圖。

圖 3 是依照本發明另一實施例的一種半導體元件的剖面示意圖。

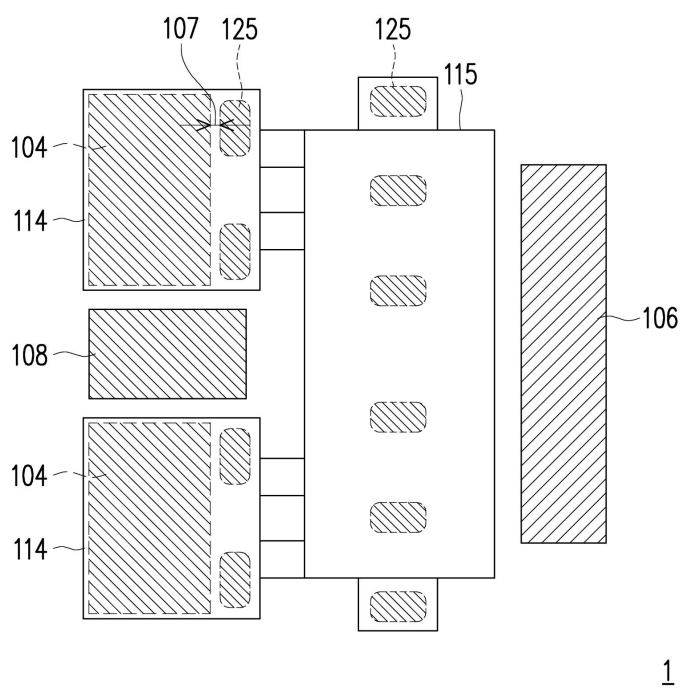
圖 4 是依照本發明替代實施例的一種半導體元件的剖面示意圖。

圖 5 是依照本發明其他實施例的一種半導體元件的剖面示意圖。

(3)

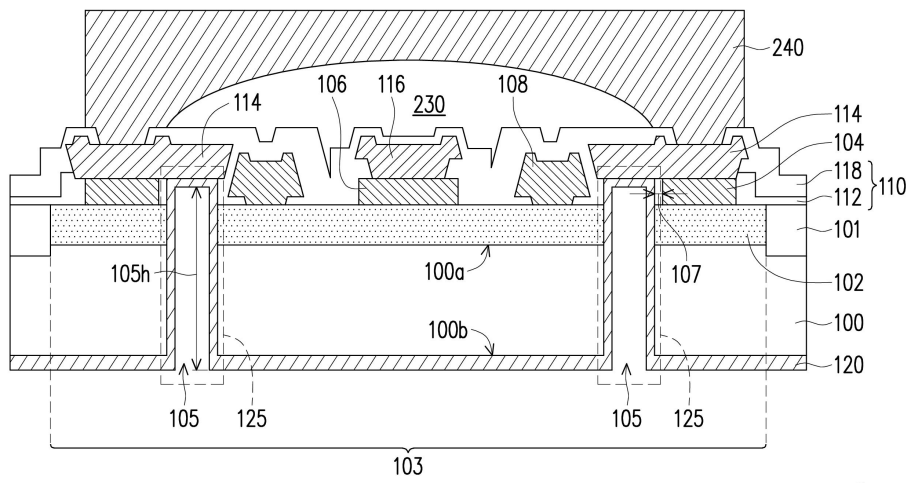


【圖1】



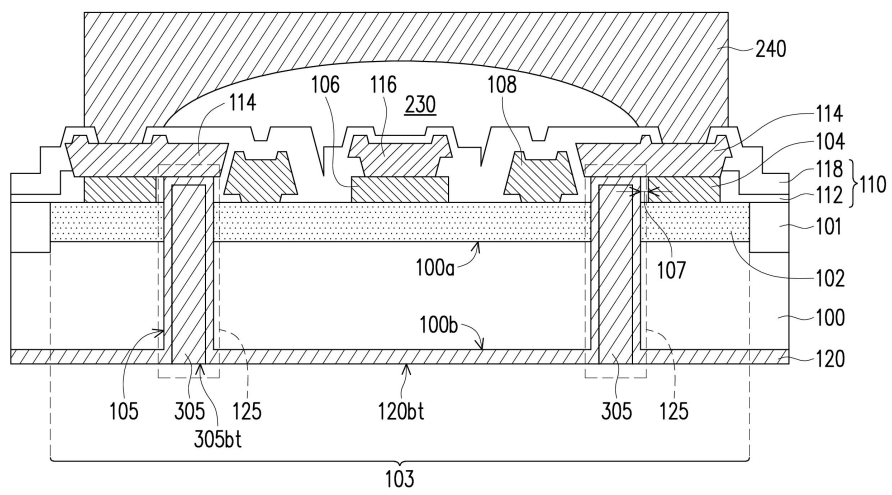
【圖2】

(4)



2

【圖3】



3

【圖4】

(5)



【圖5】