

【11】證書號數：I938486

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl.：H10D30/00 (2025.01) H10D62/10 (2025.01)

發明

全 12 頁

【54】名稱：半導體裝置及其製作方法

【21】申請案號：112113089

【22】申請日：中華民國 112 (2023) 年 04 月 07 日

【11】公開編號：202441794

【43】公開日期：中華民國 113 (2024) 年 10 月 16 日

【72】發明人：楊柏宇 (TW) YANG, PO-YU

【71】申請人：聯華電子股份有限公司 UNITED MICROELECTRONICS CORP.
新竹市新竹科學工業園區力行二路三號

【74】代理人：吳豐任；戴俊彥

【56】參考文獻：

TW 202228245A

US 2021/0091179A1

審查人員：蕭允政

【57】申請專利範圍

1. 一種半導體裝置，包括：
 - 一半導體基底；
 - 一第一半導體通道層，設置在該半導體基底之上；
 - 一第二半導體通道層，設置在該半導體基底之上；
 - 一隔離結構，設置在該半導體基底之上，其中該隔離結構包括：
 - 一垂直部分，在一水平方向上設置在該第一半導體通道層與該第二半導體通道層之間；
 - 一第一水平部分，在一垂直方向上設置在該第一半導體通道層與該半導體基底之間；以及
 - 一第二水平部分，在該垂直方向上設置在該第二半導體通道層與該半導體基底之間，其中該第一水平部分與該第二水平部分分別與該垂直部分相連；
 - 一第一閘極結構，設置在該半導體基底之上且圍繞該第一半導體通道層；以及
 - 一第二閘極結構，設置在該半導體基底之上且圍繞該第二半導體通道層，其中該第一閘極結構與該第二閘極結構部分設置在該隔離結構的該垂直部分之上，且該第一閘極結構與該第二閘極結構彼此相連。
2. 如請求項 1 所述之半導體裝置，其中該垂直部分的材料組成不同於該第一水平部分的材料組成與該第二水平部分的材料組成。
3. 如請求項 1 所述之半導體裝置，其中該垂直部分、該第一水平部分以及該第二水平部分為空氣間隙。
4. 如請求項 1 所述之半導體裝置，其中該第一閘極結構的材料組成不同於該第二閘極結構的材料組成。
5. 如請求項 1 所述之半導體裝置，還包括：
 - 一第一源極/汲極結構，設置在該隔離結構的該第一水平部分之上；以及
 - 一第二源極/汲極結構，設置在該隔離結構的該第二水平部分之上，其中該隔離結構的該垂直部分在該水平方向上部分設置在該第一源極/汲極結構與該第二源極/汲極結構之間。
6. 如請求項 5 所述之半導體裝置，其中該第一源極/汲極結構的材料組成不同於該第二源極/汲極結構的材料組成。

7. 如請求項 7 所述之半導體裝置，還包括：
一間隙子結構，設置在該半導體基底之上，其中該間隙子結構位於該第一閘極結構的側壁、該第二閘極結構的側壁、該第一源極/汲極結構的側壁以及該第二源極/汲極結構的側壁上。
8. 如請求項 7 所述之半導體裝置，其中該第一閘極結構的一部分在該水平方向上被夾設 (sandwiched) 在該間隙子結構與該隔離結構的該第一水平部分之間，且該第二閘極結構的一部分在該水平方向上被夾設在該間隙子結構與該隔離結構的該第二水平部分之間。
9. 如請求項 1 所述之半導體裝置，其中該第一半導體通道層與該第二半導體通道層分別與該隔離結構的該垂直部分直接連接。
10. 一種半導體裝置的製作方法，包括：
在該半導體基底之上形成一第一半導體通道層與一第二半導體通道層；
在該半導體基底之上形成一隔離結構，其中該隔離結構包括：
一垂直部分，在一水平方向上設置在該第一半導體通道層與該第二半導體通道層之間；
一第一水平部分，在一垂直方向上設置在該第一半導體通道層與該半導體基底之間；以及
一第二水平部分，在該垂直方向上設置在該第二半導體通道層與該半導體基底之間，其中該第一水平部分與該第二水平部分分別與該垂直部分相連；以及
在該半導體基底之上形成一第一閘極結構與一第二閘極結構，其中該第一閘極結構圍繞該第一半導體通道層，該第二閘極結構圍繞該第二半導體通道層，該第一閘極結構與該第二閘極結構部分設置在該隔離結構的該垂直部分之上，且該第一閘極結構與該第二閘極結構彼此相連。
11. 如請求項 10 所述之半導體裝置的製作方法，其中形成該第一半導體通道層與該第二半導體通道層的方法包括：
在該半導體基底之上形成一半導體層；以及
進行一圖案化製程，其中該半導體層的至少一部分被該圖案化製程圖案化而成為互相分離的該第一半導體通道層與該第二半導體通道層。
12. 如請求項 11 所述之半導體裝置的製作方法，其中形成該隔離結構的方法包括：
在形成該半導體層之前，在該半導體基底上形成一第一犧牲層且在該第一犧牲層上形成一第二犧牲層，其中該半導體層位於該第二犧牲層之上，且該第一犧牲層的至少一部分被該圖案化製程圖案化而成為互相分離的一第一犧牲圖案與一第二犧牲圖案；
在該半導體基底上形成一第一介電結構，其中該第一介電結構的一部分在該水平方向上被夾設在該第一半導體通道層與該第二半導體通道層之間，且該第一介電結構的另一部分在該水平方向上被夾設在該第一犧牲圖案與該第二犧牲圖案之間；以及
在形成該第一介電結構之後，將該第一犧牲圖案替換成一第二介電結構，且將該第二犧牲圖案替換成一第三介電結構。
13. 如請求項 12 所述之半導體裝置的製作方法，其中該第二犧牲層的一部分在該垂直方向上被夾設在該第一半導體通道層與該第二介電結構之間，且該第二犧牲層的另一部分在該垂直方向上被夾設在該第二半導體通道層與該第三介電結構之間。
14. 如請求項 12 所述之半導體裝置的製作方法，其中該第一介電結構為該隔離結構的該垂直部分，該第二介電結構為該隔離結構的該第一水平部分，且該第三介電結構為該隔離結構的該第二水平部分。
15. 如請求項 12 所述之半導體裝置的製作方法，其中該第一閘極結構與該第二閘極結構部分設置在該第一介電結構之上。
16. 如請求項 15 所述之半導體裝置的製作方法，其中形成該隔離結構的該方法還包括：

在形成該第一閘極結構與該第二閘極結構之後，移除該第一介電結構、該第二介電結構以及該第三介電結構，其中該隔離結構的該垂直部分、該第一水平部分以及該第二水平部分為空氣間隙。

17. 如請求項 15 所述之半導體裝置的製作方法，其中該第一閘極結構的材料組成不同於該第二閘極結構的材料組成。
18. 如請求項 15 所述之半導體裝置的製作方法，還包括：
在形成該第一閘極結構與該第二閘極結構之前，在該第二介電結構之上形成一第一源極/汲極結構，並在該第三介電結構之上形成一第二源極/汲極結構，其中該第一介電結構的一部分在該水平方向上位於該第一源極/汲極結構與該第二源極/汲極結構之間。
19. 如請求項 18 所述之半導體裝置的製作方法，還包括：
在形成該第一源極/汲極結構與該第二源極/汲極結構之前，在該第一半導體通道層、該第二半導體通道層以及該第一介電結構之上形成一虛置閘極結構；
在形成該虛置閘極結構之後，在該半導體基底之上形成一間隙子結構，其中該間隙子結構位於該虛置閘極結構的側壁、該第一源極/汲極結構的側壁以及該第二源極/汲極結構的側壁上；以及
在形成該第一源極/汲極結構與該第二源極/汲極結構之後以及在形成該間隙子結構之後，將該虛置閘極結構移除，並形成該第一閘極結構與該第二閘極結構。

圖式簡單說明

第 1 圖所繪示為本發明第一實施例之半導體裝置的俯視示意圖。

第 2 圖為沿第 1 圖中的 A-A' 剖線所繪示的剖視示意圖。

第 3 圖為沿第 1 圖中的 B-B' 剖線所繪示的剖視示意圖。

第 4 圖至第 13 圖所繪示為本發明一實施例之半導體裝置的製作方法示意圖，其中

第 5 圖繪示了第 4 圖之後的狀況示意圖；

第 6 圖繪示了第 5 圖之後的狀況示意圖；

第 7 圖繪示了第 6 圖之後的狀況示意圖；

第 8 圖繪示了第 7 圖之後的狀況示意圖；

第 9 圖繪示了第 8 圖之後的狀況示意圖；

第 10 圖繪示了第 9 圖之後的狀況示意圖；

第 11 圖繪示了在第 10 圖的狀況下的另一個剖視示意圖；

第 12 圖繪示了第 11 圖之後的狀況示意圖；

第 13 圖繪示了第 10 圖之後的狀況示意圖。

第 14 圖所繪示為本發明第二實施例之半導體裝置的剖視示意圖。

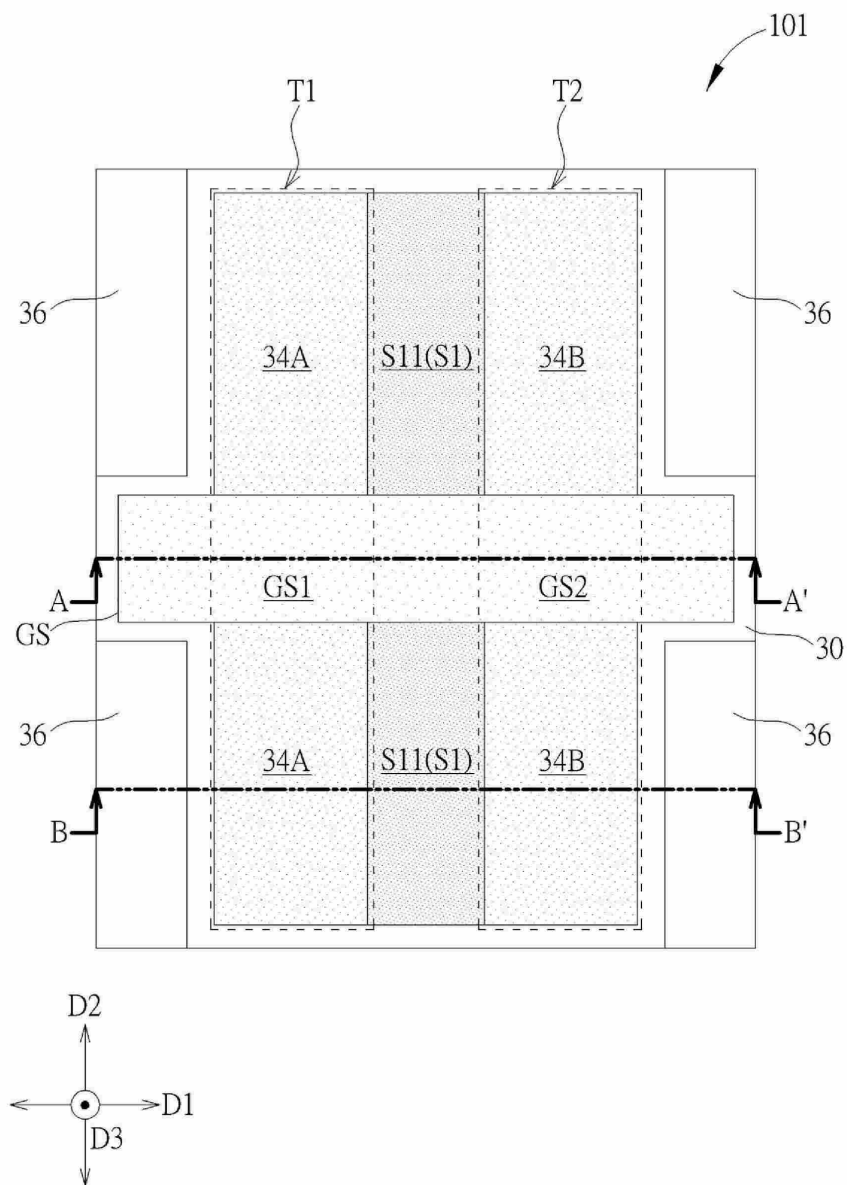
第 15 圖所繪示為本發明第二實施例之半導體裝置的另一個剖視示意圖。

第 16 圖至第 18 圖所繪示為本發明另一實施例之半導體裝置的製作方法示意圖，其中

第 17 圖為沿第 16 圖中的 C-C' 剖線所繪示的剖視示意圖；

第 18 圖為沿第 16 圖中的 D-D' 剖線所繪示的剖視示意圖。

(4)

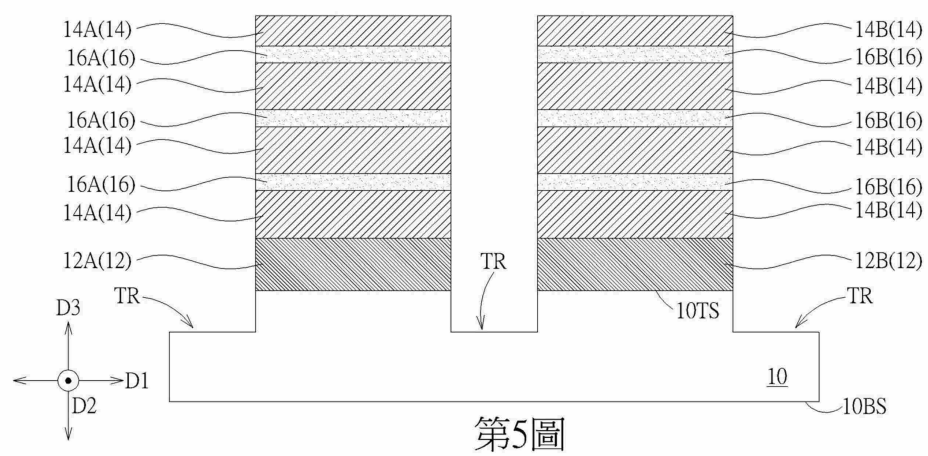
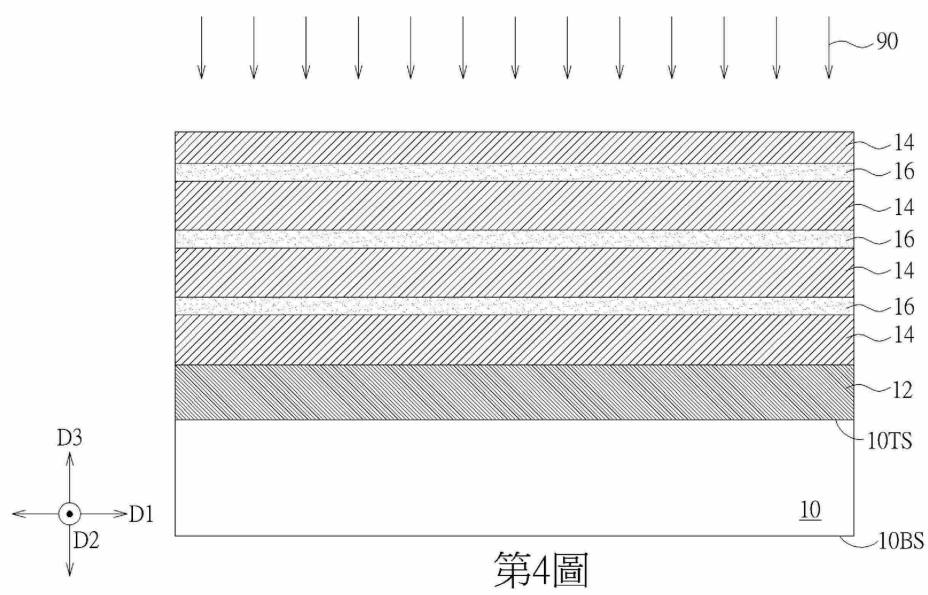


第1圖

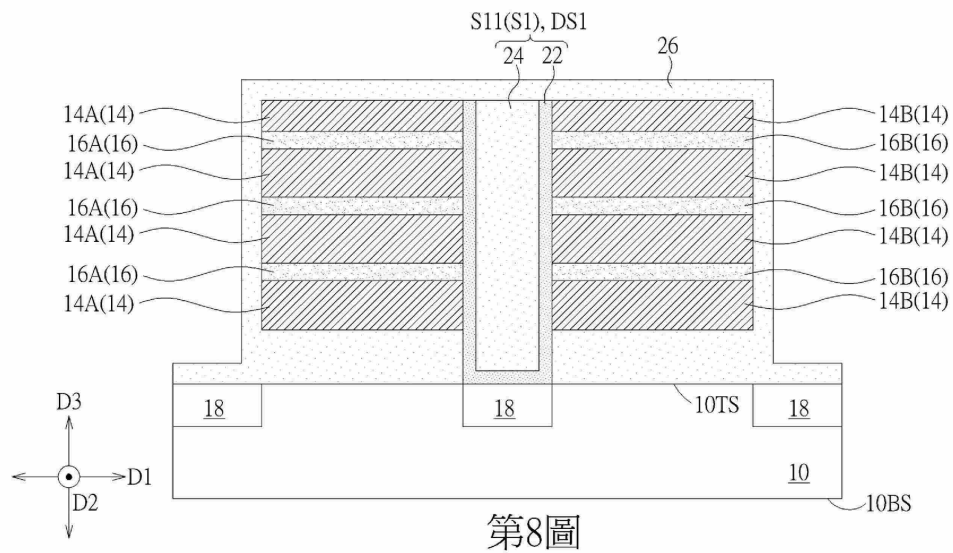
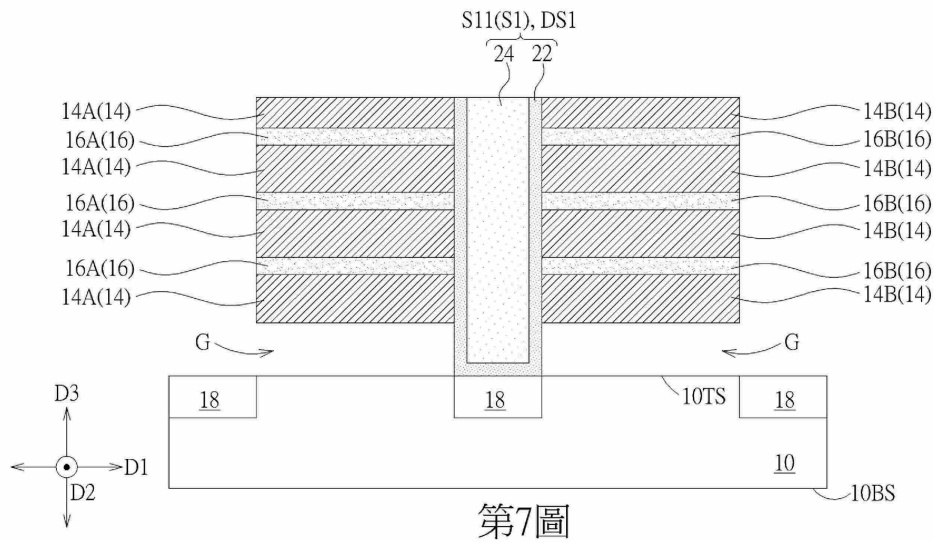
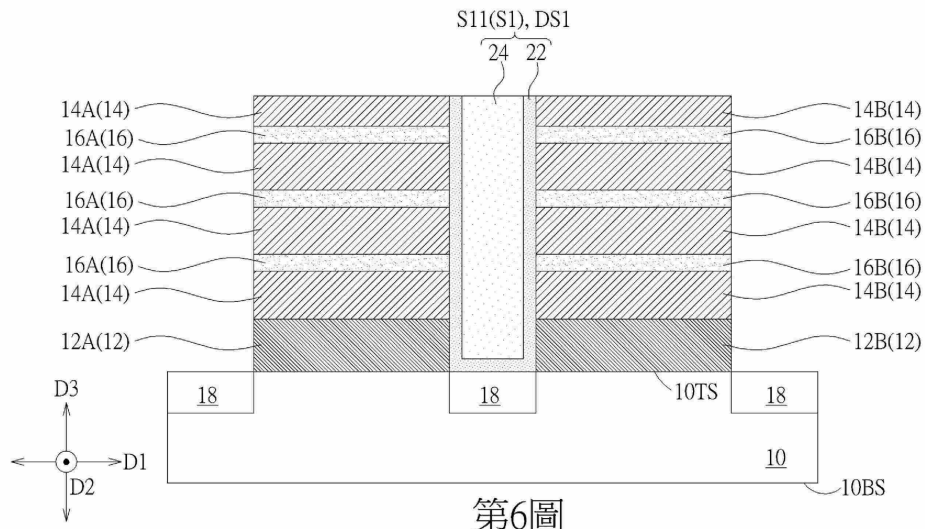
(5)



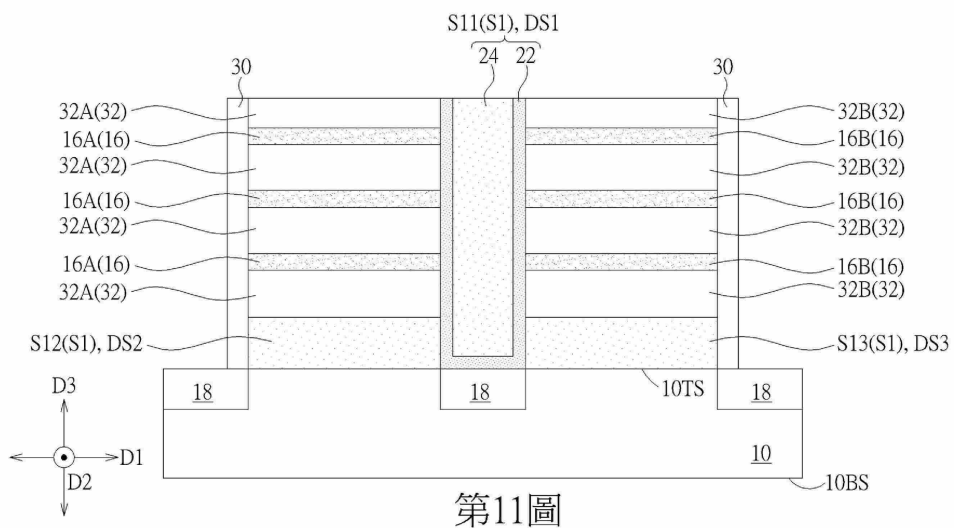
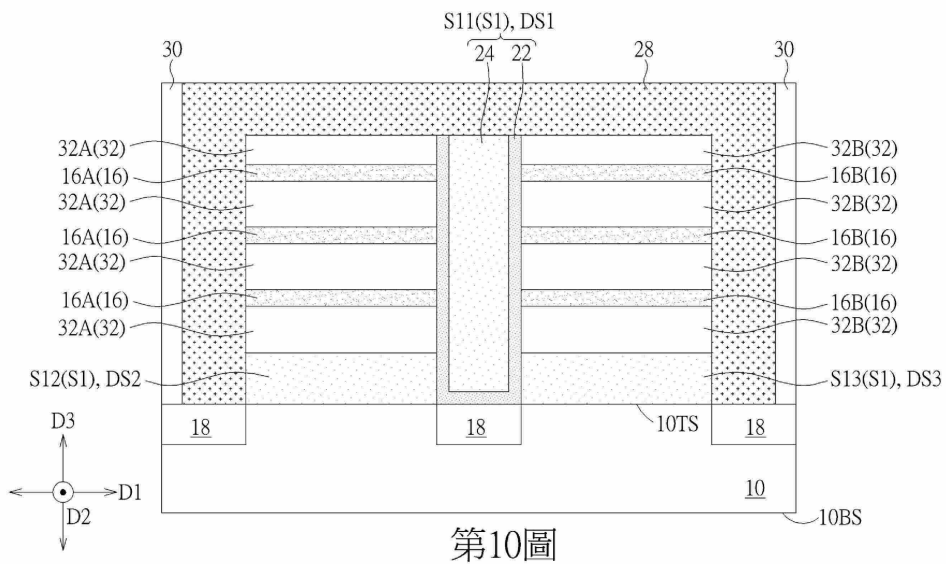
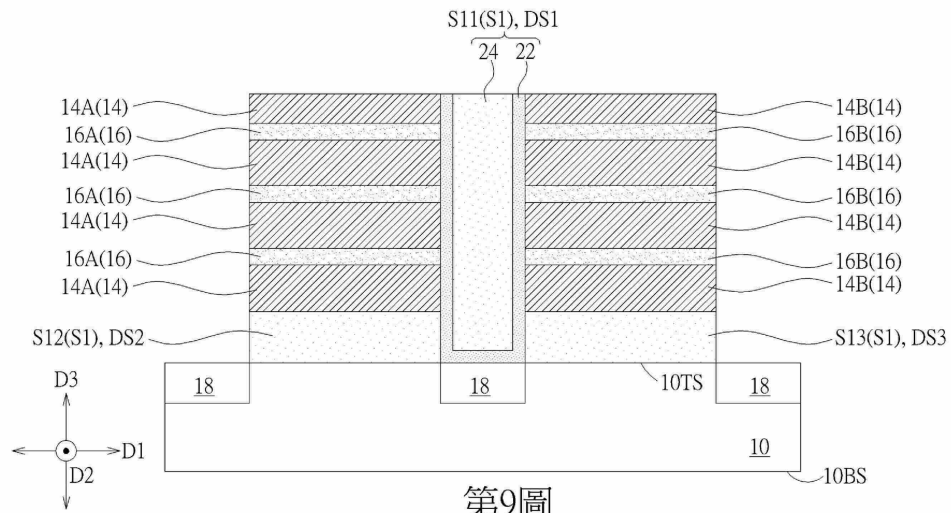
(6)



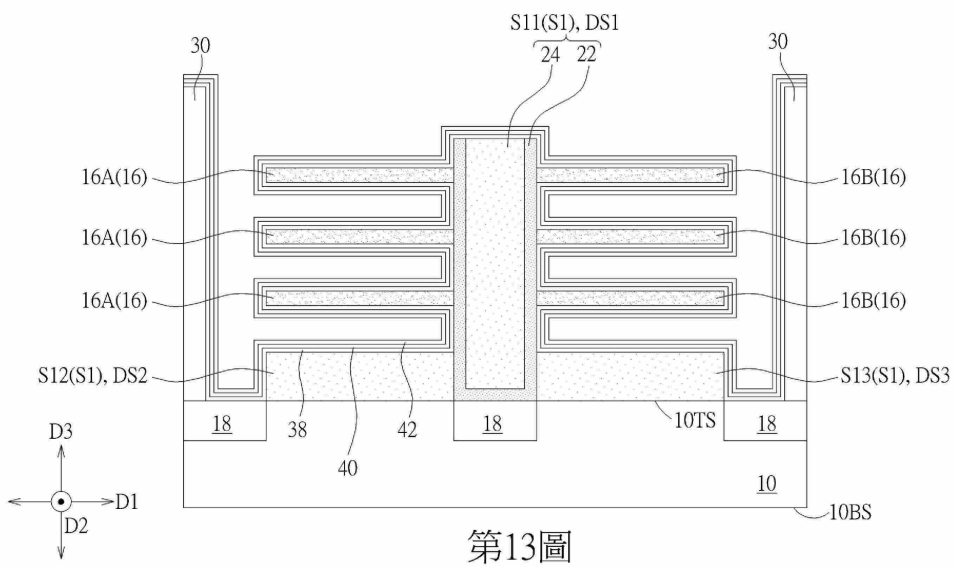
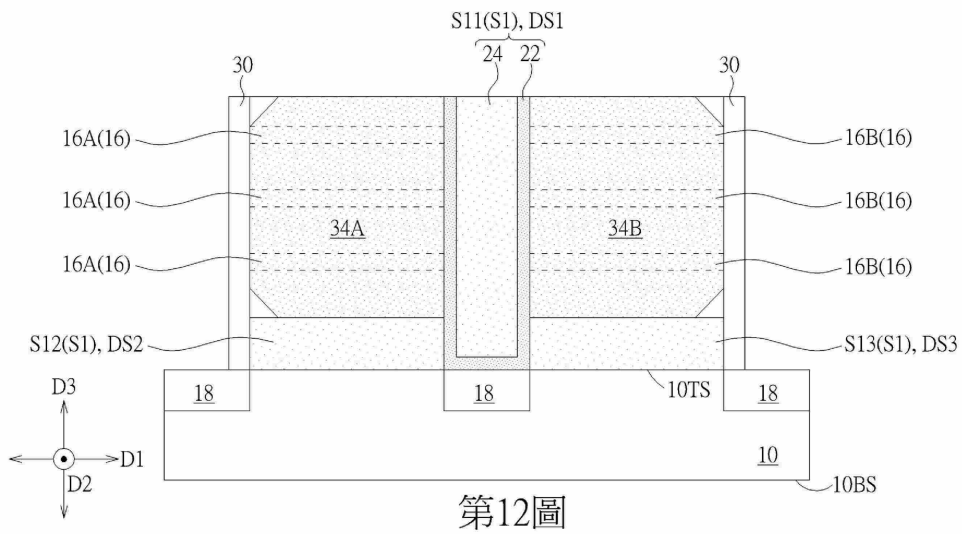
(7)



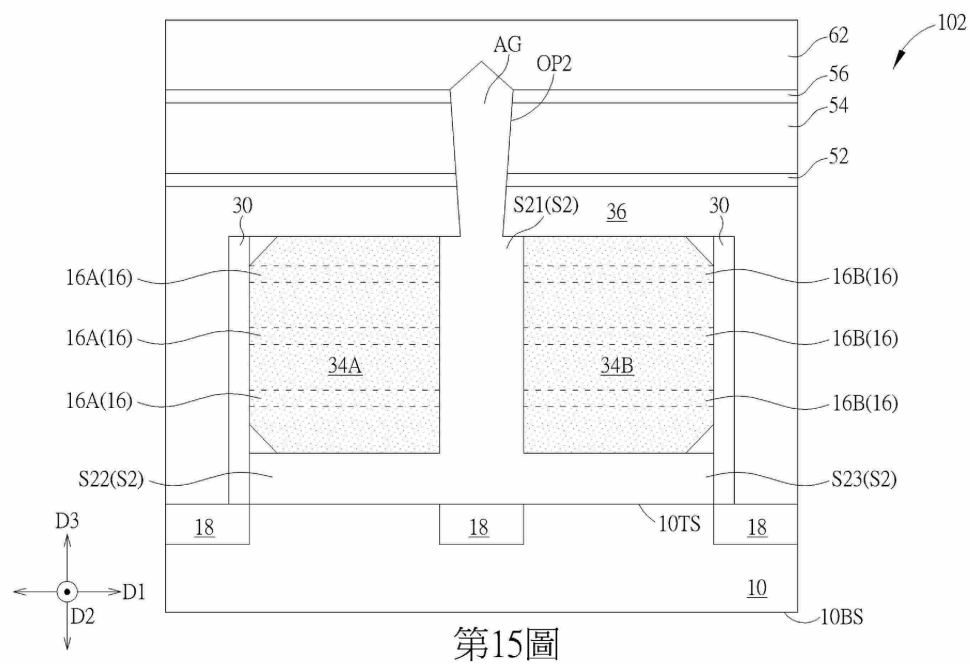
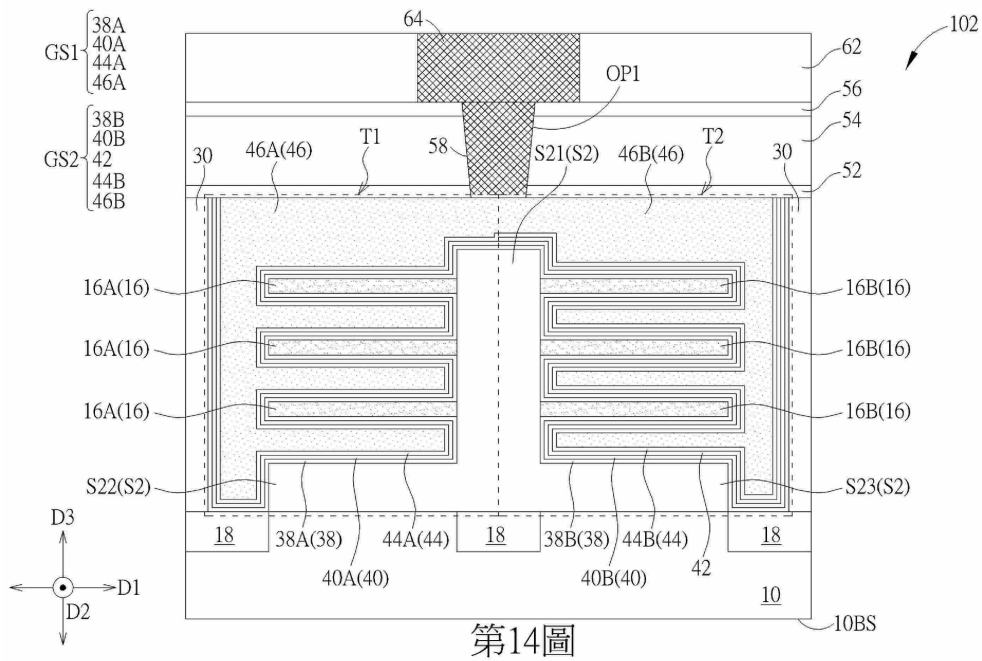
(8)



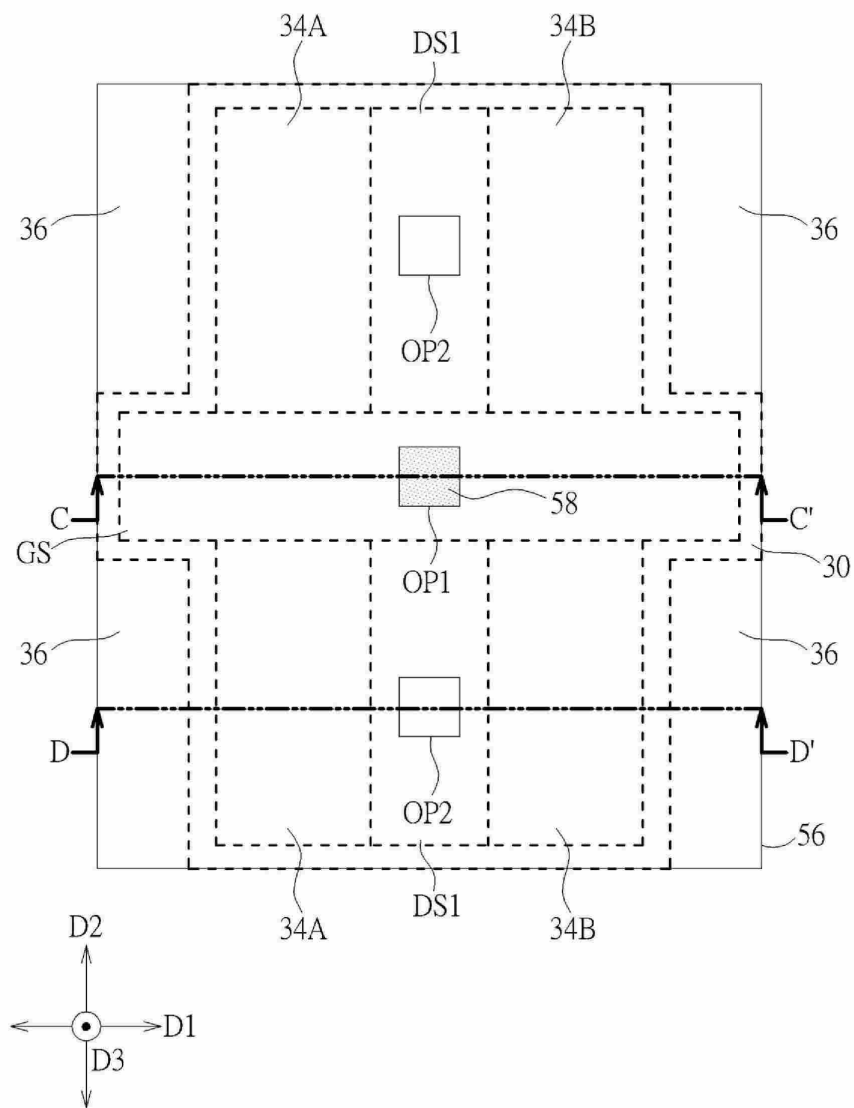
(9)



(10)

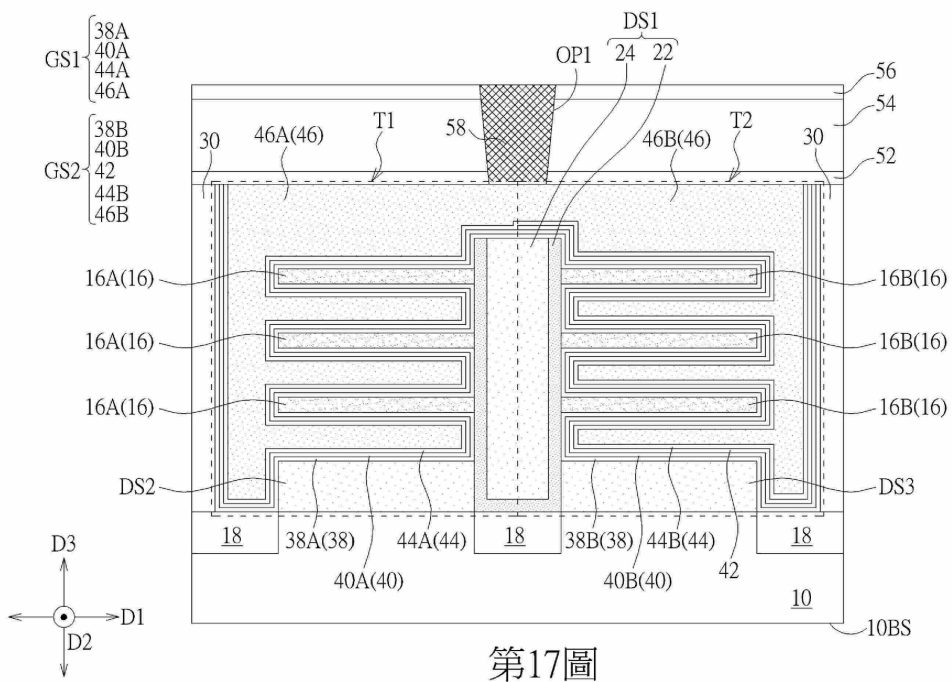


(11)

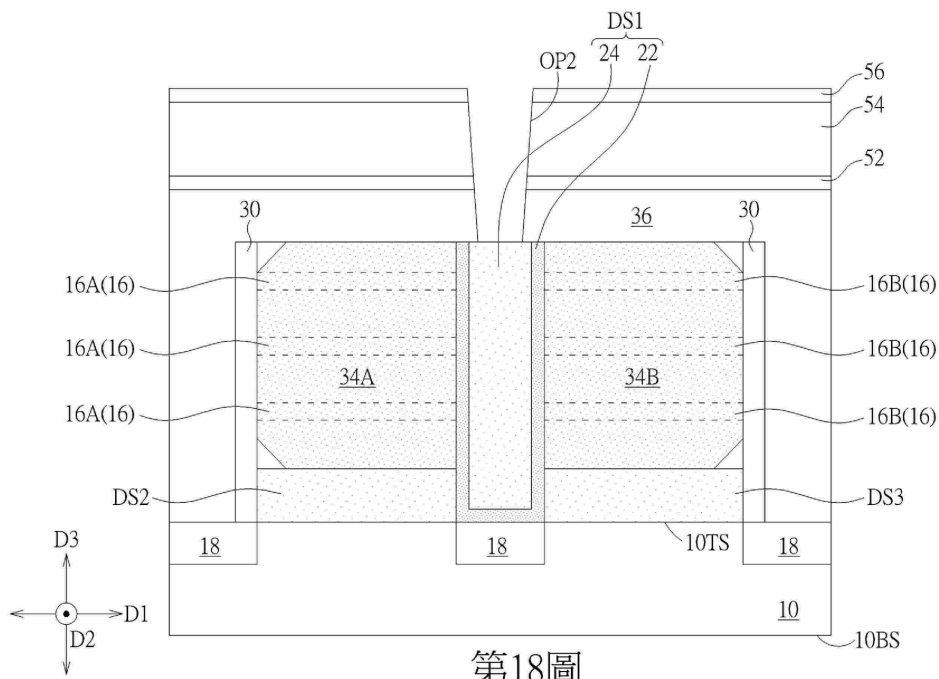


第16圖

(12)



第17圖



第18圖