

【11】證書號數：I938556

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl.：H10B12/00 (2023.01)

發明

全 25 頁

【54】名稱：半導體裝置

【21】申請案號：113106024

【22】申請日：中華民國 113 (2024) 年 02 月 20 日

【11】公開編號：202523056

【43】公開日期：中華民國 114 (2025) 年 06 月 01 日

【30】優先權：2023/07/13

南韓

10-2023-0091042

【72】發明人：元碩載 (KR) WON, SEOKJAE；朴宰弘 (KR) PARK, JAEHONG；姜玗求 (KR) KANG, YOONGOO；金東泳 (KR) KIM, DONGYOUNG

【71】申請人：南韓商三星電子股份有限公司 SAMSUNG ELECTRONICS CO., LTD.
南韓

【74】代理人：林孟閱；盧佩君；陳怡如

【56】參考文獻：

TW 202236613A

CN 112582417A

KR 10-2020-0131191A

US 2015/0380508A1

US 2022/0139921A1

US 2022/0165657A1

US 2023/0217649A1

審查人員：郭德豐

【57】申請專利範圍

1. 一種半導體裝置，包括：

主動圖案，位於基板上且在平面圖中由裝置隔離圖案環繞；

字元線，在第一方向上延伸且位於所述主動圖案及所述裝置隔離圖案上，其中所述第一方向平行於所述基板的底表面；

位元線，在所述主動圖案上在第二方向上延伸，其中所述第二方向與所述第一方向相交；

儲存節點接觸件，位於所述主動圖案上；

搭接接墊，包括堆疊於所述儲存節點接觸件上的下部搭接接墊及上部搭接接墊，在所述下部搭接接墊與所述上部搭接接墊之間存在介面；以及

柵欄圖案，位於所述字元線及所述搭接接墊的側向表面上，

其中所述柵欄圖案的頂表面相對於所述基板高於所述下部搭接接墊的鄰近所述下部搭接接墊與所述上部搭接接墊之間的所述介面的頂表面。

2. 如請求項 1 所述的半導體裝置，其中所述柵欄圖案的所述頂表面相對於所述基板與所述上部搭接接墊的頂表面實質上高度相同。

3. 如請求項 1 所述的半導體裝置，其中所述柵欄圖案包括下部柵欄圖案及上部柵欄圖案，所述下部柵欄圖案與所述上部柵欄圖案彼此區分開而不存在介面，其中所述上部柵欄圖案在所述第一方向上突出超過所述下部柵欄圖案。

4. 如請求項 1 所述的半導體裝置，其中所述位元線包含具有結晶方向為相同方向的晶粒的材料。

5. 一種半導體裝置，包括：

主動圖案，位於基板上且在平面圖中由裝置隔離圖案環繞；

(2)

字元線，在第一方向上延伸且位於所述主動圖案及所述裝置隔離圖案上，其中所述第一方向平行於所述基板的底表面；

位元線，在所述主動圖案上在第二方向上延伸，其中所述第二方向與所述第一方向相交；

儲存節點接觸件，位於所述主動圖案上；

搭接接墊，位於所述儲存節點接觸件上；以及

柵欄圖案，位於所述字元線及所述搭接接墊的側向表面上，

其中所述柵欄圖案包括：

下部柵欄圖案，位於所述位元線的側向表面上；以及

上部柵欄圖案，位於所述下部柵欄圖案上，

其中所述上部柵欄圖案包括在所述第一方向上突出所述下部柵欄圖案的一突出部，且所述突出部位於所述搭接接墊的一側面上。

6. 如請求項 5 所述的半導體裝置，其中所述搭接接墊包括堆疊於所述儲存節點接觸件上的下部搭接接墊及上部搭接接墊，其中所述上部搭接接墊的頂表面相對於所述基板與所述上部柵欄圖案的頂表面實質上高度相同。
7. 如請求項 5 所述的半導體裝置，更包括：
填充圖案，位於所述位元線上且在所述第二方向上延伸，其中所述填充圖案的頂表面相對於所述基板與所述上部柵欄圖案的頂表面實質上高度相同。
8. 如請求項 7 所述的半導體裝置，其中所述上部柵欄圖案包括：
第一側向表面，位於所述第一方向上；以及
第二側向表面，位於所述第二方向上，其中所述上部柵欄圖案的所述第一側向表面與所述填充圖案接觸，且其中所述上部柵欄圖案的所述第二側向表面與所述搭接接墊接觸。
9. 一種半導體裝置，包括：
主動圖案，位於基板上且在平面圖中由裝置隔離圖案環繞；
字元線，在第一方向上延伸且位於所述主動圖案及所述裝置隔離圖案上，其中所述第一方向平行於所述基板的底表面；
位元線，在所述主動圖案上在第二方向上延伸，其中所述第二方向與所述第一方向相交；
儲存節點接觸件，位於所述主動圖案上；
搭接接墊，位於所述儲存節點接觸件上；
柵欄圖案，位於所述字元線及所述搭接接墊的側向表面上；以及
填充圖案，位於所述位元線上且在所述第二方向上延伸，其中所述柵欄圖案的頂表面相對於所述基板與所述填充圖案的頂表面實質上高度相同。
10. 如請求項 9 所述的半導體裝置，其中所述搭接接墊包括：
第一側向表面，位於所述第一方向上；以及
第二側向表面，位於所述第二方向上，其中所述搭接接墊的所述第一側向表面與所述填充圖案接觸，且其中所述搭接接墊的所述第二側向表面與所述柵欄圖案接觸。

圖式簡單說明

圖 1 是示出根據本發明概念一些實施例的半導體裝置的平面圖。

圖 2A、圖 2B 及圖 2C 示出分別沿著圖 1 所示線 A-A'、線 B-B'及線 C-C'截取的剖視圖。

圖 3 示出沿著圖 1 所示線 A-A'截取的剖視圖。

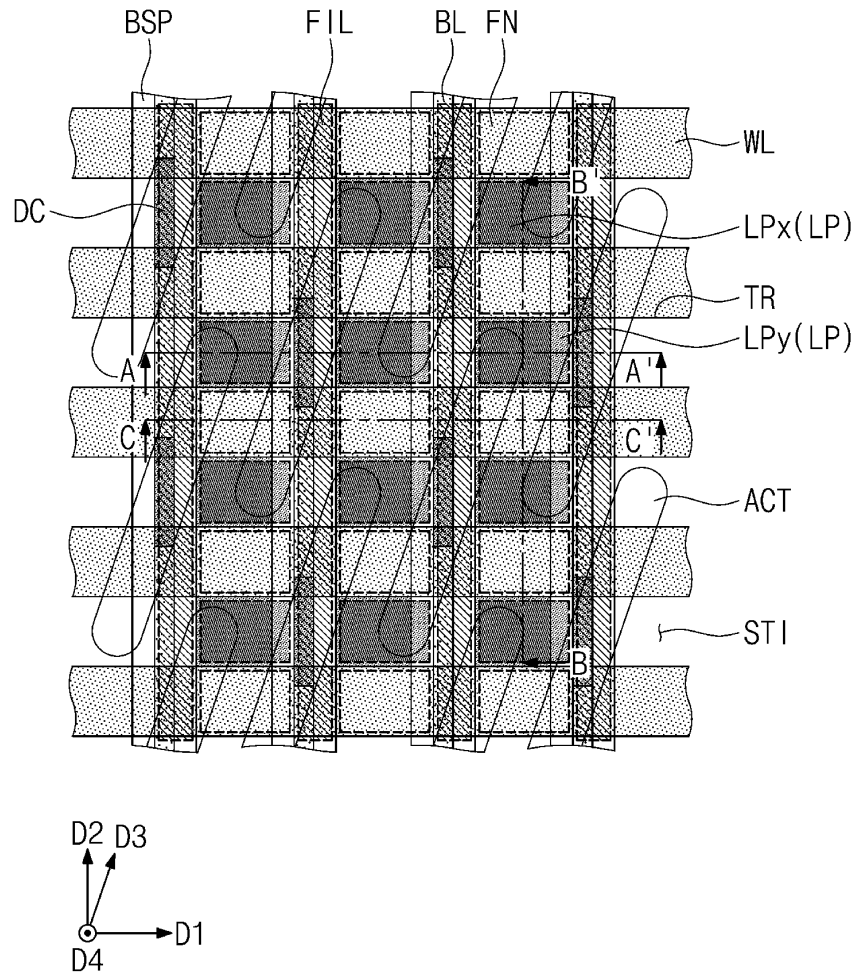
(3)

圖 4A 及圖 4B 示出分別沿著圖 1 所示線 A-A'及線 C-C'截取的剖視圖。

圖 5、圖 6A、圖 6B、圖 6C、圖 7、圖 8A、圖 8B、圖 8C、圖 9、圖 10A、圖 10B 及圖 10C 是示出根據本發明概念一些實施例的製作半導體裝置的方法的平面圖及剖視圖。

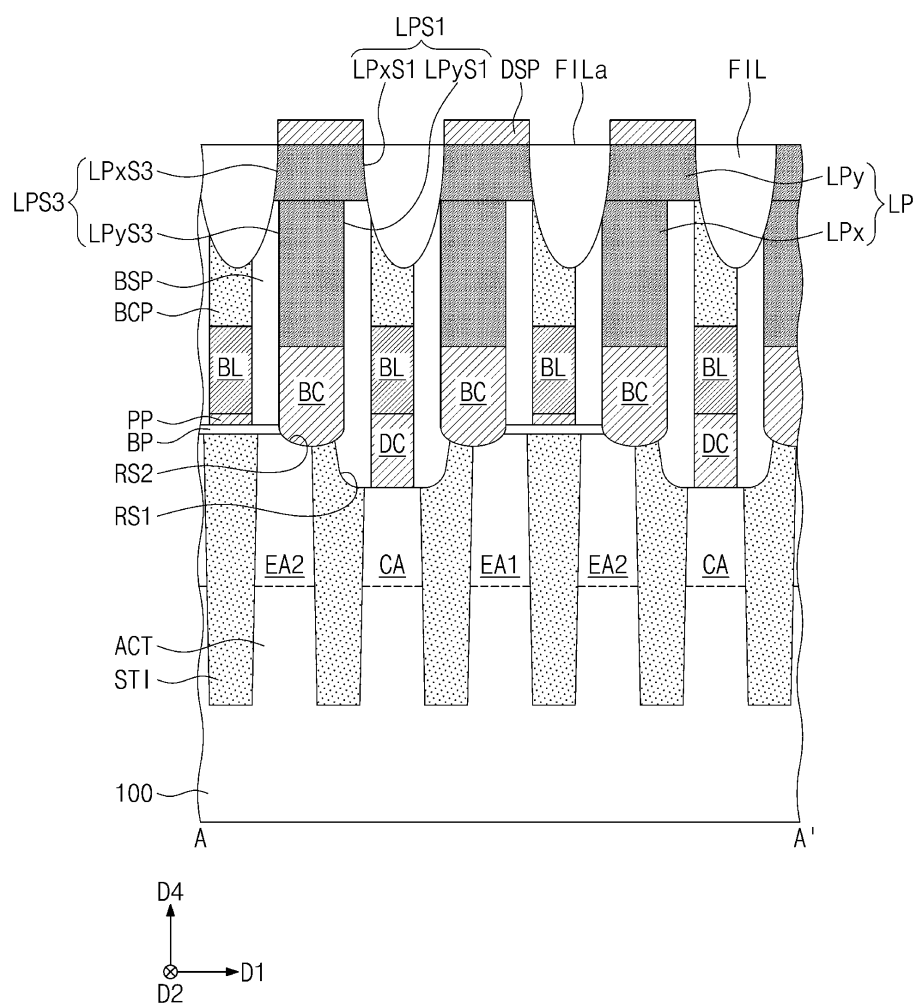
圖 11 及圖 12 示出根據本發明概念一些實施例的製作半導體裝置的方法的剖視圖。

圖 13 及圖 14 示出根據本發明概念一些實施例的製作半導體裝置的方法的剖視圖。



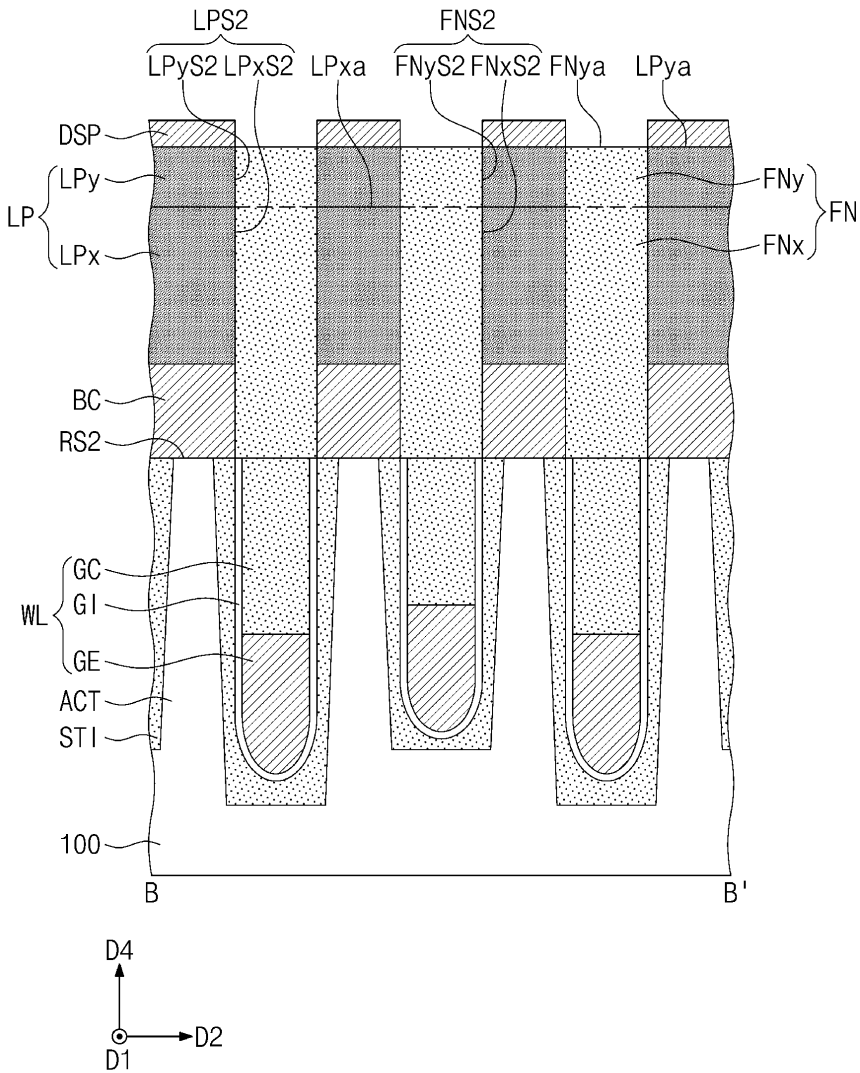
【圖1】

(4)



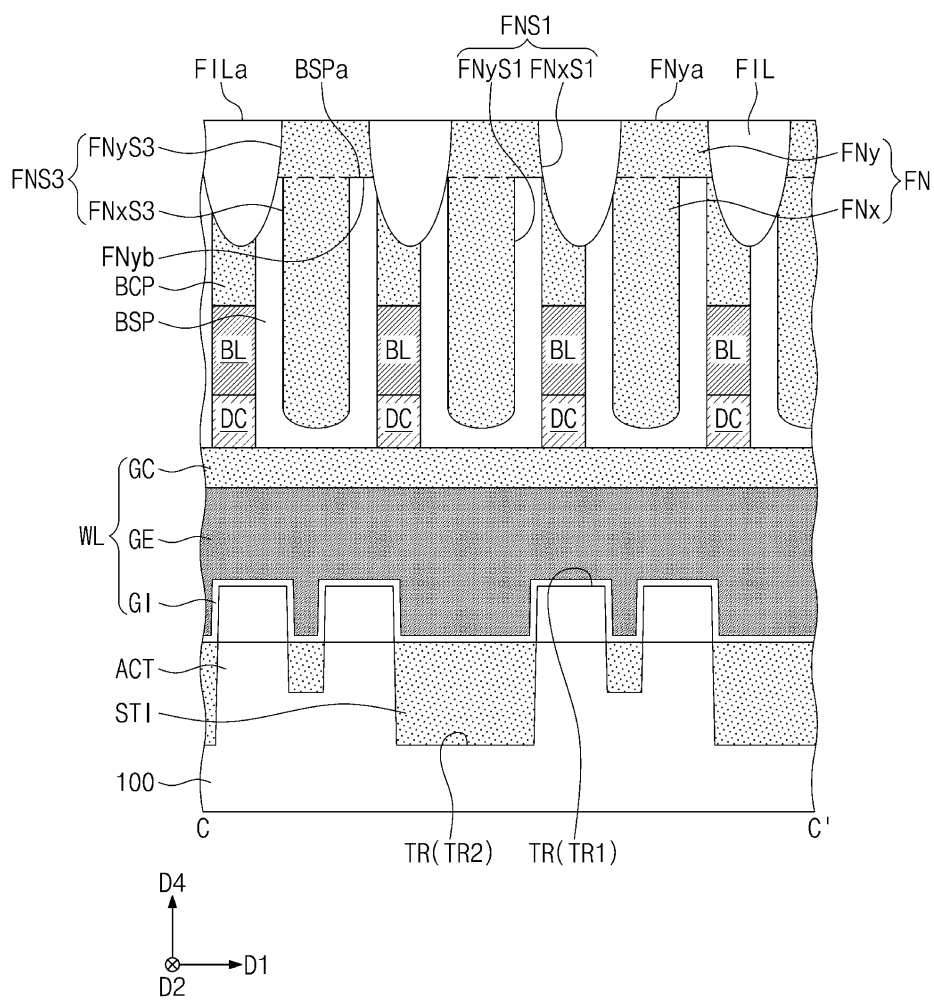
【圖2A】

(5)



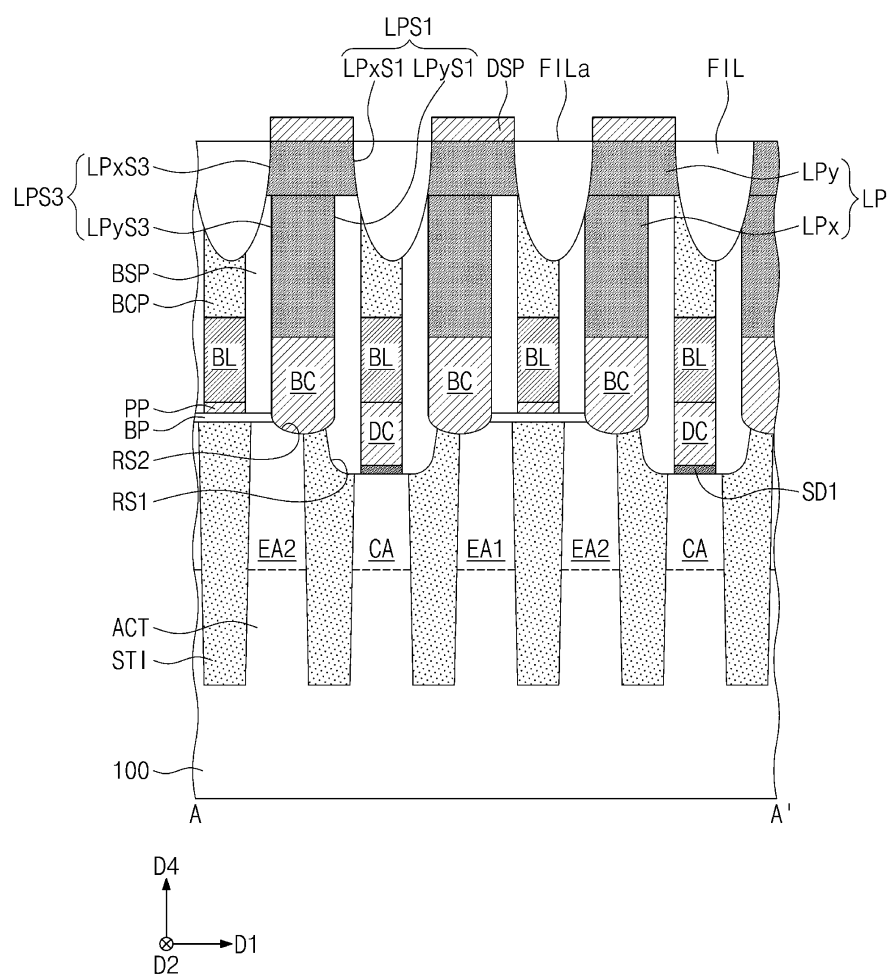
【圖2B】

(6)



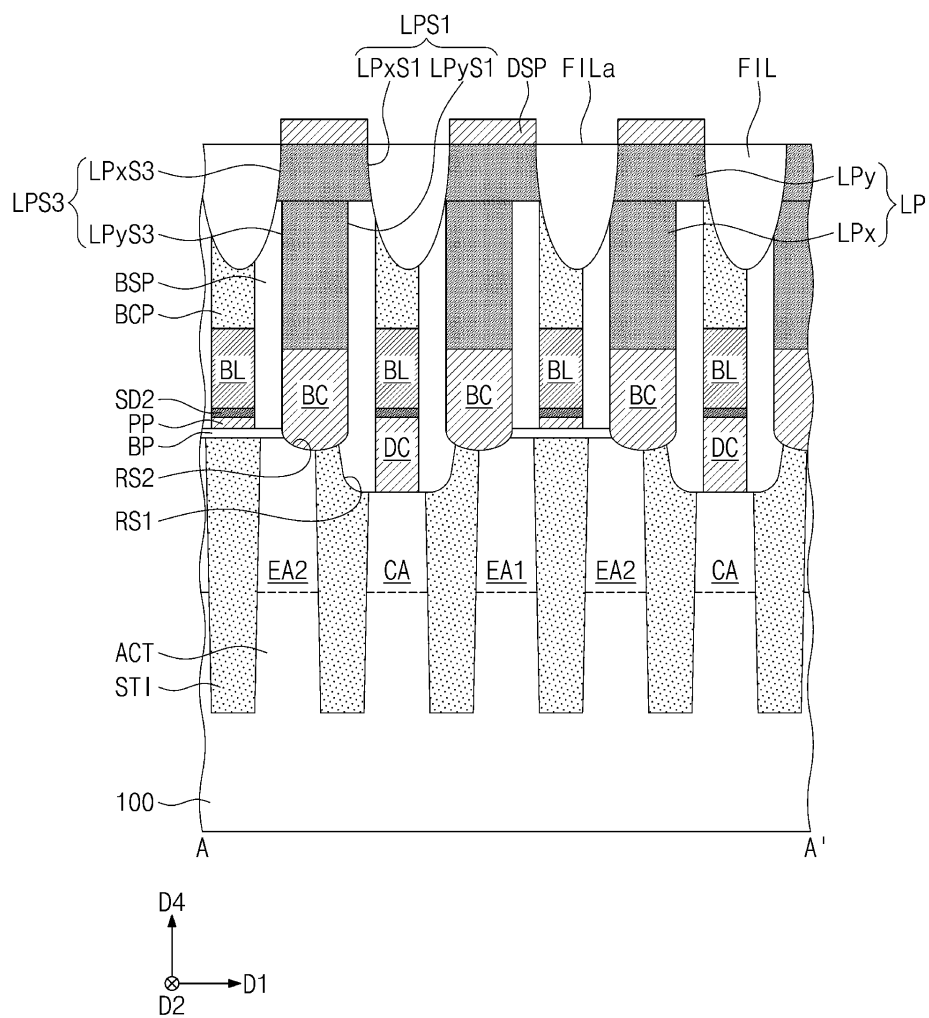
【圖2C】

(7)



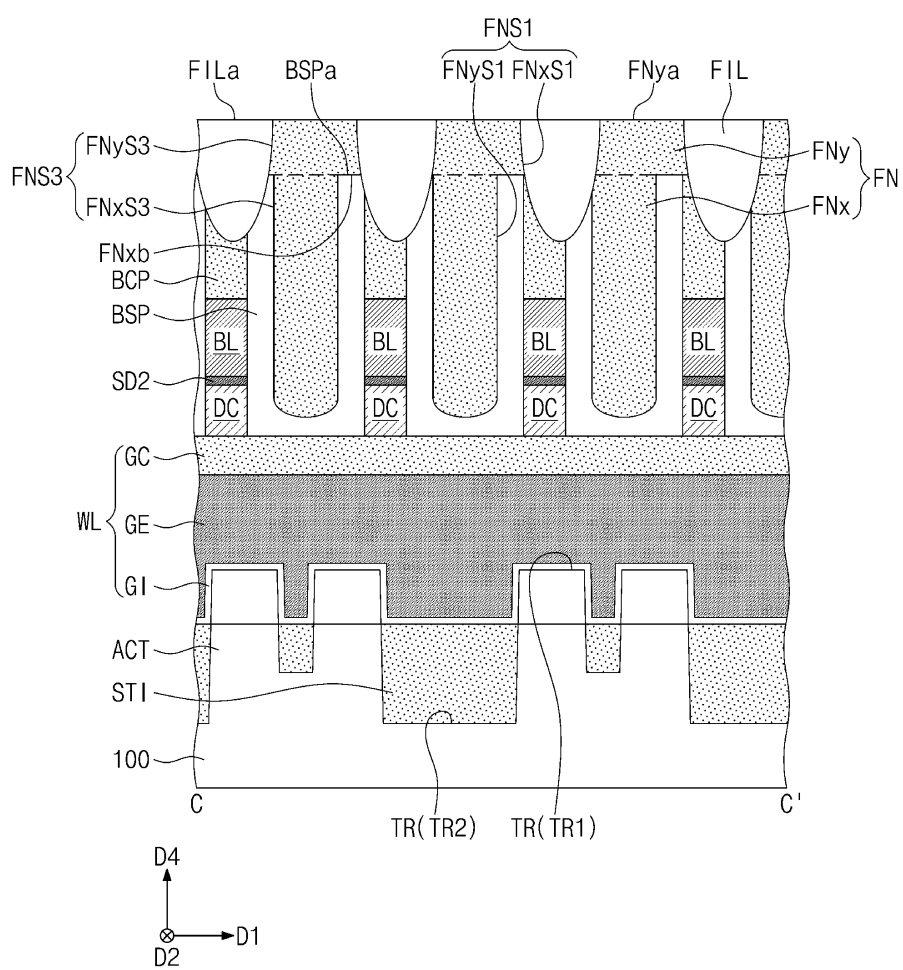
【圖3】

(8)



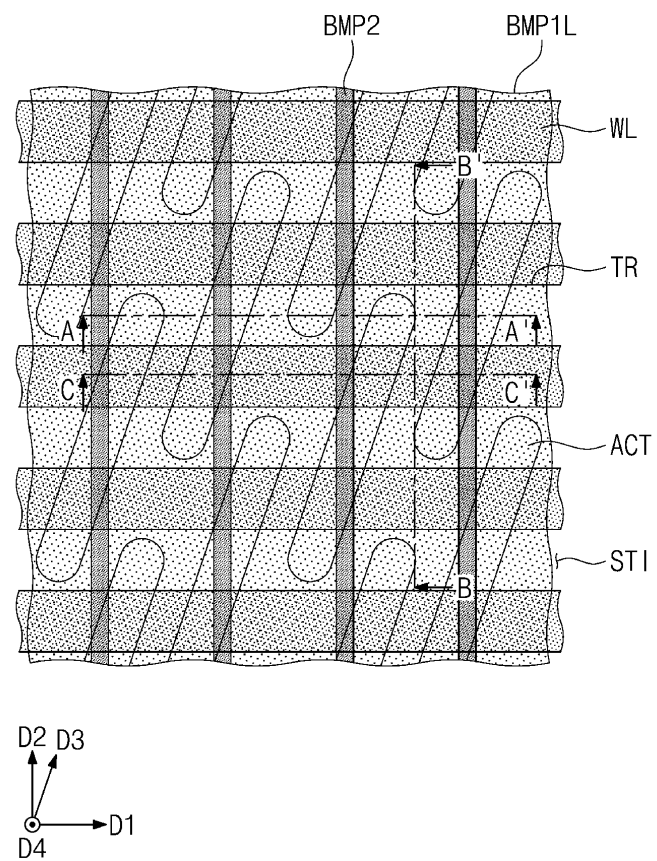
【圖4A】

(9)



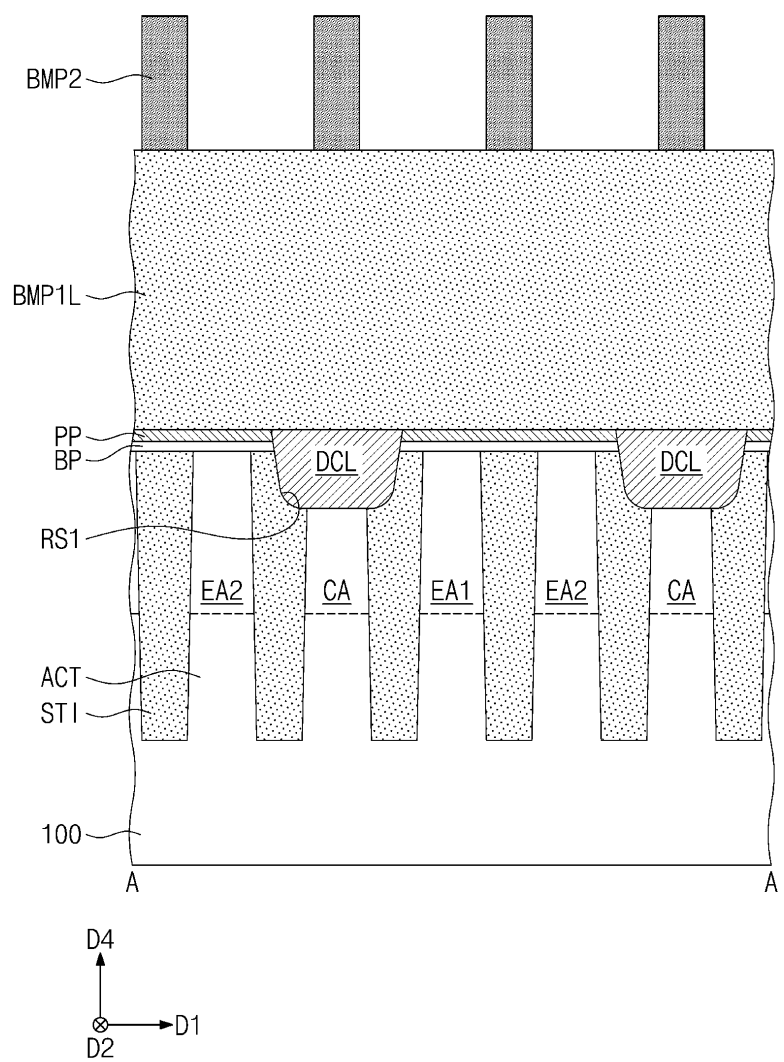
【圖4B】

(10)



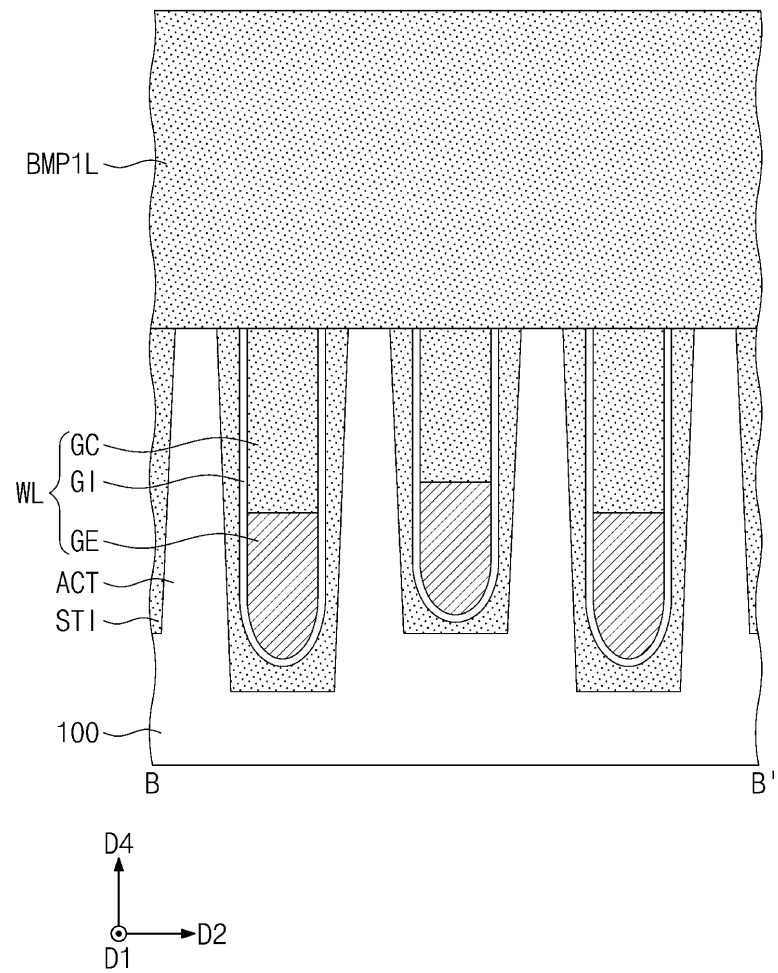
【圖5】

(11)



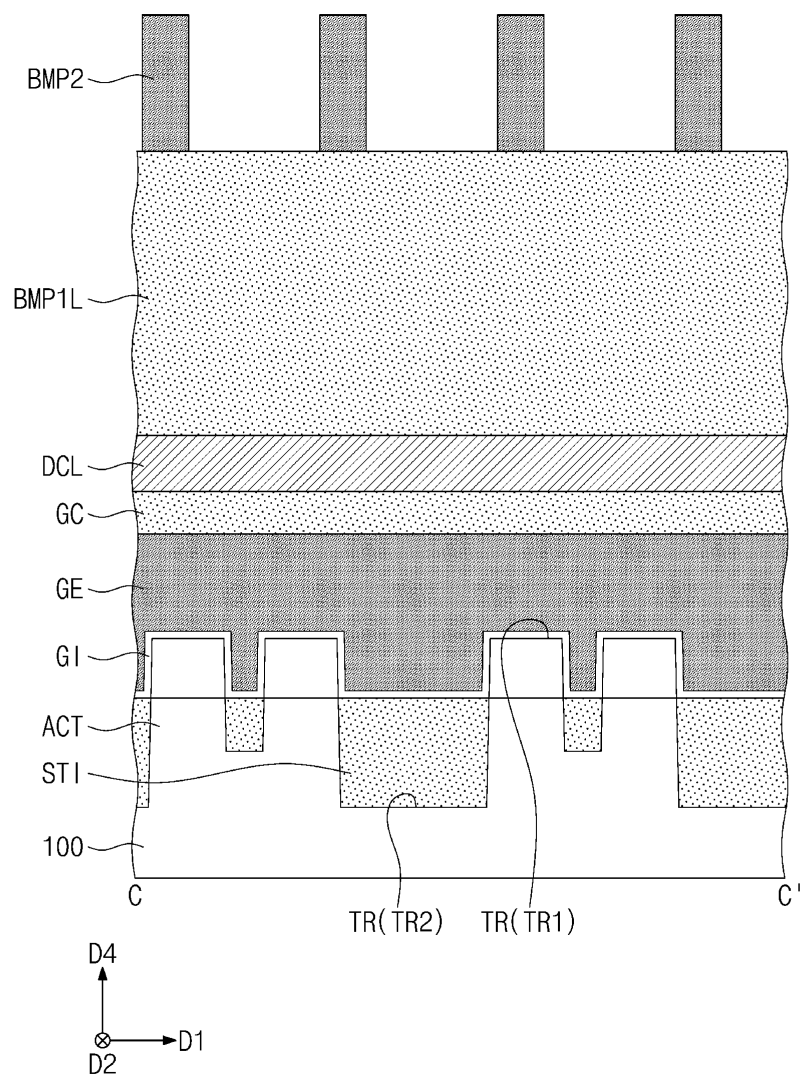
【圖6A】

(12)



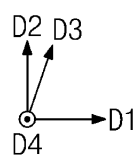
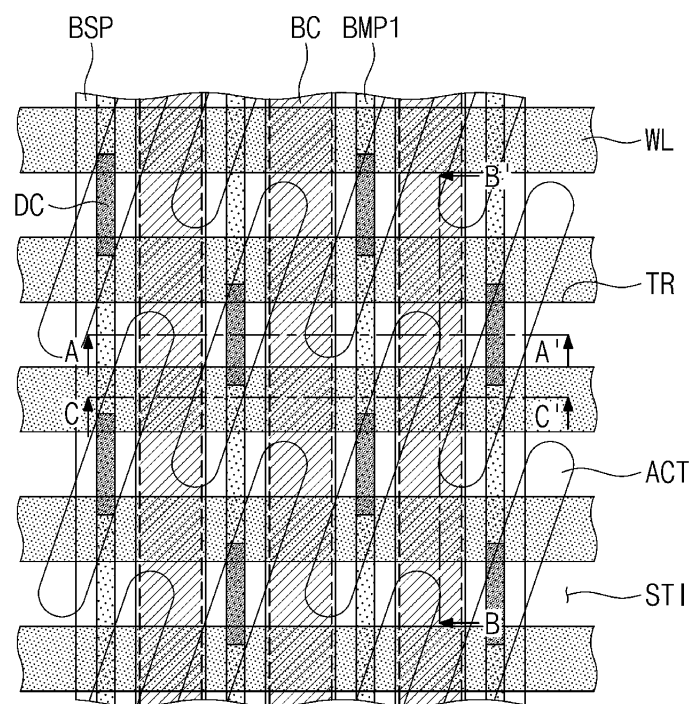
【圖6B】

(13)



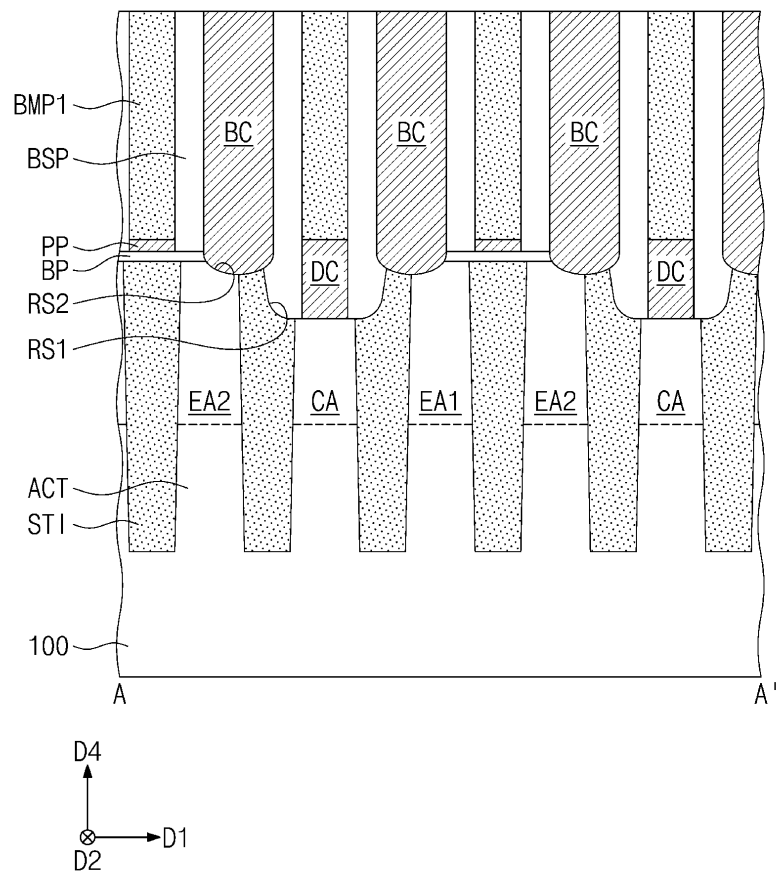
【圖6C】

(14)



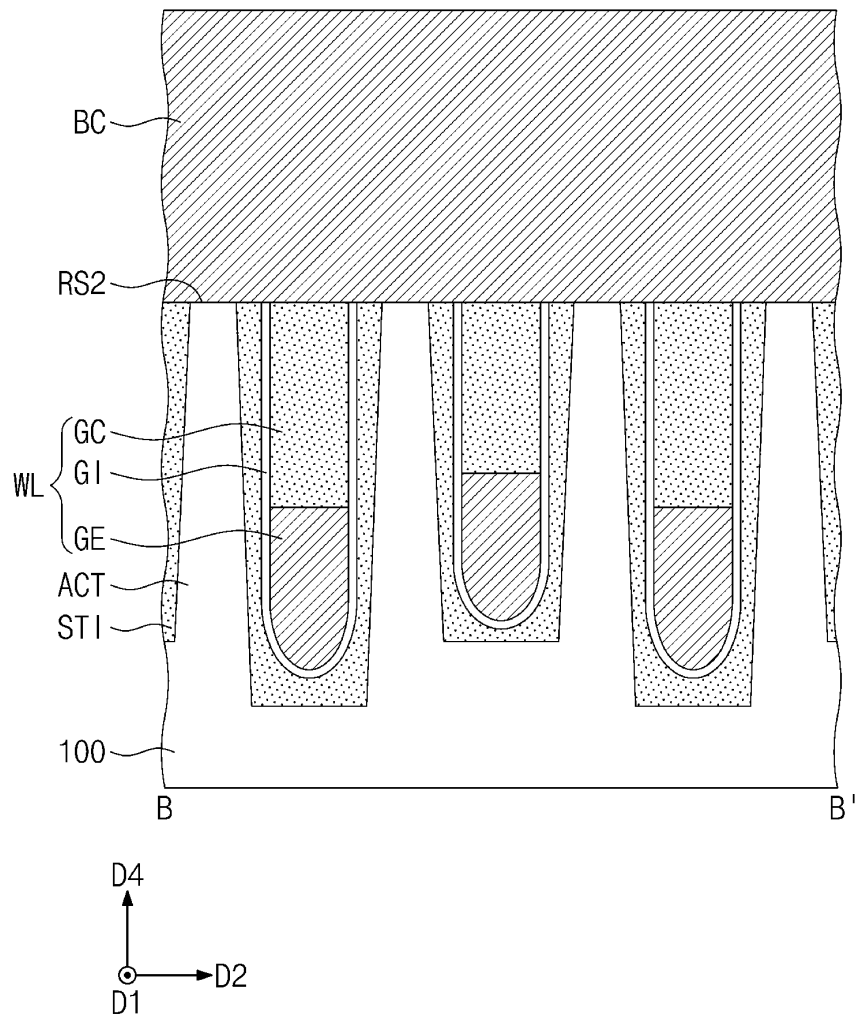
【圖7】

(15)



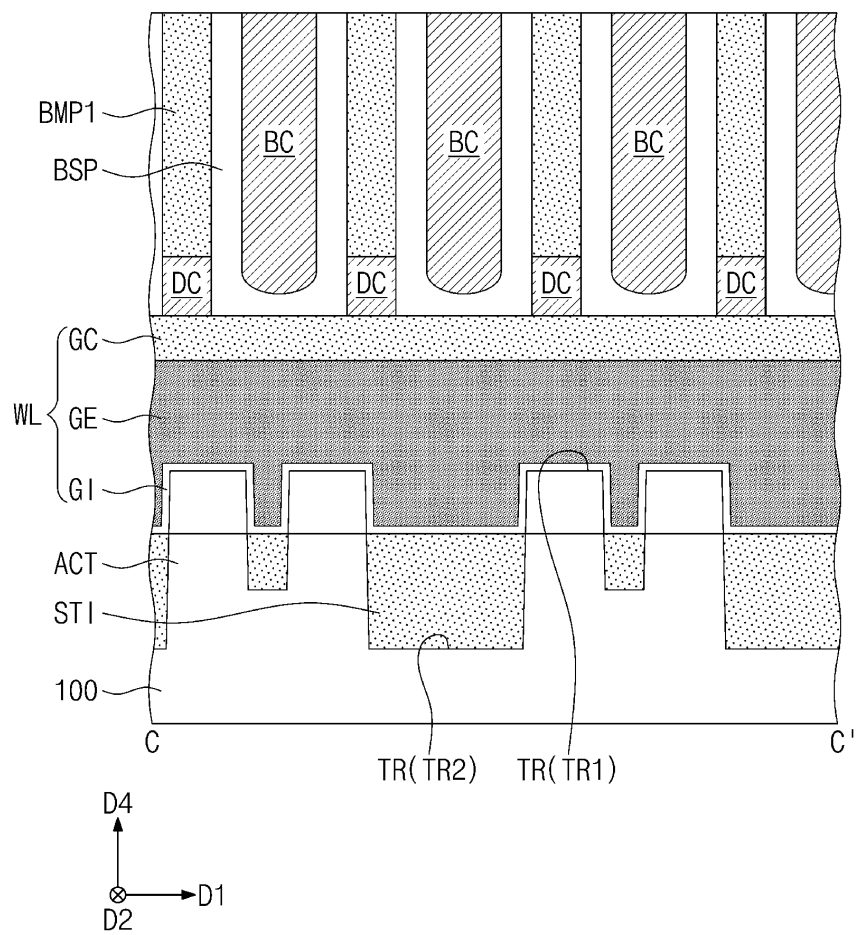
【圖8A】

(16)



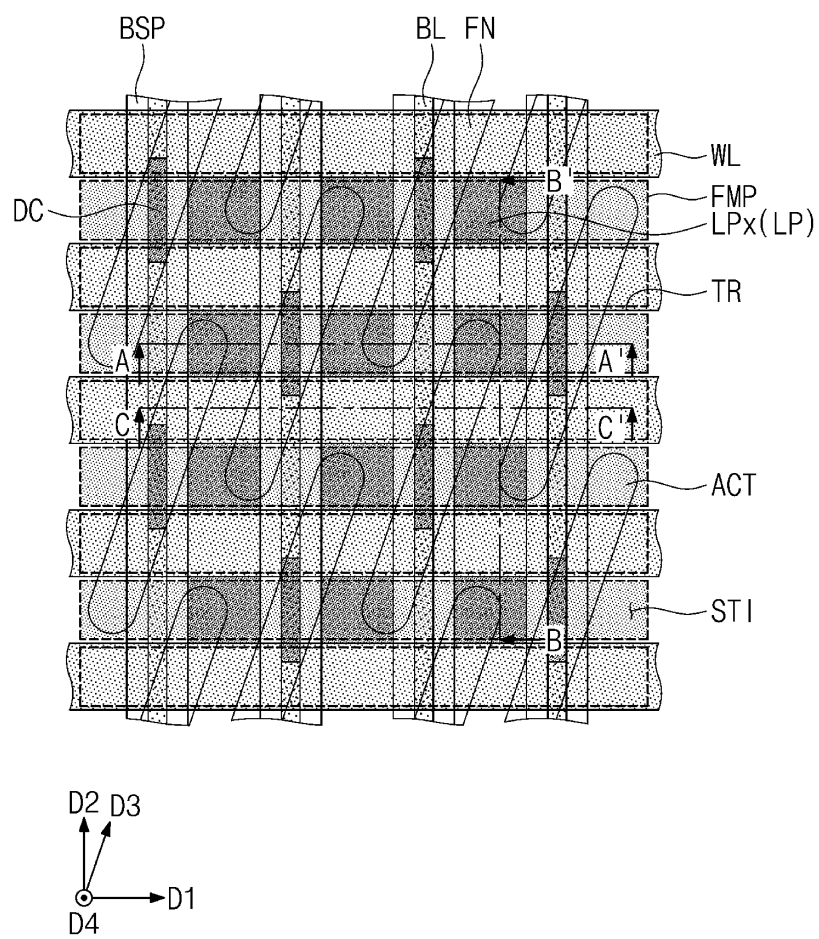
【圖8B】

(17)



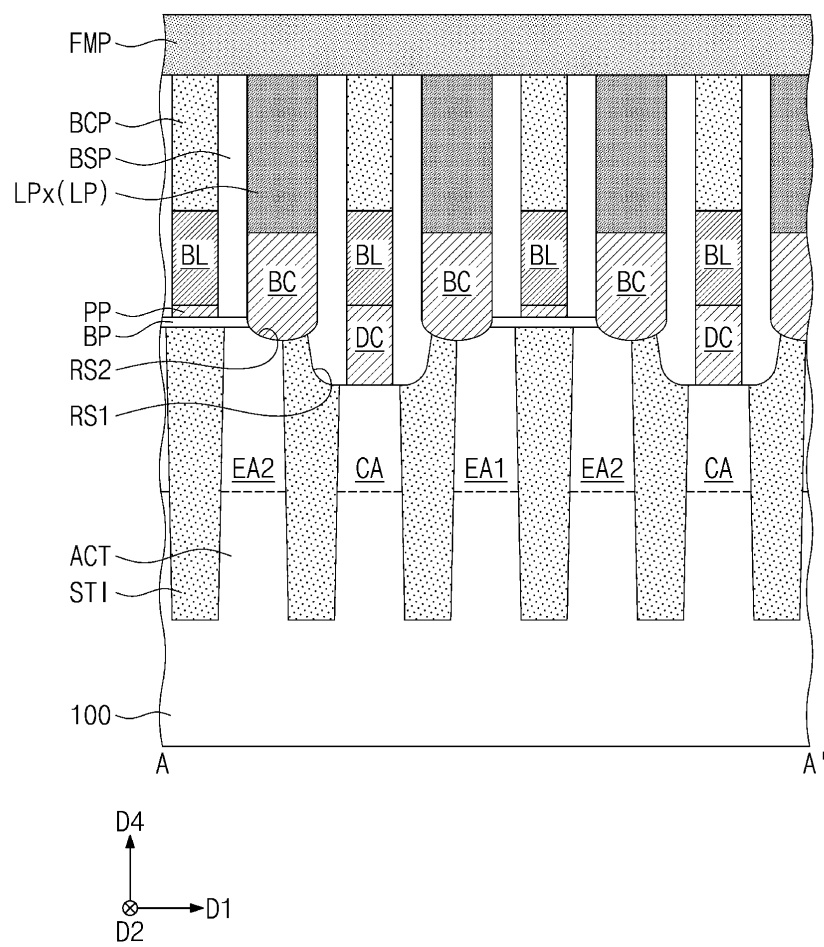
【圖8C】

(18)



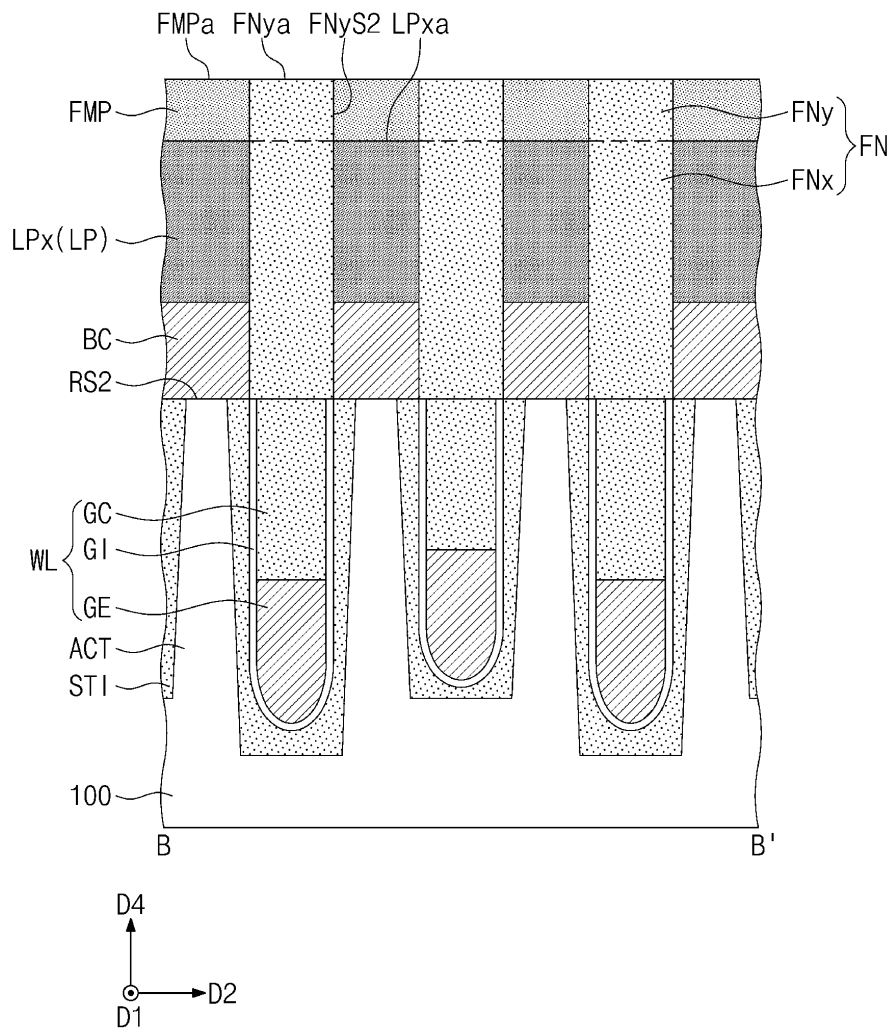
【圖9】

(19)



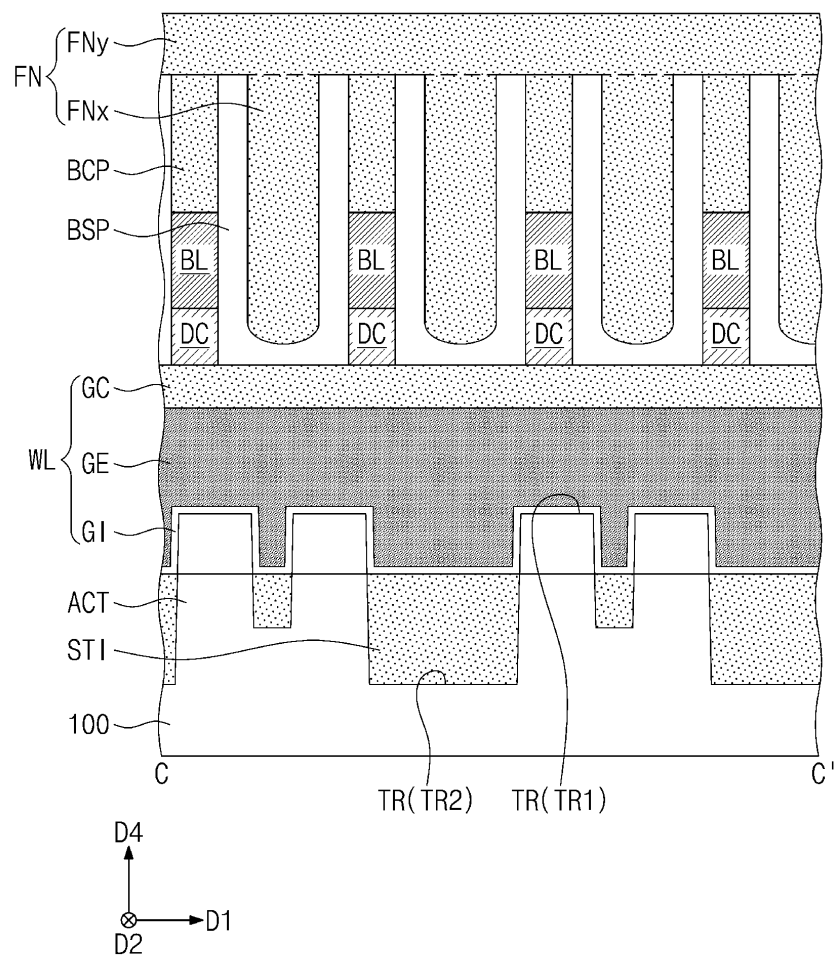
【圖10A】

(20)



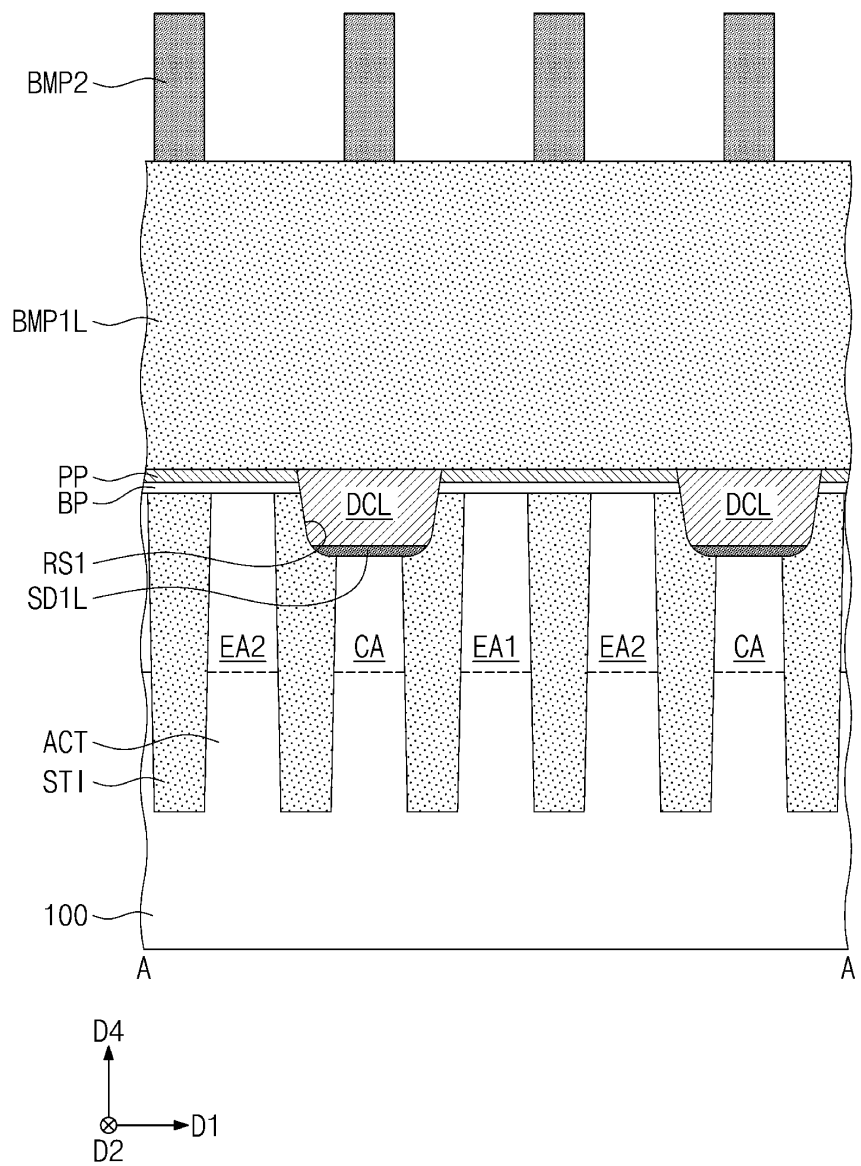
【圖10B】

(21)



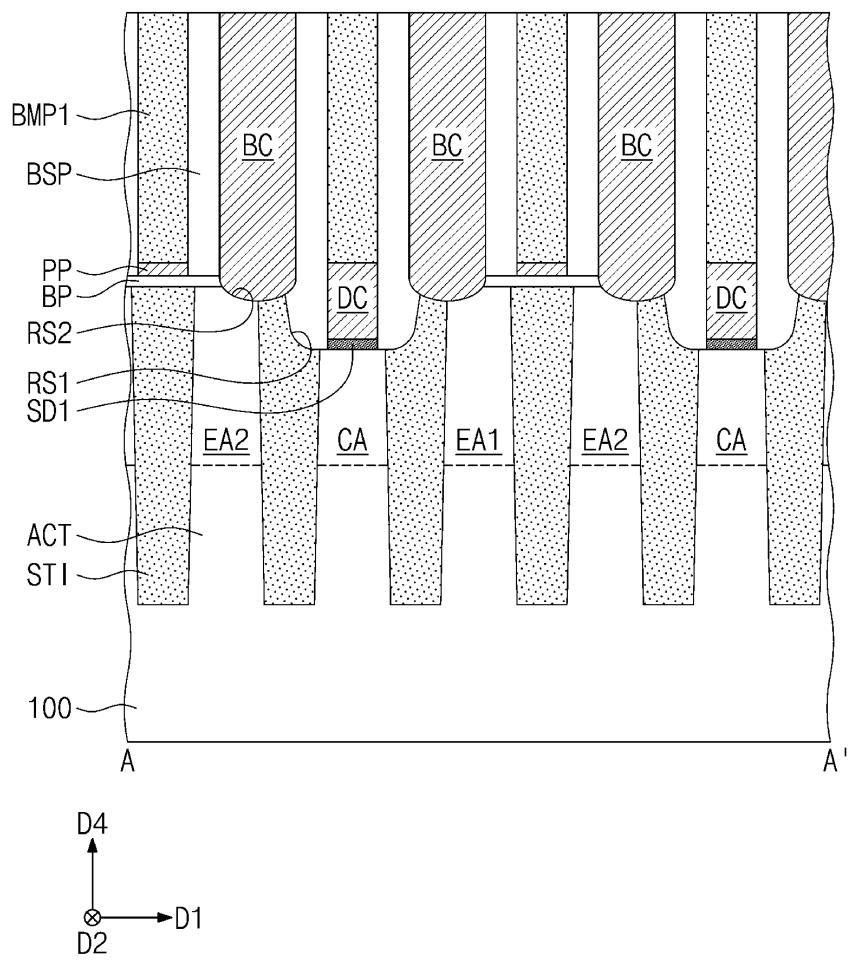
【圖10C】

(22)



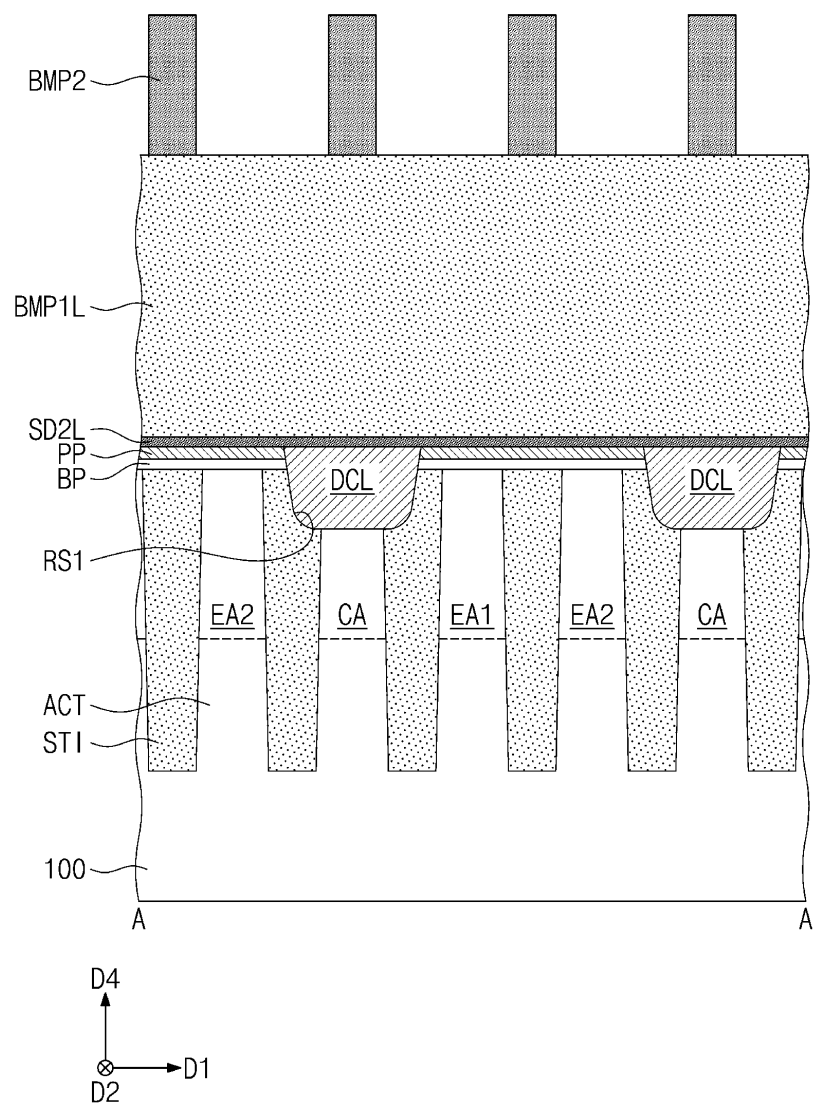
【圖11】

(23)



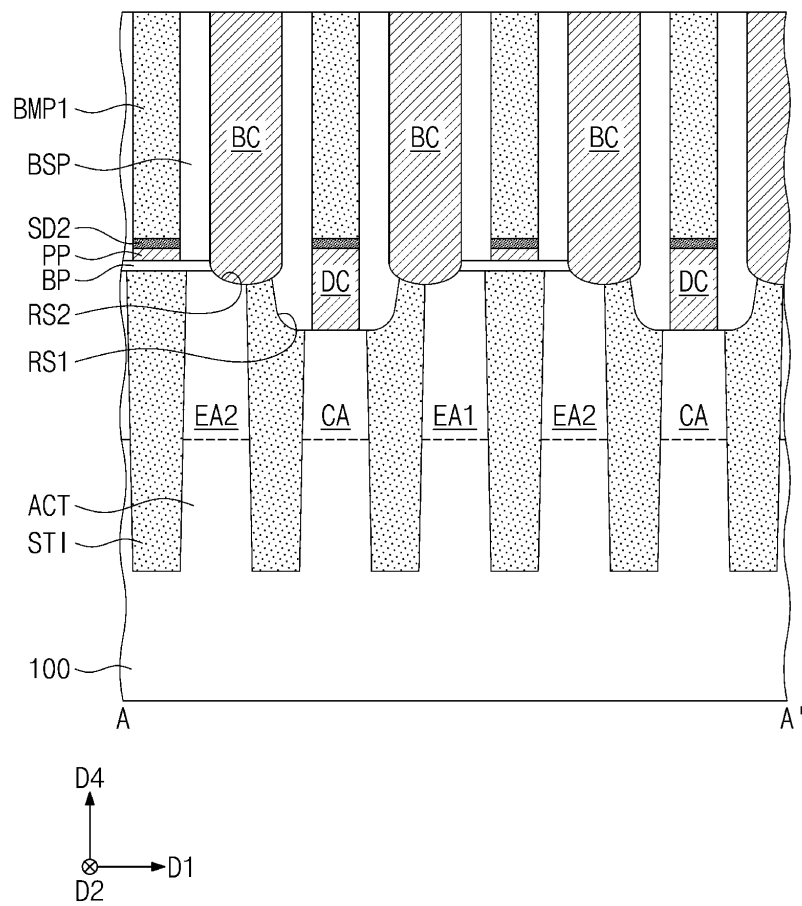
【圖12】

(24)



【圖13】

(25)



【圖14】