

【11】證書號數：I938797

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl. : H10W20/40 (2026.01) H10W20/43 (2026.01)
H10D62/10 (2025.01)

發明

全 21 頁

【54】名稱：具有自對準接觸的半導體元件

【21】申請案號：114103975

【22】申請日：中華民國 114 (2025) 年 02 月 04 日

【11】公開編號：202606059

【43】公開日期：中華民國 115 (2026) 年 02 月 01 日

【30】優先權：2024/07/16

美國

18/773,874

【72】發明人：許平 (TW) HSU, PING

【71】申請人：南亞科技股份有限公司

NANYA TECHNOLOGY
CORPORATION

新北市泰山區南林路 98 號

【74】代理人：陳長文；馮博生

【56】參考文獻：

TW 200931596A

TW 200947703A

TW 201907486A

TW 202345218A

TW 202347523A

TW 202420561A

US 2022/0293784A1

US 2022/0399328A1

US 2023/0111553A1

US 2023/0343638A1

審查人員：李景松

【57】申請專利範圍

1. 一種半導體元件，包括：

一鰭片；

一閘極結構，位於該鰭片上，其中該閘極結構包括一閘極介電層、一閘極底部導電層、一閘極頂部導電層、和一閘極覆蓋層，其中該閘極介電層位於該鰭片上，該閘極底部導電層位於該閘極介電層上，該閘極頂部導電層位於該閘極底部導電層上，且該閘極覆蓋層位於該閘極頂部導電層上；

複數個雜質區域，位於該鰭片的兩側上；

複數個接觸，相應地位於該些雜質區域上；以及

複數個導電覆蓋層，相應地位於該些接觸上，

其中該些接觸包括：

複數個較低部分，相應地位於該些雜質區域上；

複數個中間部分，相應地位於該些較低部分上；以及

複數個較高部分，相應地位於該些中間部分上，其中該些導電覆蓋層相應地形成於該些較高部分的複數個頂表面，且相應地形成於該些較高部分的複數個側邊的上部。

2. 如請求項 1 所述之半導體元件，更包括一第一介電層，位於該些閘極結構上並位於該些接觸的該些較低部分上。

3. 如請求項 2 所述之半導體元件，更包括複數個閘極間隔物，位於該閘極結構的側邊上並鄰近該些雜質區域。

4. 如請求項 3 所述之半導體元件，其中該些雜質區域的頂表面的一垂直水平高於該鰭片的頂表面的一垂直水平。

5. 如請求項 4 所述之半導體元件，其中該些閘極間隔物的頂表面與該閘極結構的頂表面實質上共平面。
6. 如請求項 5 所述之半導體元件，其中該閘極間隔物具有一肩部。
7. 如請求項 6 所述之半導體元件，其中該閘極介電層包括 U 形或 V 形的一剖面輪廓，且閘極介電層的兩端沿相反方向延伸，與該肩部的一頂表面對準。
8. 如請求項 7 所述之半導體元件，其中該閘極底部導電層呈現 V 形或 U 形的一剖面輪廓，且該閘極底部導電層的一底部形成一第一谷，其中該閘極底部導電層的兩端均突出於該肩部的該頂表面上方，且該閘極底部導電層的一頂表面的一頂部位於一第三垂直水平，該第三垂直水平高於該肩部的該頂表面。
9. 如請求項 8 所述之半導體元件，其中該閘極頂部導電層呈現 V 形或 U 形的一剖面輪廓，且該閘極頂部導電層的一底部形成第二谷，其中該閘極頂部導電層的兩端均突出於該肩部的該頂表面上方，該閘極頂部導電層的一頂表面的一頂部位於一第四垂直水平，該第四垂直水平高於該肩部的該頂表面，且該閘極頂部導電層的一底表面位於一第一垂直水平，該第一垂直水平低於該肩部的該頂表面。
10. 如請求項 9 所述之半導體元件，其中該閘極覆蓋層的一底部具有一向下突出狀的剖面輪廓，其中該閘極覆蓋層的該底部位於一第二垂直水平，該第二垂直水平低於該肩部的該頂表面。
11. 如請求項 10 所述之半導體元件，更包括複數個底部導電層，位於該些接觸和該些雜質區域之間，其中該些底部導電層包括矽化鈦、矽化鎳、矽化鎳鉑、矽化鉭或矽化鈷。
12. 如請求項 10 所述之半導體元件，進一步包括一埋藏絕緣層，位於該鰭片下方。
13. 如請求項 1 所述之半導體元件，更包括位於該閘極結構上的一第一介電層和位於該第一介電層上的一第二介電層，其中該些接觸位於該第一介電層和該第二介電層內，並從第二介電層的一頂表面突出。
14. 如請求項 13 所述之半導體元件，其中該些中間部分位於該第一介電層內，且該些較高部分位於該第二介電層內。
15. 如請求項 14 所述之半導體元件，其中該些較低部分的寬度大於該些中間部分的寬度。
16. 如請求項 14 所述之半導體元件，其中該些較高部分的寬度大於該些中間部分的寬度。
17. 如請求項 14 所述之半導體元件，其中該些較高部分的寬度大於該些較低部分的寬度。

圖式簡單說明

當結合圖式考量時，透過參照詳細描述和申請專利範圍可以獲得對本揭露更完整的理解，其中相似的參照符號在整體圖式中代表相似的元件，並且：

圖 1 根據本揭露一實施例以流程圖的形式顯示一半導體元件的製備方法。

圖 2 到圖 7 根據圖 1 中的方法以剖面示意圖顯示半導體元件的製備流程。

圖 8 根據本揭露另一實施例以流程圖的形式顯示一半導體元件的製備方法。

圖 9 到圖 15 根據圖 8 中的方法以剖面示意圖顯示半導體元件的製備流程。

圖 16 到圖 19 根據本揭露另一實施例以剖面示意圖顯示一半導體元件的製備流程。

圖 20 和圖 21 根據本揭露另一實施例以剖面示意圖顯示半導體元件的製備流程。

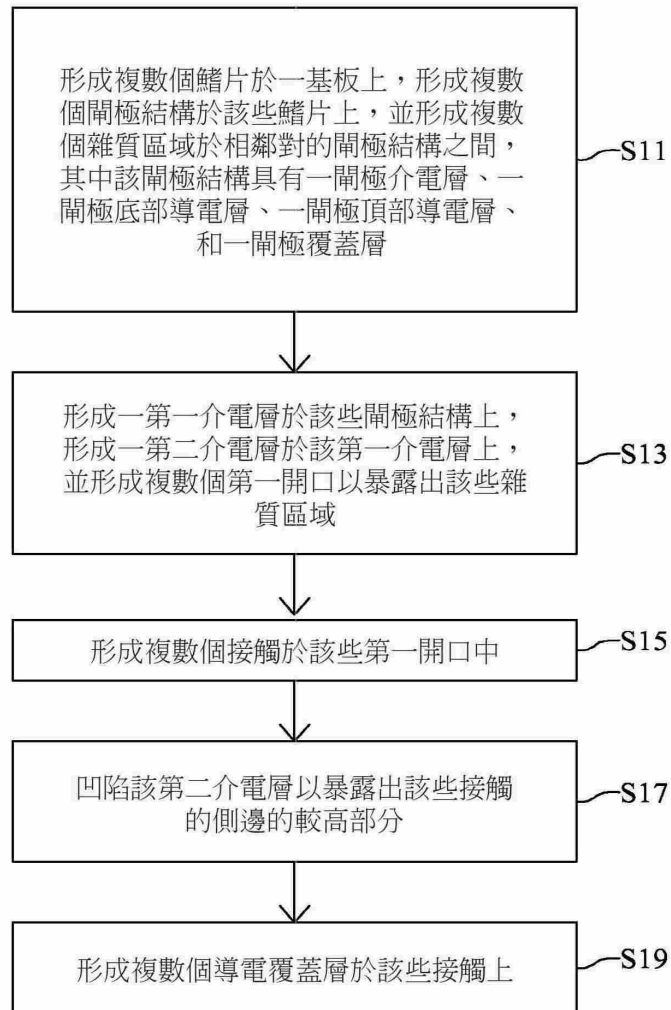
圖 22 根據本揭露另一實施例以流程圖的形式顯示一半導體元件的製備方法。

圖 23 到圖 30 根據圖 22 中的方法以剖面示意圖顯示半導體元件的製備流程。

圖 31 到圖 33 根據本揭露一些實施例以剖面示意圖顯示半導體元件。

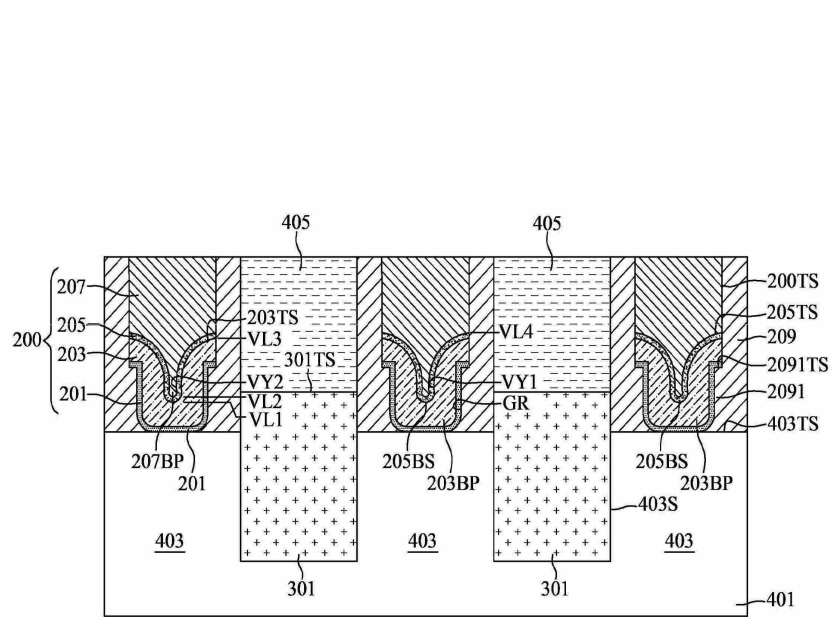
(3)

10

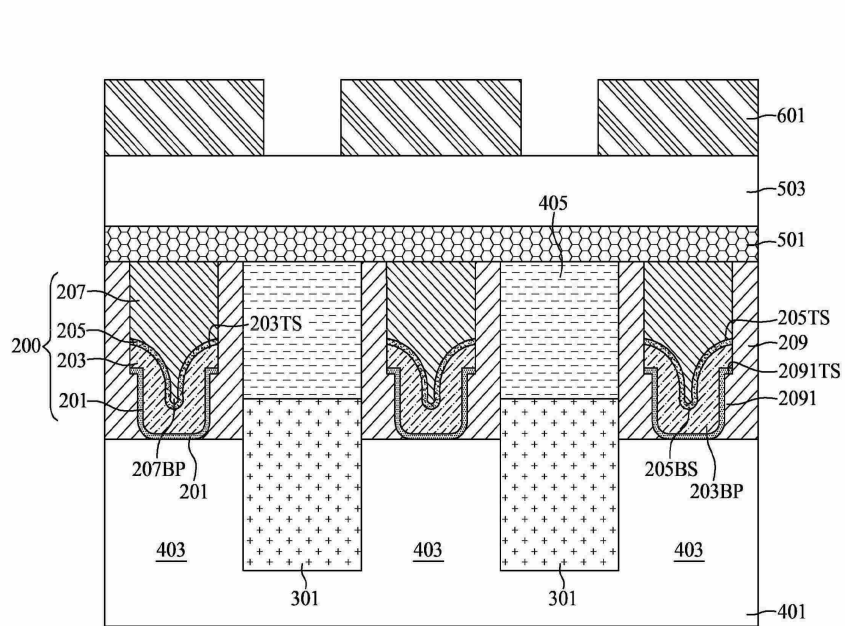


【圖1】

(4)

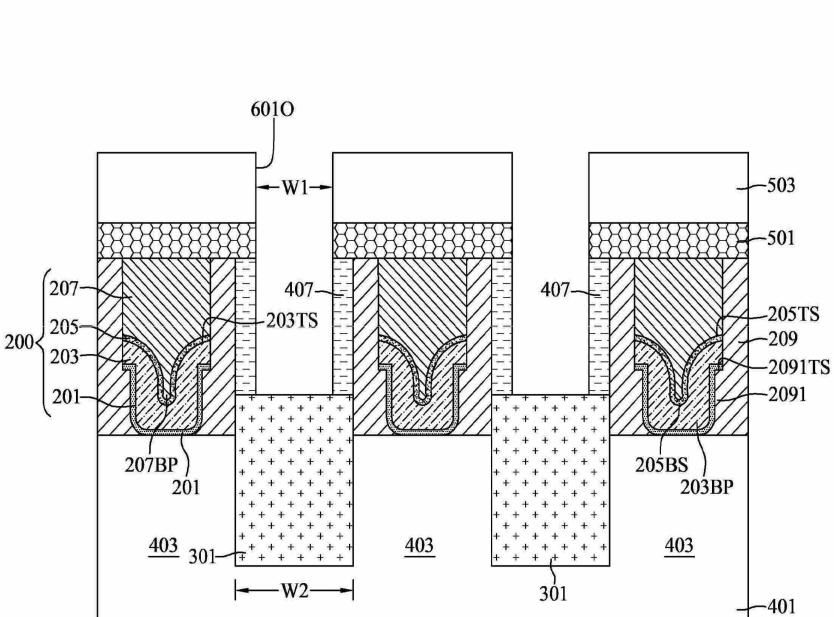


【圖2】

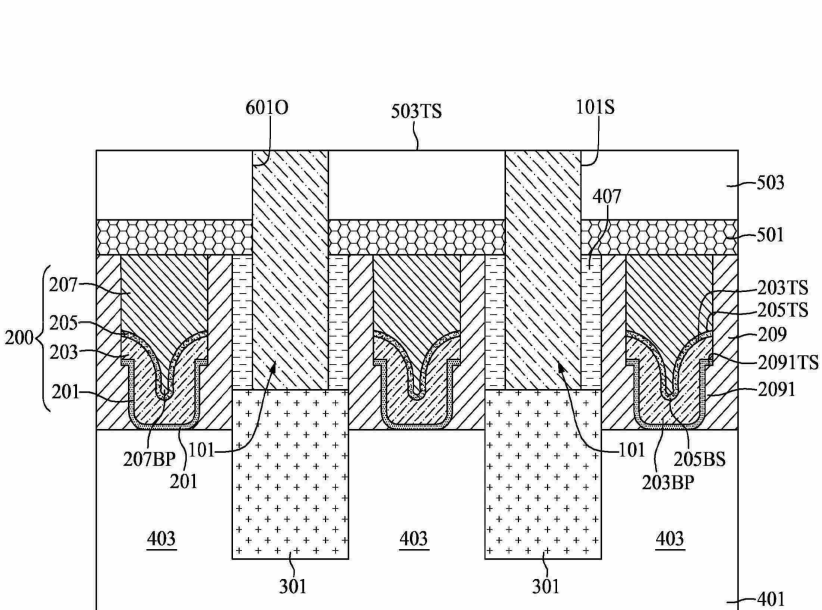


【圖3】

(5)

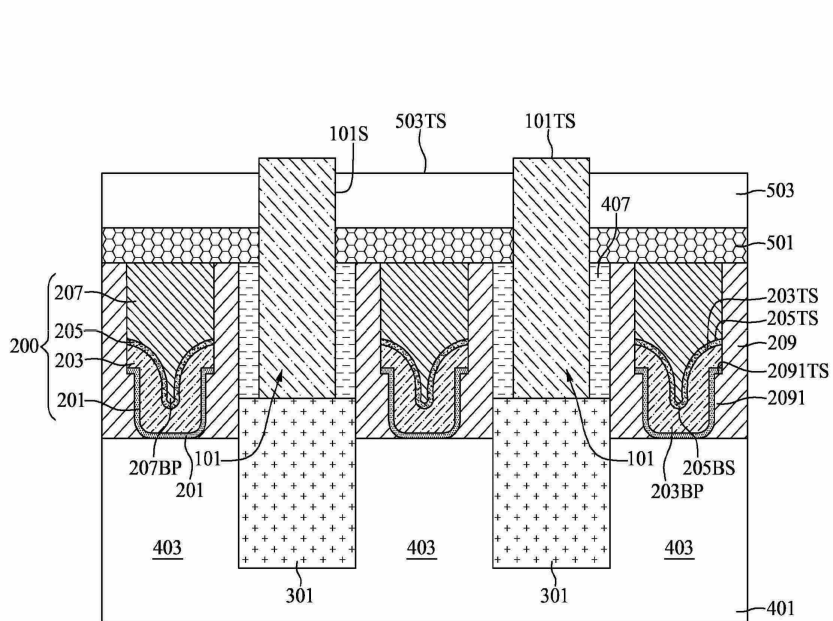


【圖4】

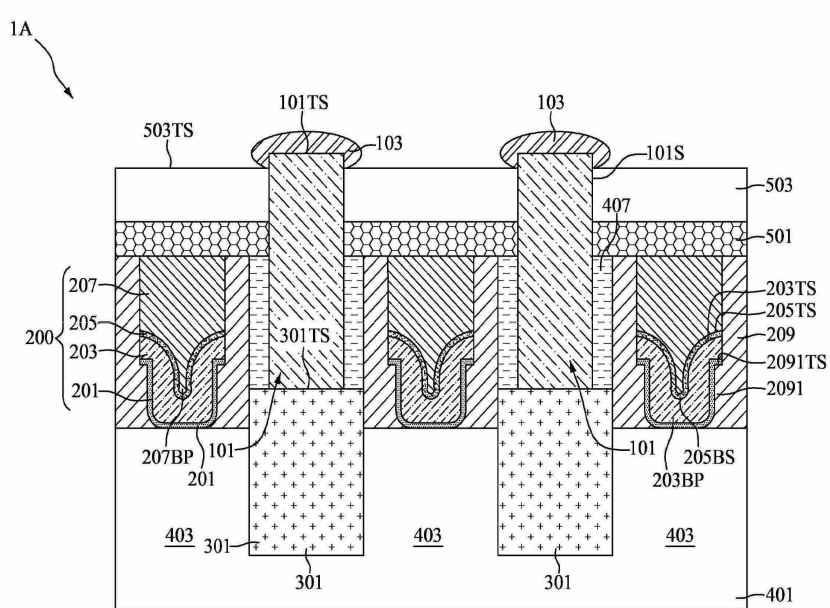


【圖5】

(6)



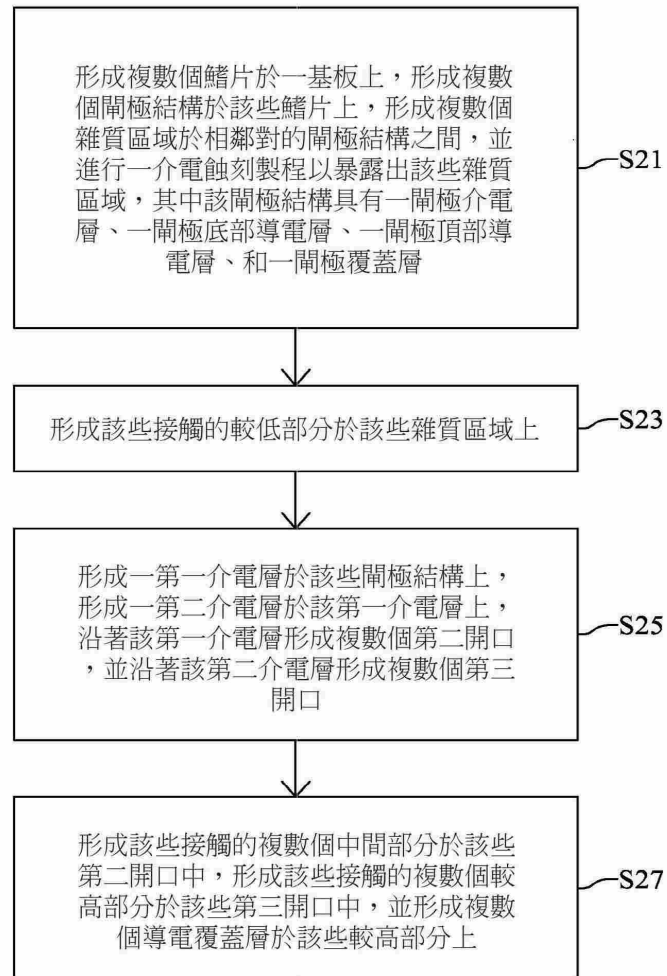
【圖6】



【圖7】

(7)

20

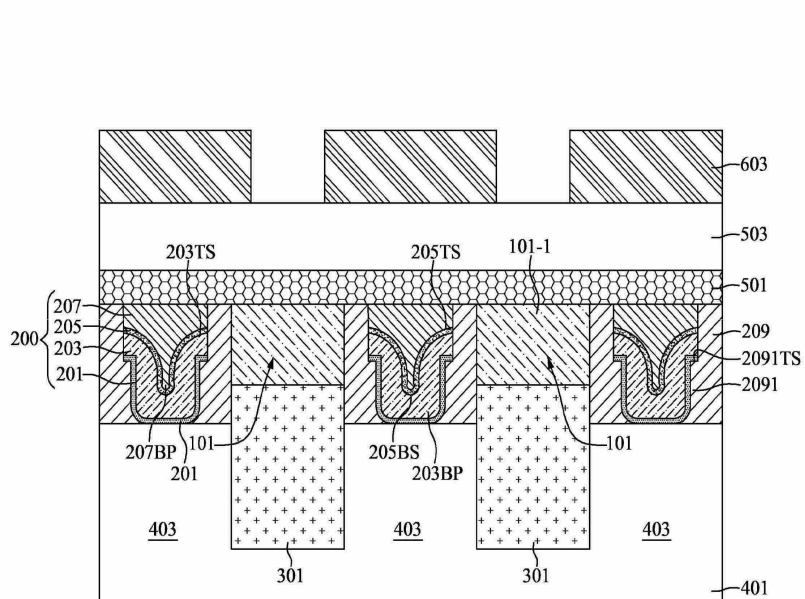


【圖8】

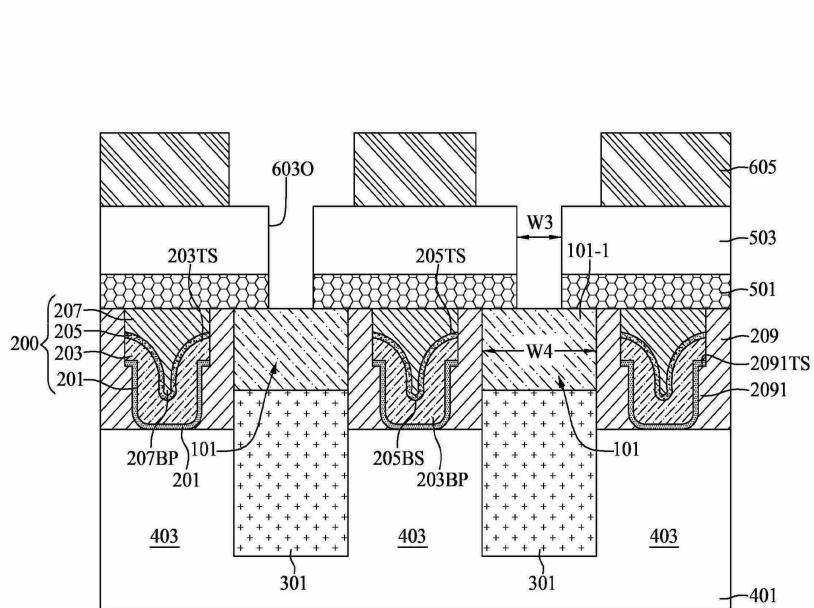
A vertical arrow pointing upwards, labeled with the letter Z .



【圖11】



【圖12】



A vertical arrow pointing upwards, labeled with the letter Z .



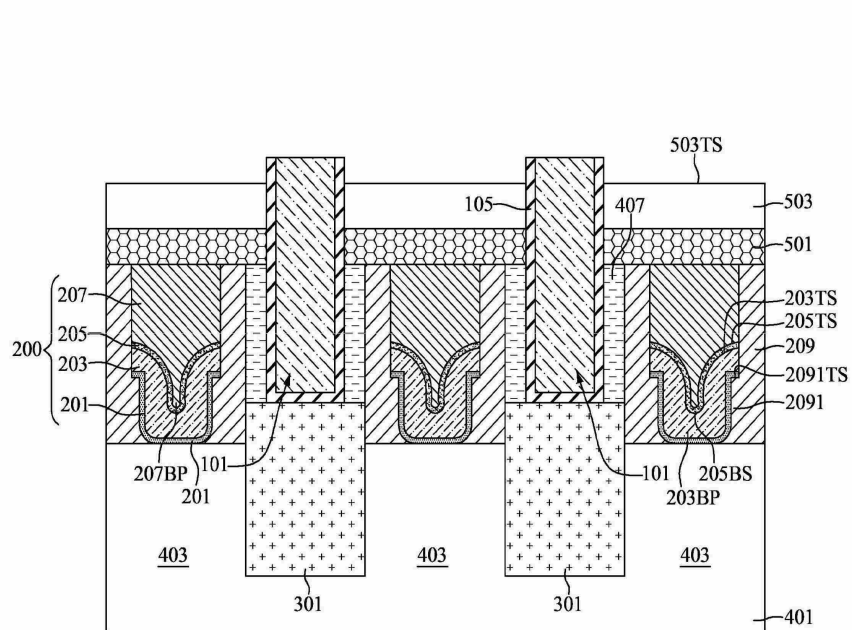
【圖14】

[illegible]

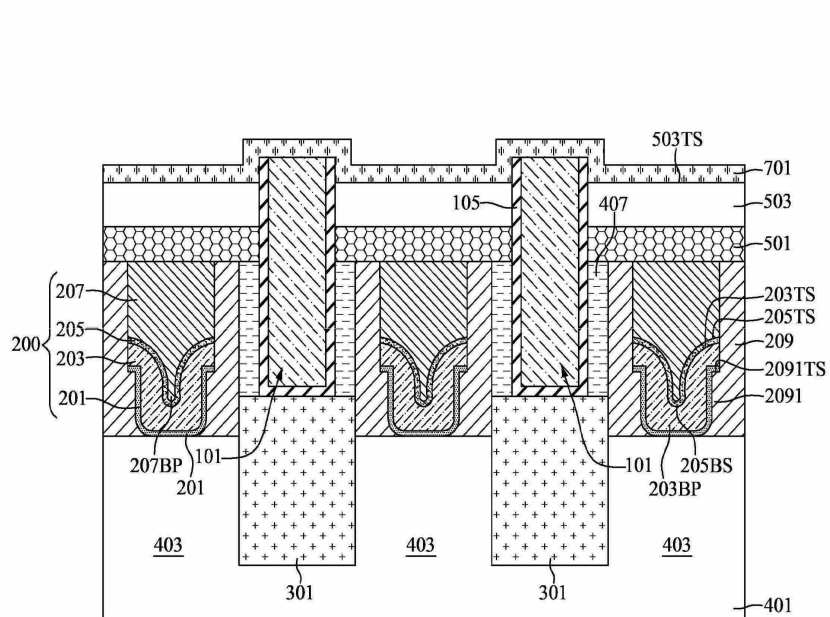
This cross-sectional view shows three U-shaped structures (201) arranged horizontally. Each structure has a bottom layer (203) and a top layer (205) with a central opening (207). The structures are separated by vertical walls (209). The entire assembly is on a substrate (401) with a patterned layer (101) and a base layer (301). Labels include 201, 203, 205, 207, 209, 2091TS, 2091, 203TS, 205TS, 203BP, 205BS, 101, 301, 403, 407, 501, 503, 601O, and 503TS.

- 6591 -

(12)

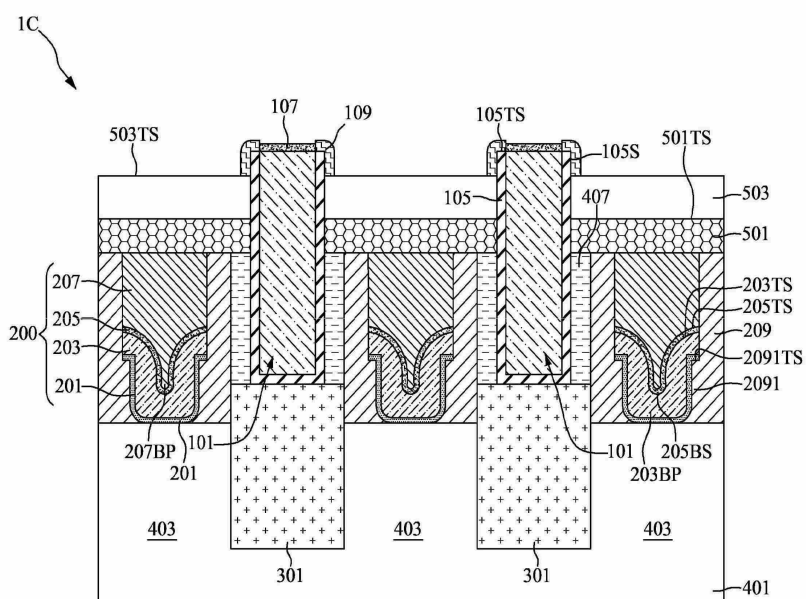


【圖17】

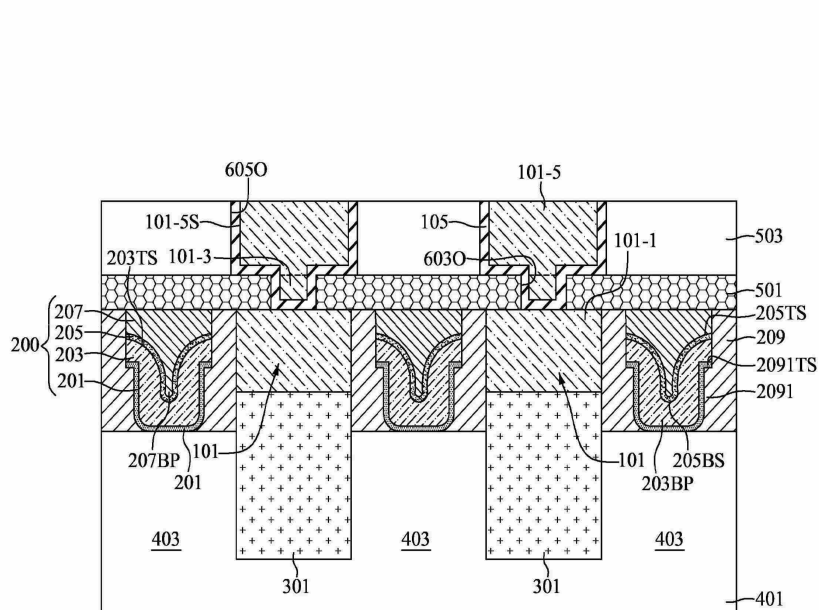


【圖18】

(13)

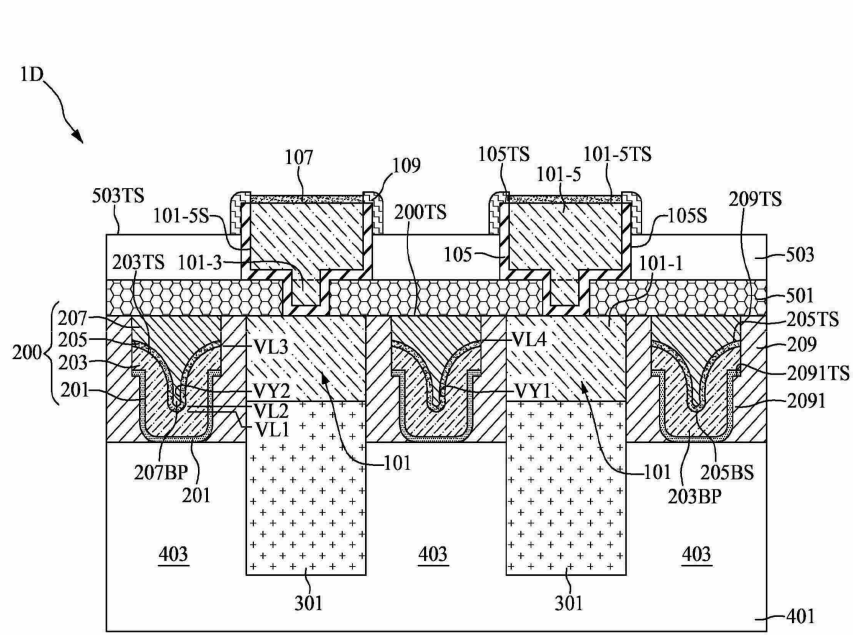


【圖19】

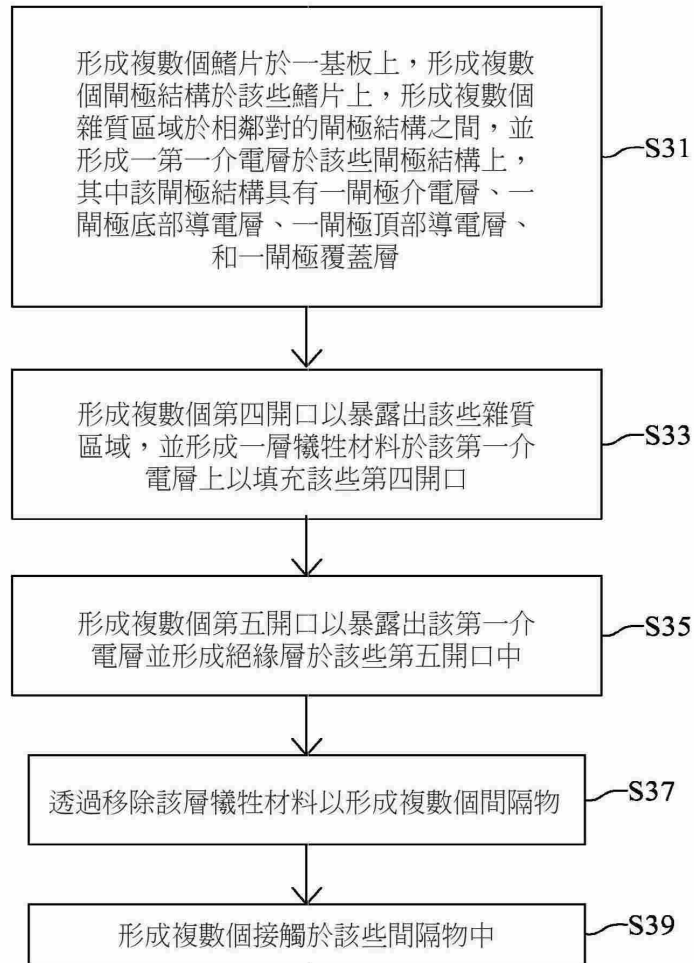


【圖20】

(14)

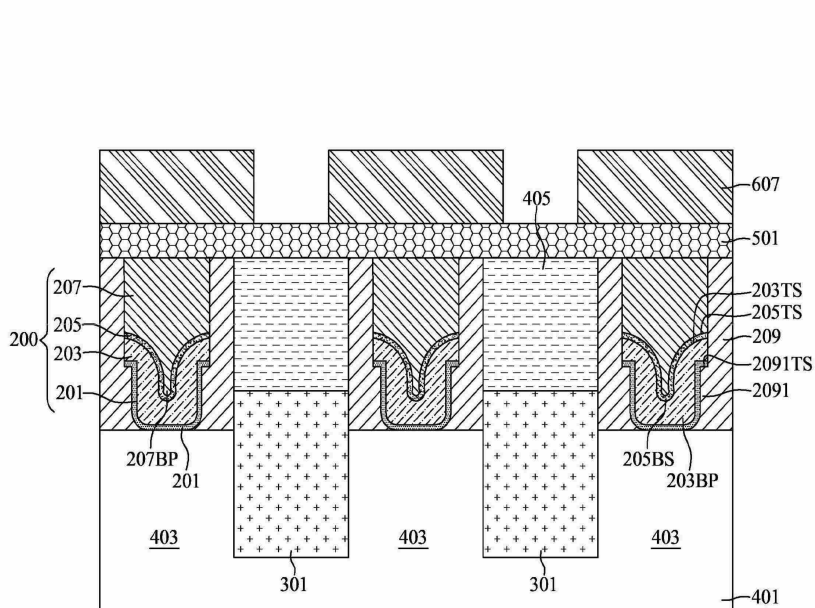


【圖21】

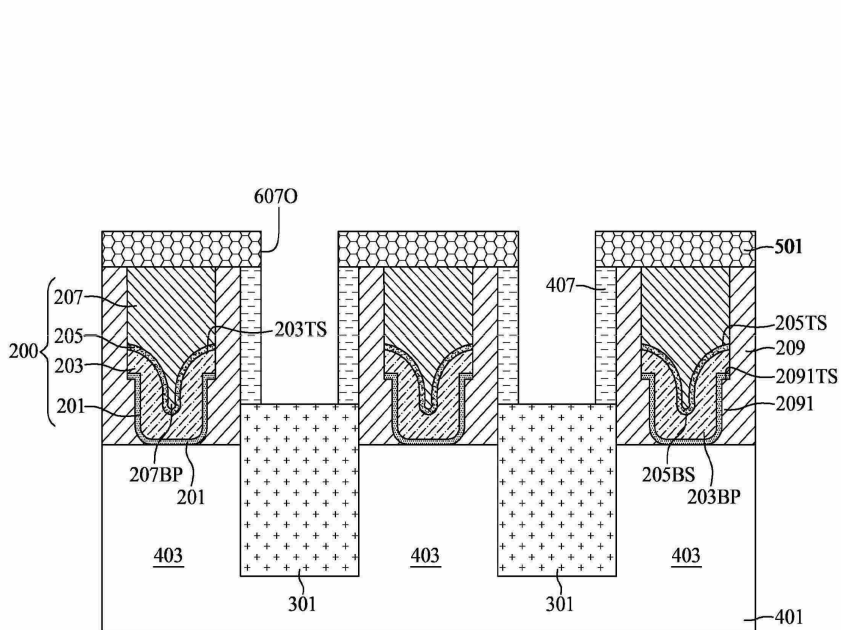
30

【圖22】

(16)

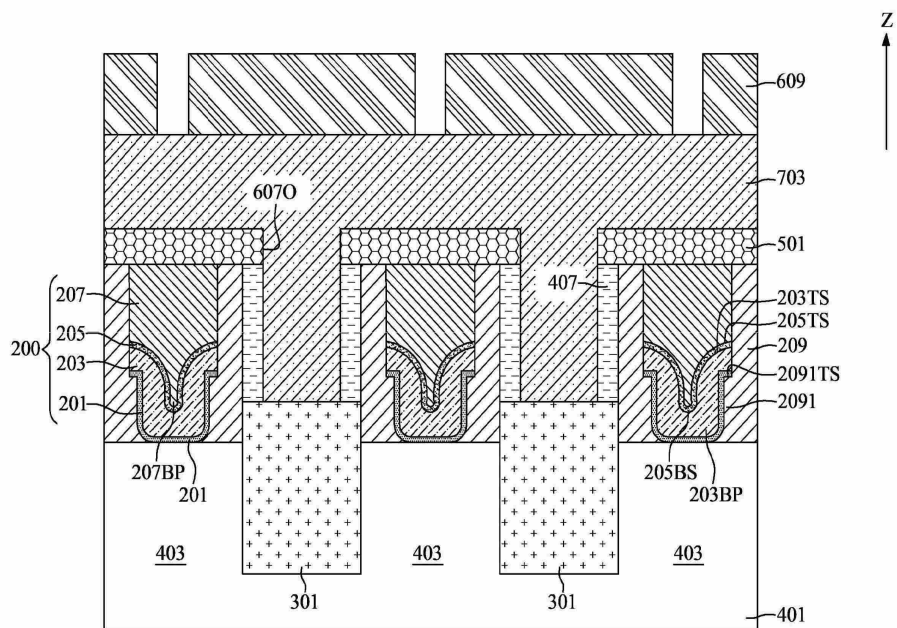


【圖23】

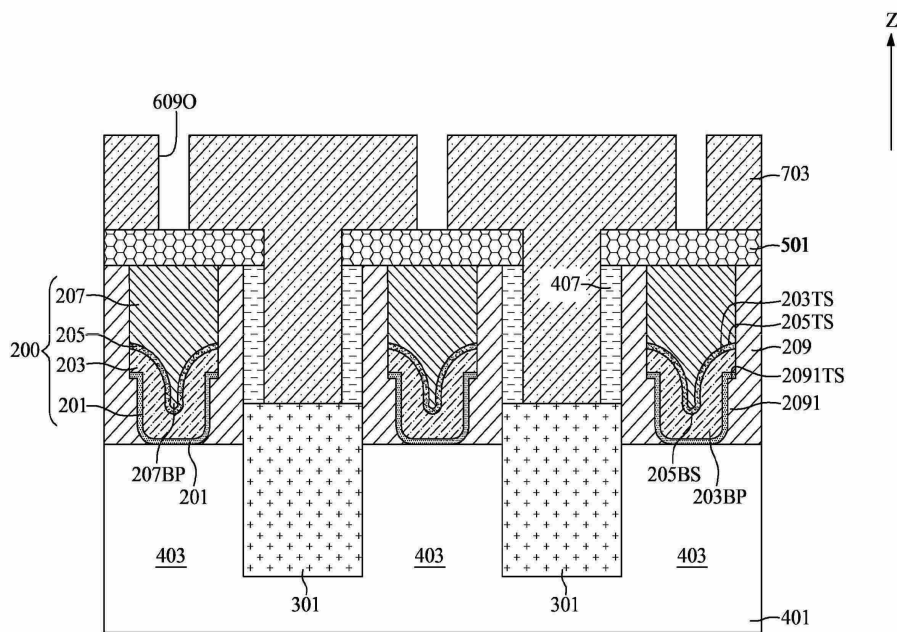


【圖24】

(17)

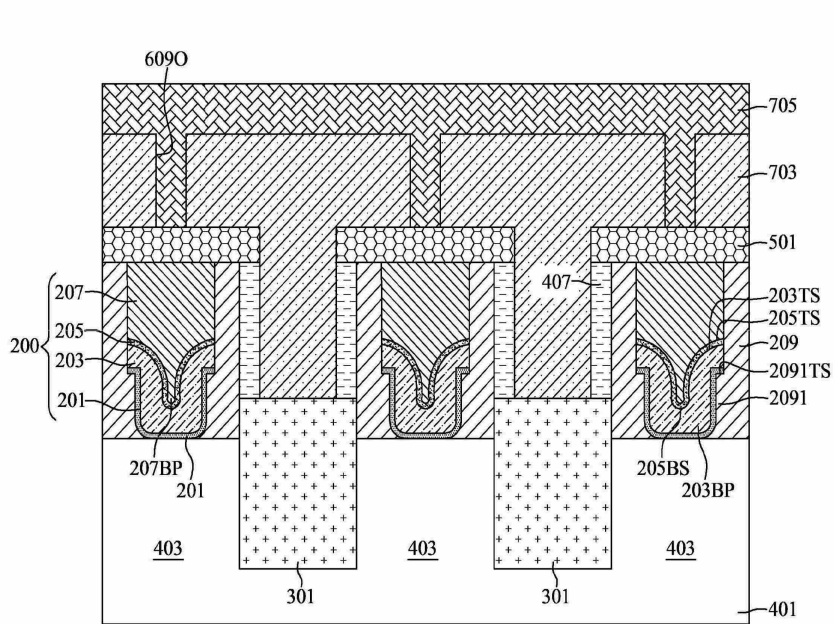


【圖25】

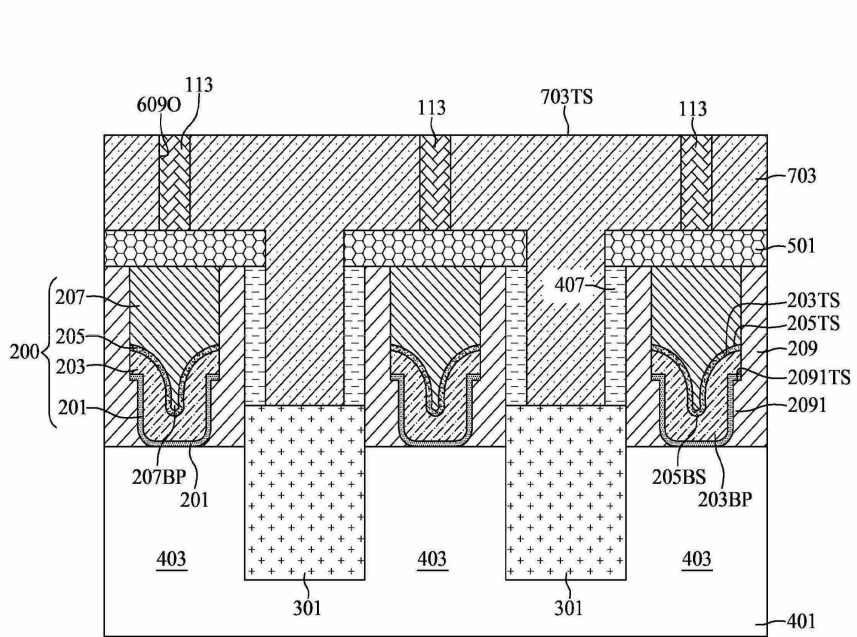


【圖26】

(18)



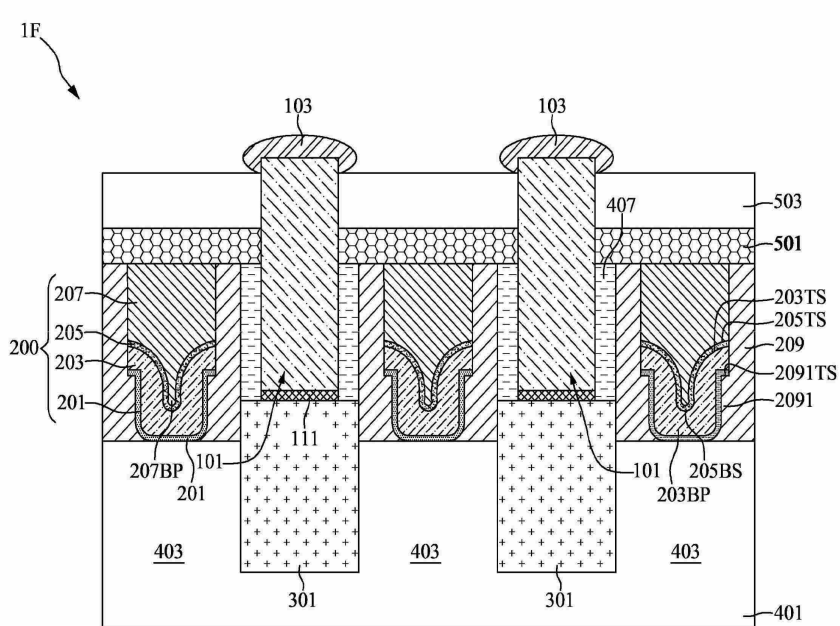
【圖27】



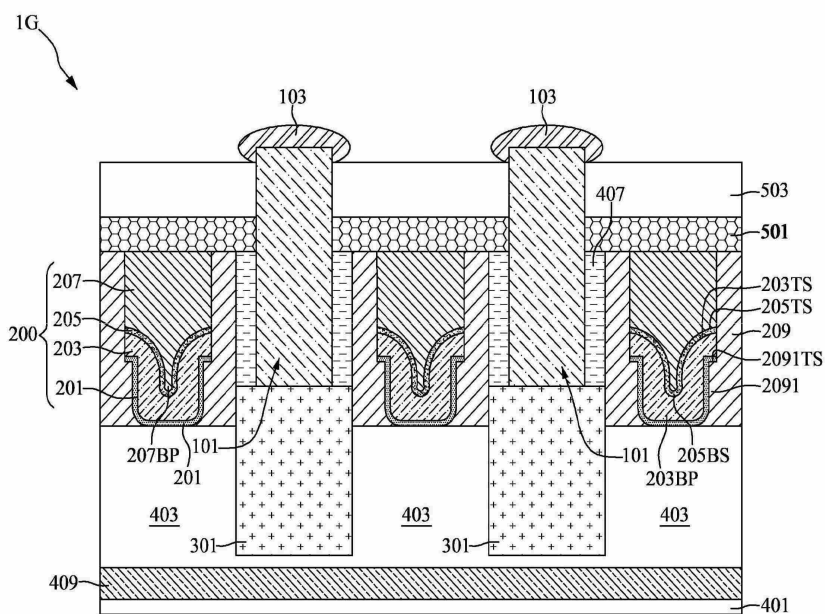
【圖28】



(20)



【圖31】



【圖32】

