

【11】證書號數：I938803

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl. : *H10B12/00 (2023.01)* *H10N97/00 (2023.01)*
 H10D1/68 (2025.01) *H10W20/49 (2026.01)*
 H10W20/40 (2026.01)

發明

全 18 頁

【54】名 稱：具有隔離結構的半導體元件及其製造方法

【21】申請案號：114104244

【22】申請日：中華民國 114 (2025) 年 02 月 06 日

【11】公開編號：202606422

【43】公開日期：中華民國 115 (2026) 年 02 月 01 日

【30】優先權：2024/07/30

美國

18/788,323

【72】發明人：蘇國輝 (TW) SU, KUO-HUI

【71】申請人：南亞科技股份有限公司

NANYA TECHNOLOGY
CORPORATION

新北市泰山區南林路 98 號

【74】代理人：陳長文；馮博生

【56】參考文獻：

US 2012/0258589A1

US 2018/0005954A1

審查人員：廖家成

【57】申請專利範圍

1. 一種半導體元件，包括：

一基板，具有一第一表面以及與該第一表面相對的一第二表面；

複數個第一穿基板通孔，貫穿該基板；

複數個第一絕緣片段的複數個第一嵌入部分，設置在該複數個第一穿基板通孔中；以及
複數個第一襯層，該複數個第一襯層的每一者設置在該複數個第一穿基板通孔的一者的一側表面上，並且位於該複數個第一穿基板通孔的該側表面與該複數個第一絕緣片段的一者之間，

其中該複數個第一絕緣片段及該複數個第一襯層藉由該基板的該第二表面而暴露，

其中該複數個第一絕緣片段的每一者還包括一第一延伸部分，設置在該第一嵌入部分及該基板的該第一表面之上。

2. 如請求項 1 所述的半導體元件，其中該基板包括一摻雜區，設置在該基板的該第一表面中及該複數個第一穿基板通孔的該複數個側表面上。

3. 如請求項 2 所述的半導體元件，其中該第一延伸部分的一寬度大於該第一嵌入部分的一寬度。

4. 如請求項 3 所述的半導體元件，其中該第一絕緣片段包括一 T 形剖面輪廓。

5. 如請求項 4 所述的半導體元件，其中該第一延伸部分及該第一嵌入部分由一相同材料製成。

6. 如請求項 4 所述的半導體元件，其中該第一延伸部分及該第一嵌入部分包括不同的材料。

7. 如請求項 4 所述的半導體元件，還包括一填充層，設置在該第一表面上，其中該填充層圍繞該複數個第一絕緣片段的該複數個第一延伸部分。

8. 如請求項 7 所述的半導體元件，其中該填充層由氮化矽製成。

9. 如請求項 8 所述的半導體元件，還包括一字元線硬罩幕層，設置在該填充層及該複數個第一絕緣片段的該複數個第一延伸部分之上。
10. 如請求項 9 所述的半導體元件，其中該基板包括一第一區域及一第二區域，其中該複數個第一穿基板通孔設置在該第一區域中。
11. 如請求項 10 所述的半導體元件，其中該半導體元件還包括：
 - 一第二穿基板通孔，在該第二區域中貫穿該基板；
 - 一第二絕緣片段的一第二嵌入部分，設置在該第二穿基板通孔中；以及
 - 一第二襯層，設置在該第二穿基板通孔的一側表面上，並且位於該第二穿基板通孔的該側表面與該第二絕緣片段之間，
 其中該第二絕緣片段及該第二襯層藉由該基板的該第二表面而暴露。
12. 如請求項 11 所述的半導體元件，其中該摻雜區也設置在該第二穿基板通孔的該側表面上。
13. 如請求項 12 所述的半導體元件，其中該第二絕緣片段還包括一第二延伸部分，設置在該第二嵌入部分及該基板的該第一表面之上。
14. 如請求項 13 所述的半導體元件，其中該第二延伸部分的一寬度大於該第二嵌入部分的一寬度。
15. 如請求項 14 所述的半導體元件，其中該第二絕緣片段包括一 T 形剖面輪廓。
16. 如請求項 15 所述的半導體元件，其中該第二延伸部分及該第二嵌入部分由一相同材料製成。
17. 如請求項 15 所述的半導體元件，其中該第二延伸部分及該第二嵌入部分包括不同的材料。
18. 如請求項 15 所述的半導體元件，其中該第二嵌入部分的該寬度大於該第一嵌入部分的該寬度。
19. 如請求項 15 所述的半導體元件，其中該第二延伸部分的該寬度大於該第一延伸部分的該寬度。

圖式簡單說明

參閱實施方式與申請專利範圍合併考量圖式時，可得更全面了解本申請案之揭示內容。需注意的是，依照業界標準慣例，各特徵並未依比例繪製。事實上，為了討論的清楚性，各種特徵的尺寸可以任意增加或減少。

圖 1 是流程圖，例示本揭露一些實施例的半導體元件的製造方法。

圖 2 至圖 17 是剖面圖，例示本揭露一些實施例的半導體元件的製造流程。

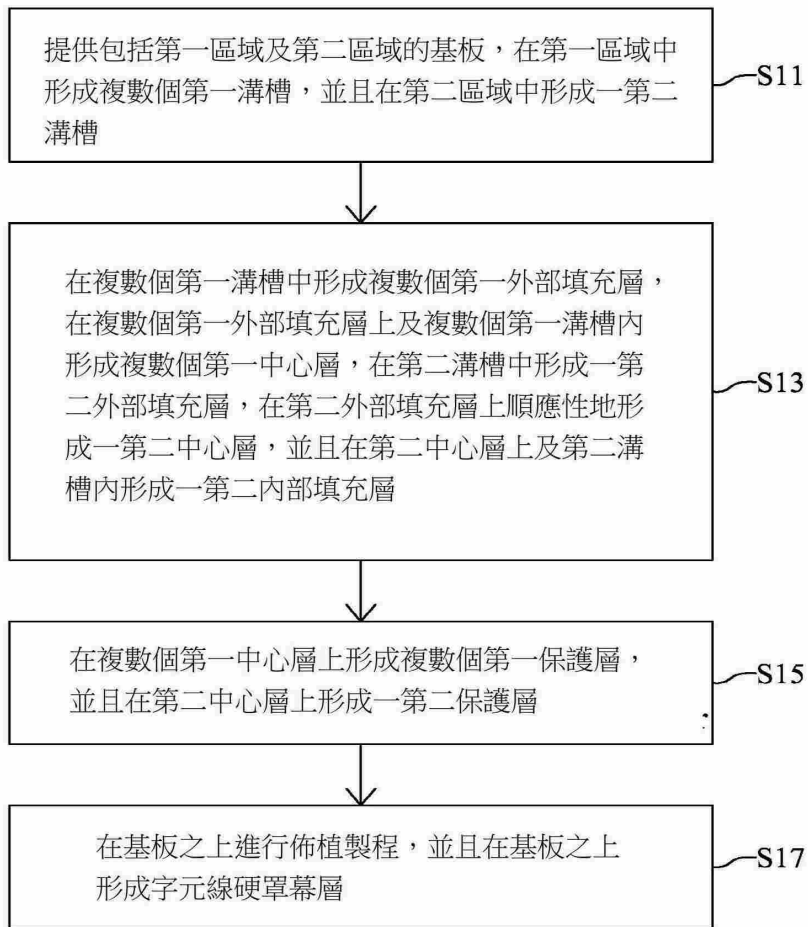
圖 18 是流程圖，例示本揭露各個實施例的半導體元件的製造方法。

圖 19 至圖 29 是剖面圖，例示本揭露各個實施例的半導體元件的製造流程。

圖 30 是剖面圖，例示本揭露各個實施例的半導體元件。

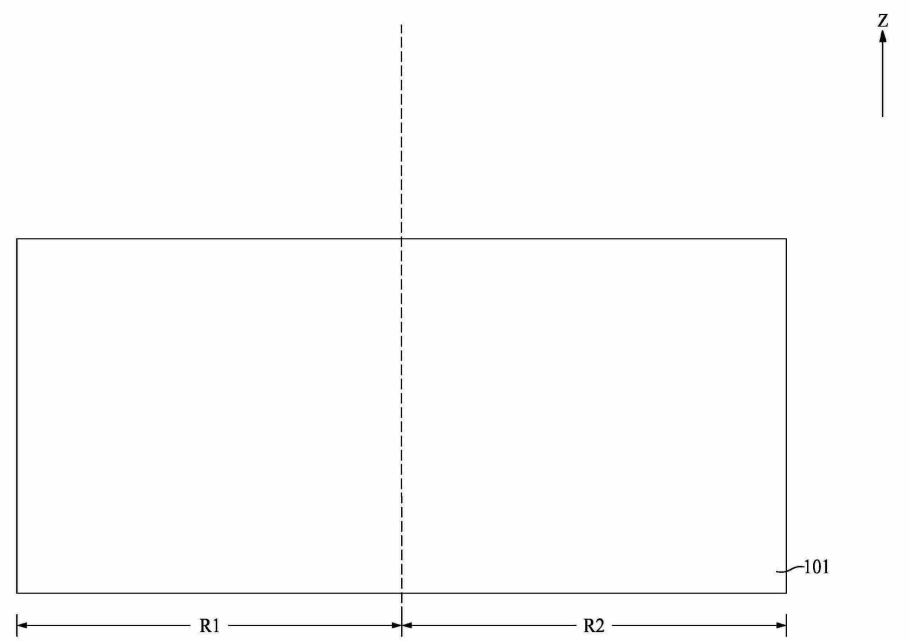
(3)

10

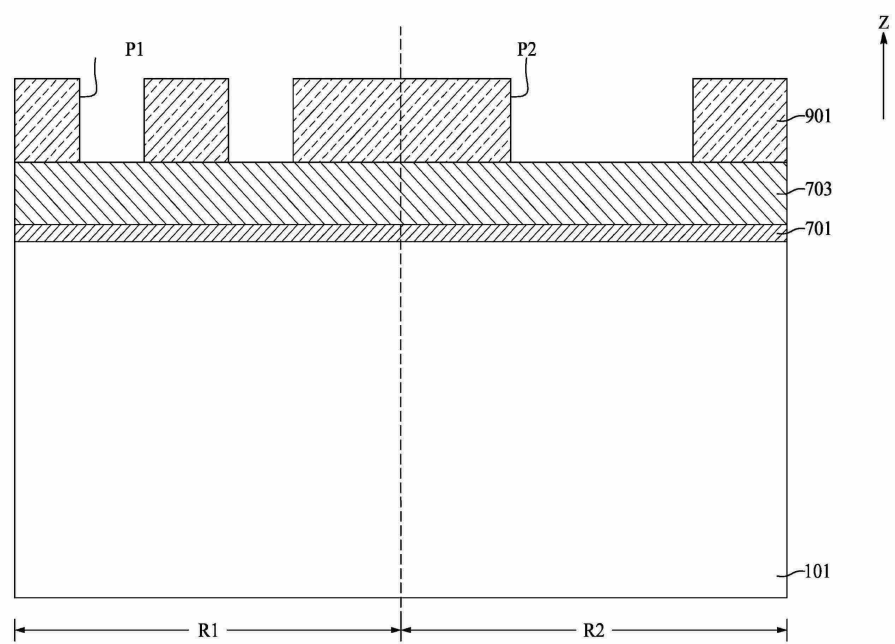


【圖1】

(4)

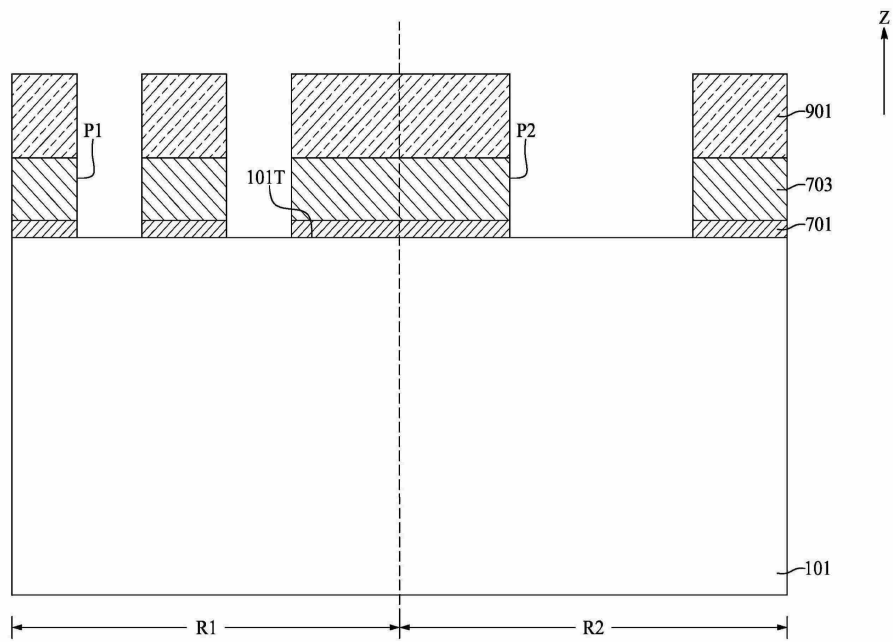


【圖2】

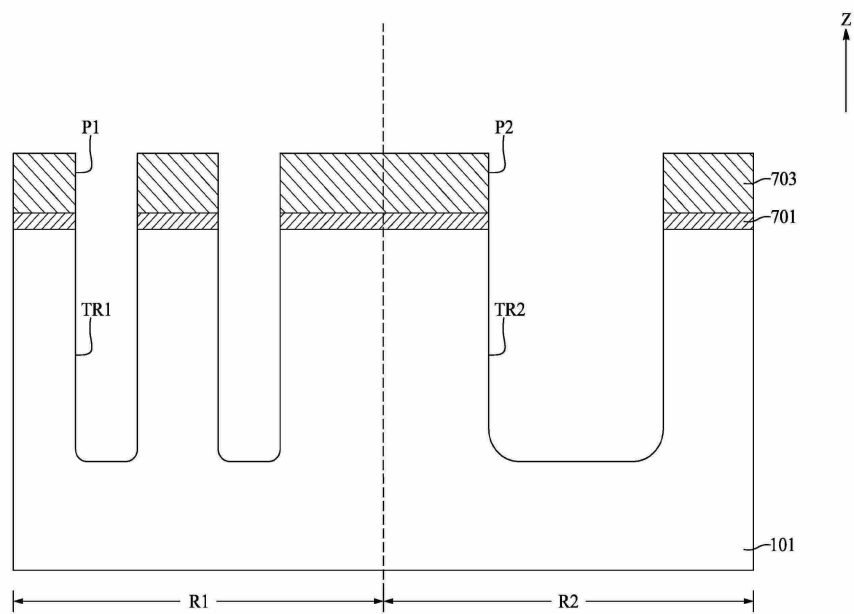


【圖3】

(5)

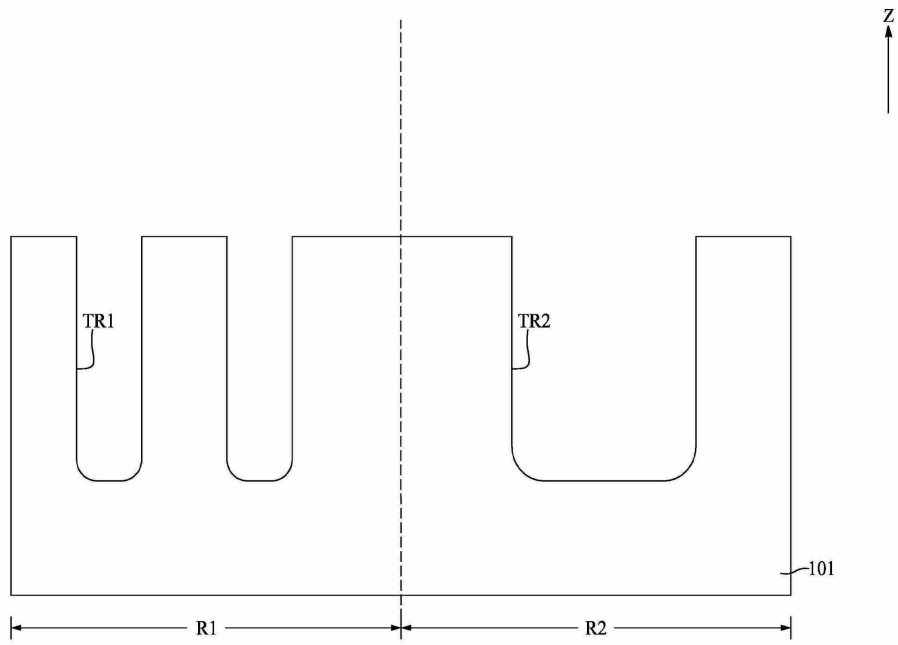


【圖4】

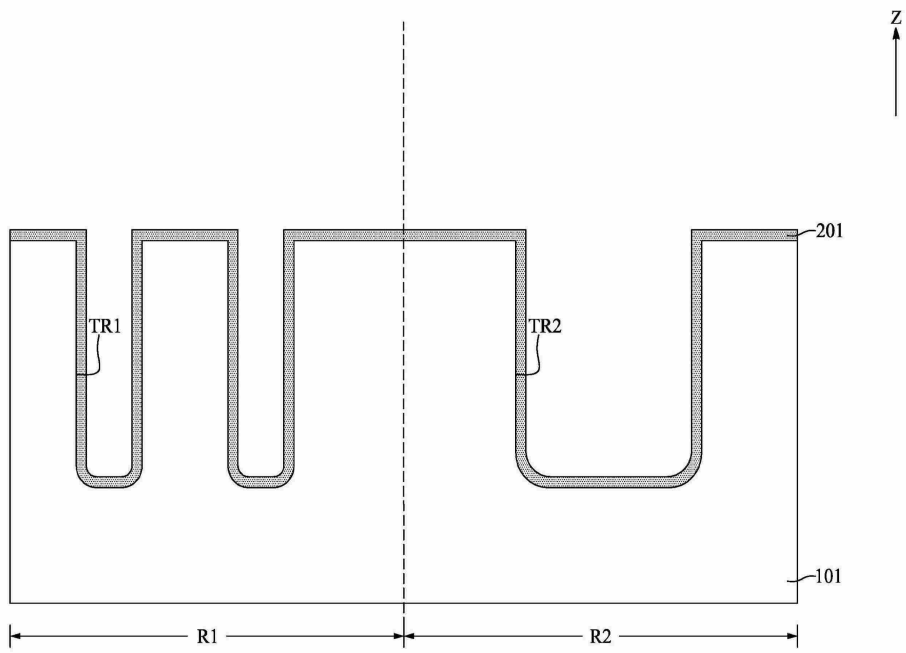


【圖5】

(6)

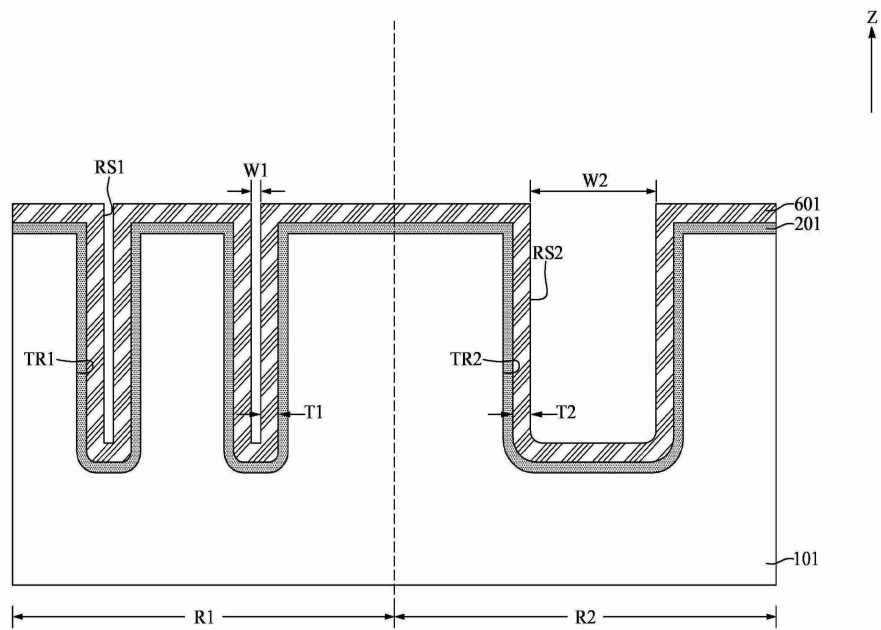


【圖6】

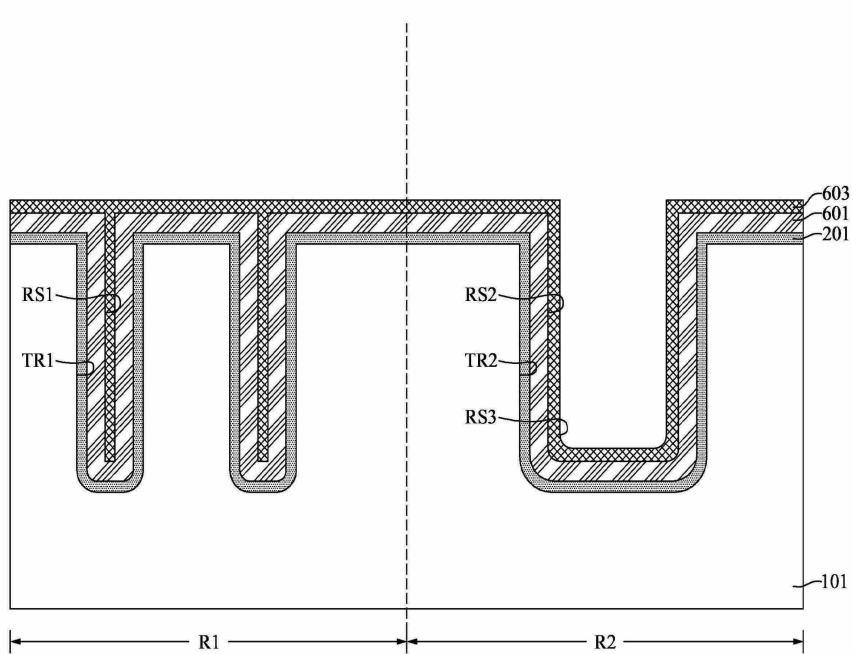


【圖7】

(7)

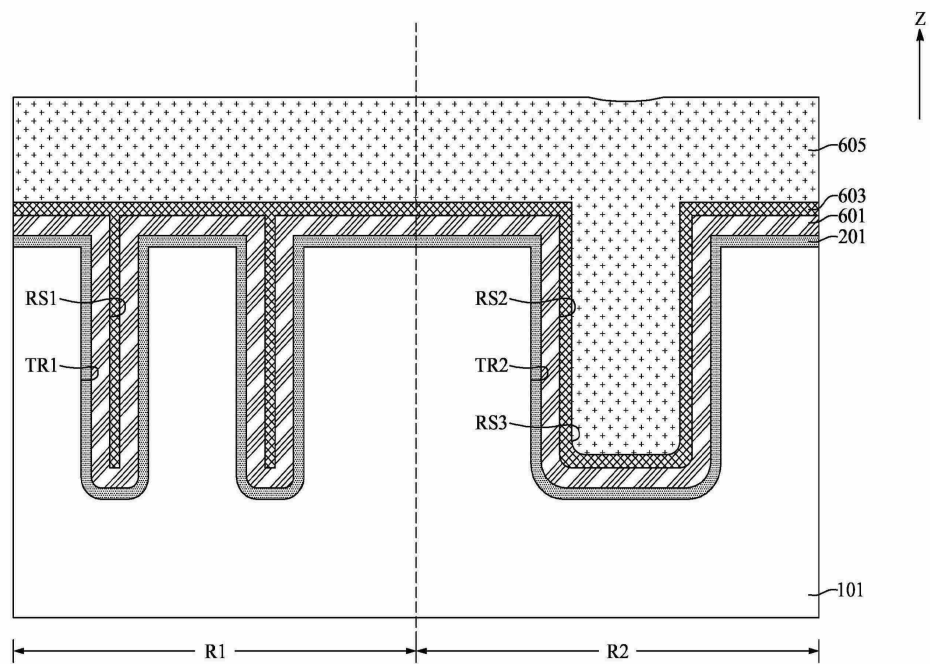


【圖8】

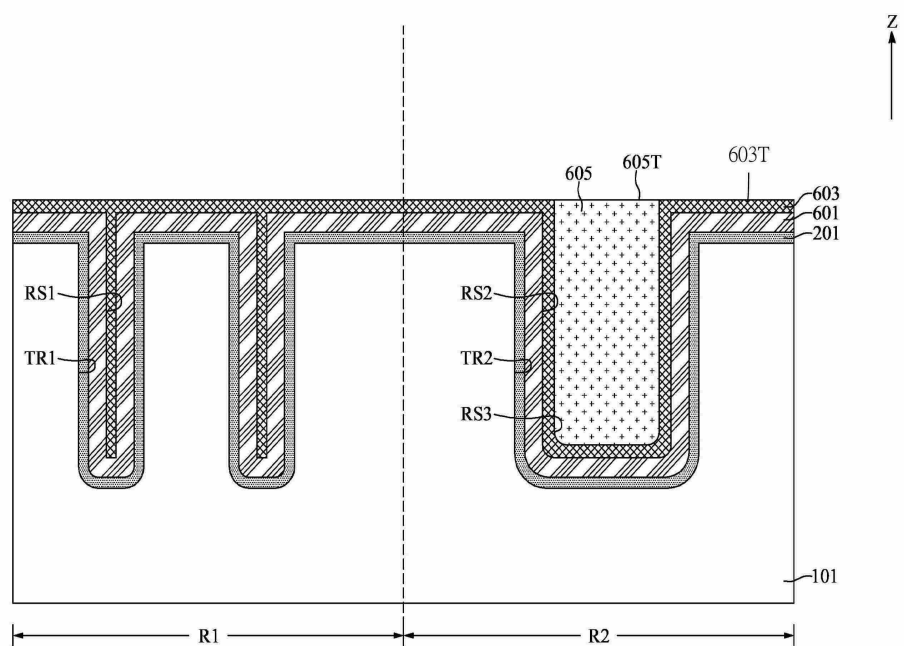


【圖9】

(8)



【圖10】

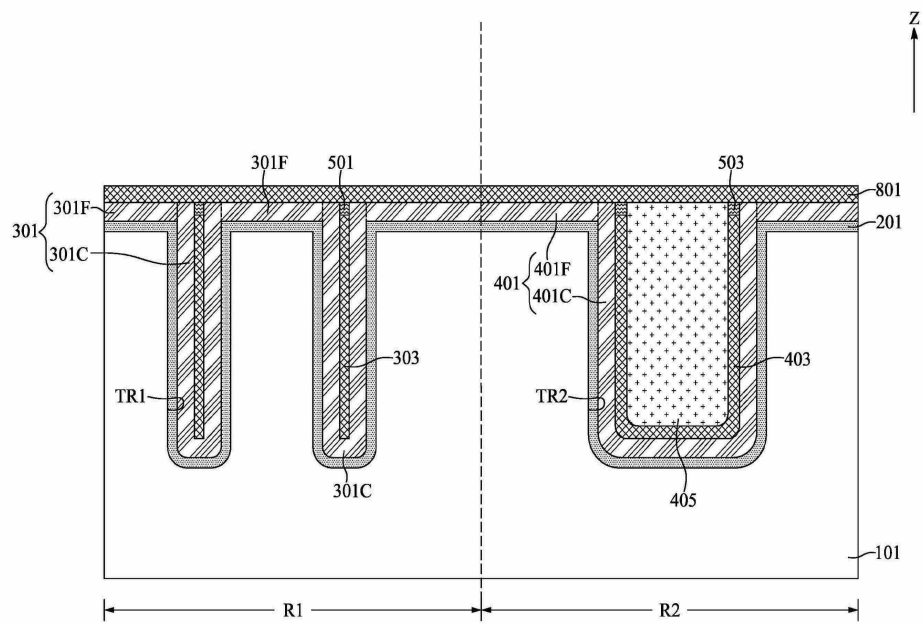


【圖11】

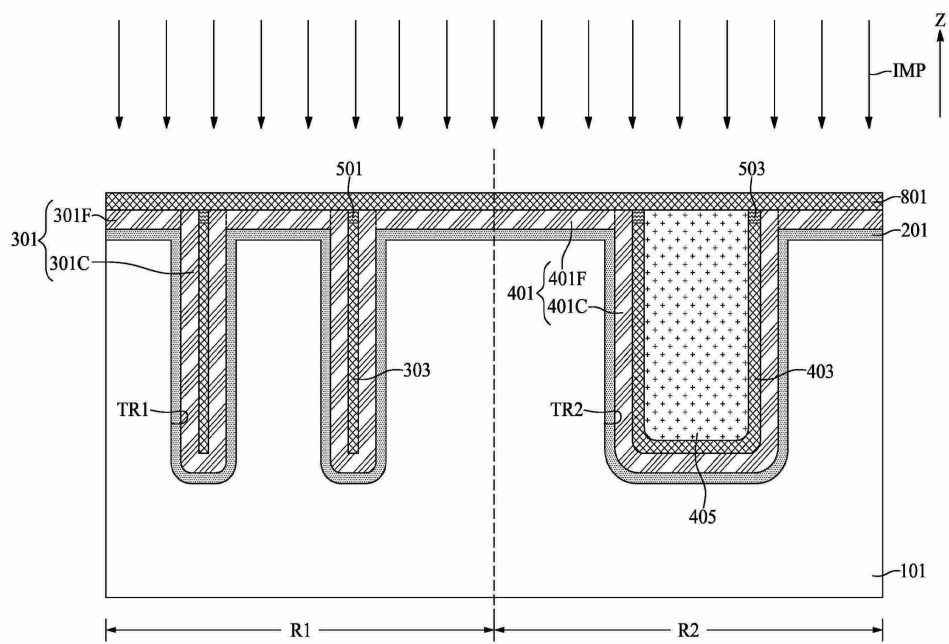
[illegible]

- 6655 -

(10)



【圖14】



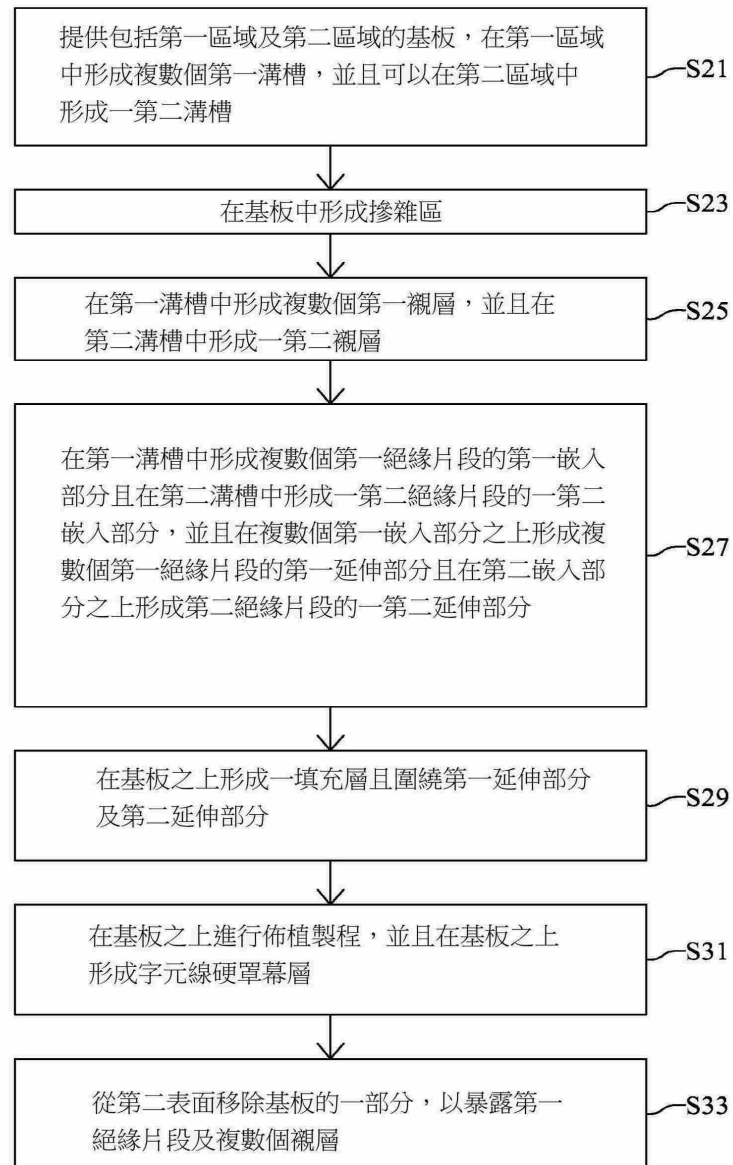
【圖15】

[illegible]

- 6657 -

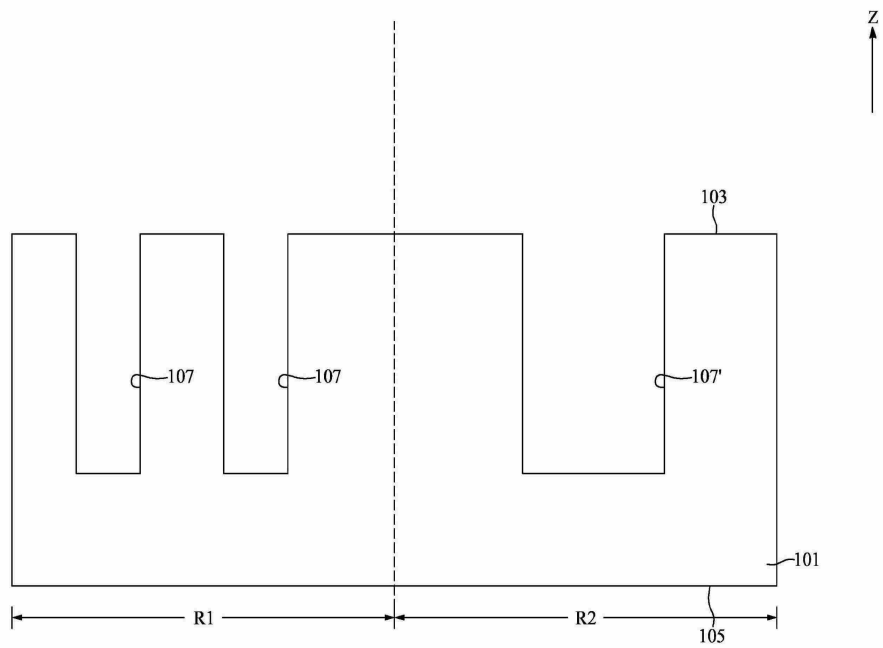
(12)

20

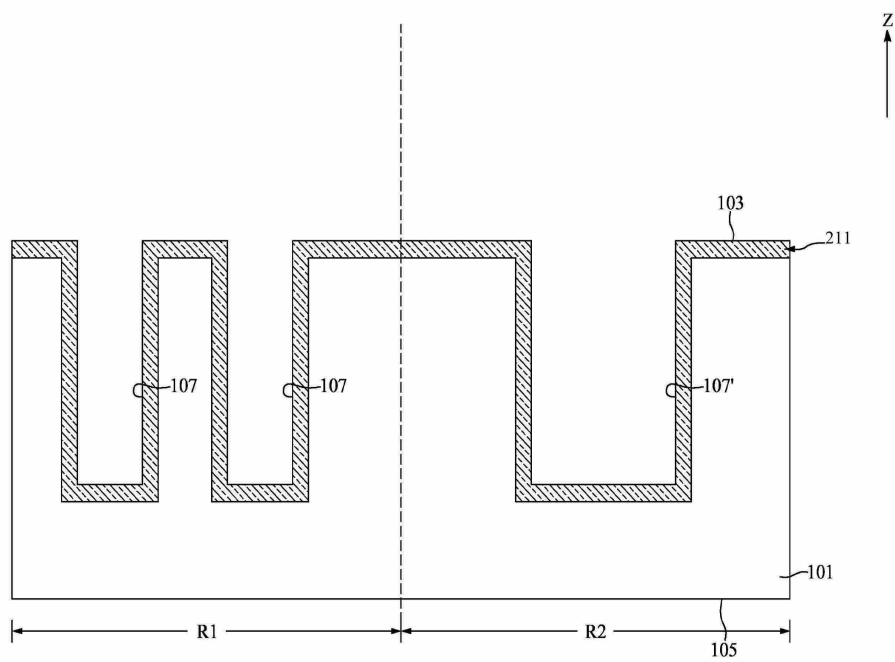


【圖18】

(13)

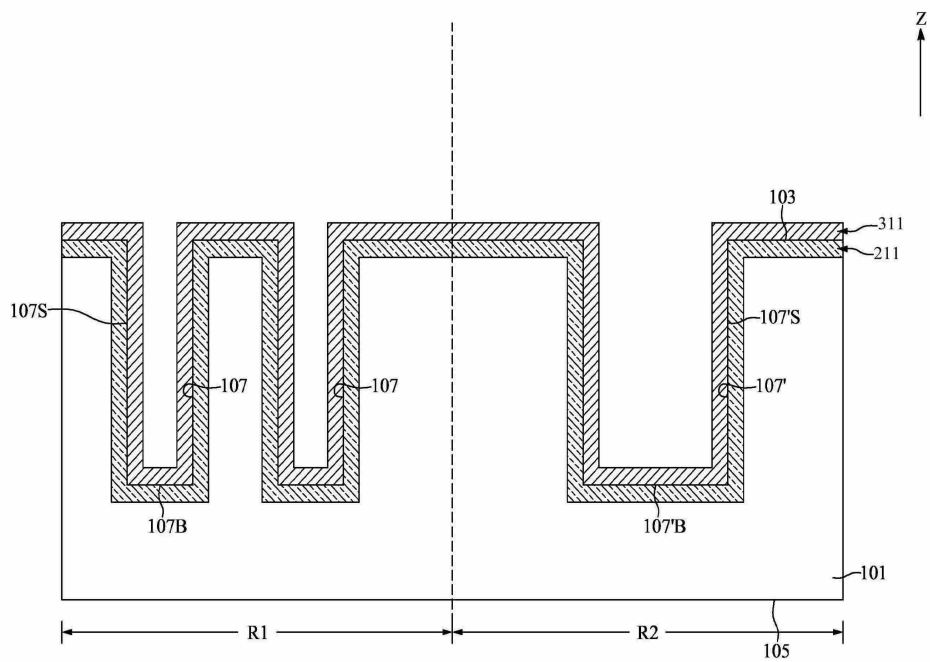


【圖19】

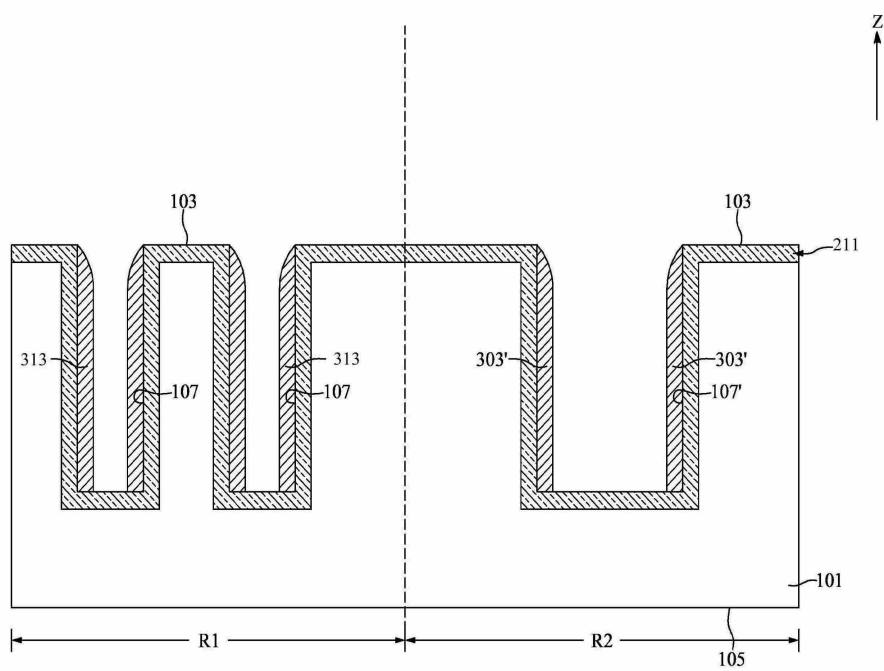


【圖20】

(14)

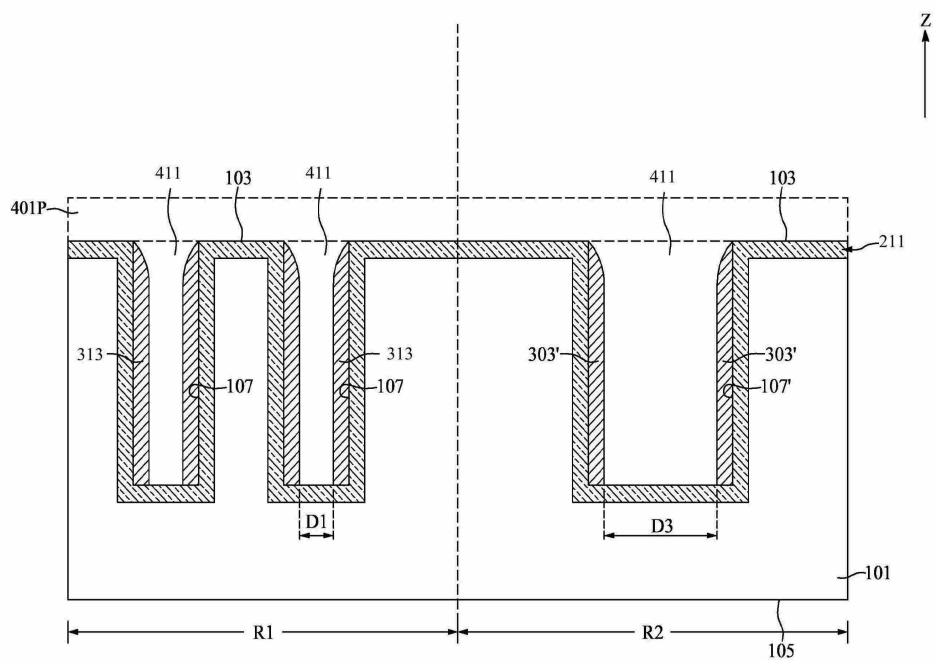


【圖21】

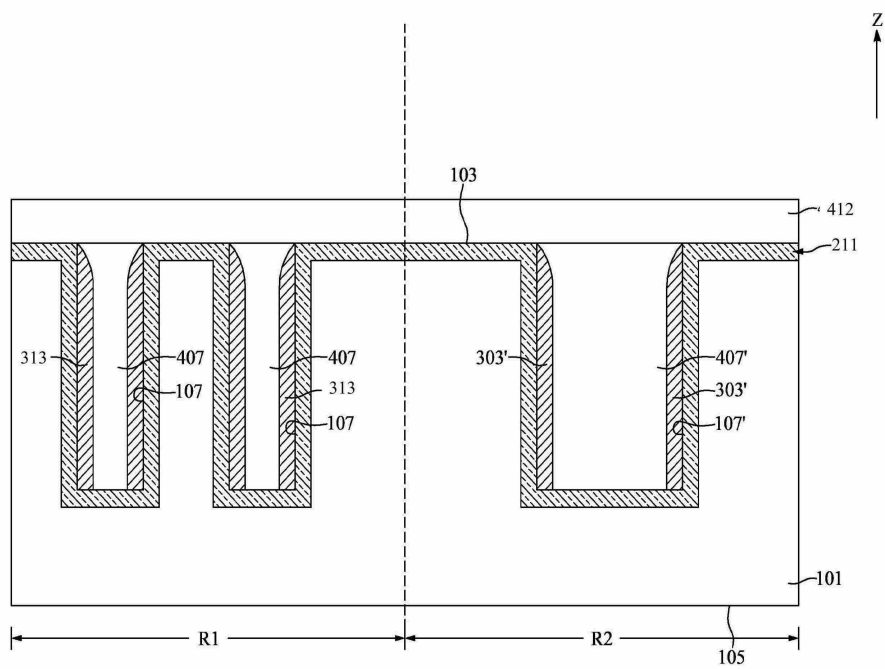


【圖22】

(15)

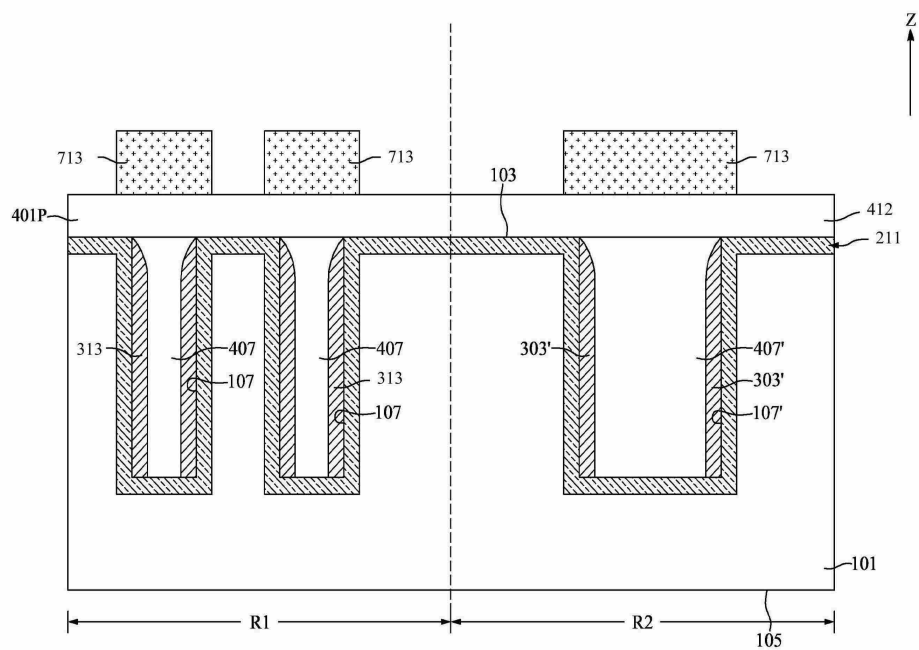


【圖23】

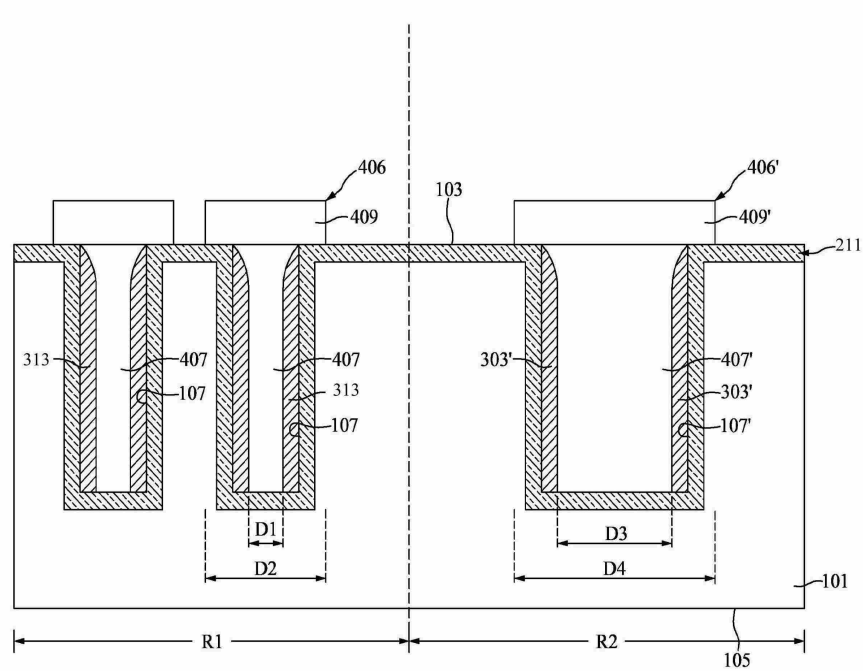


【圖24】

(16)

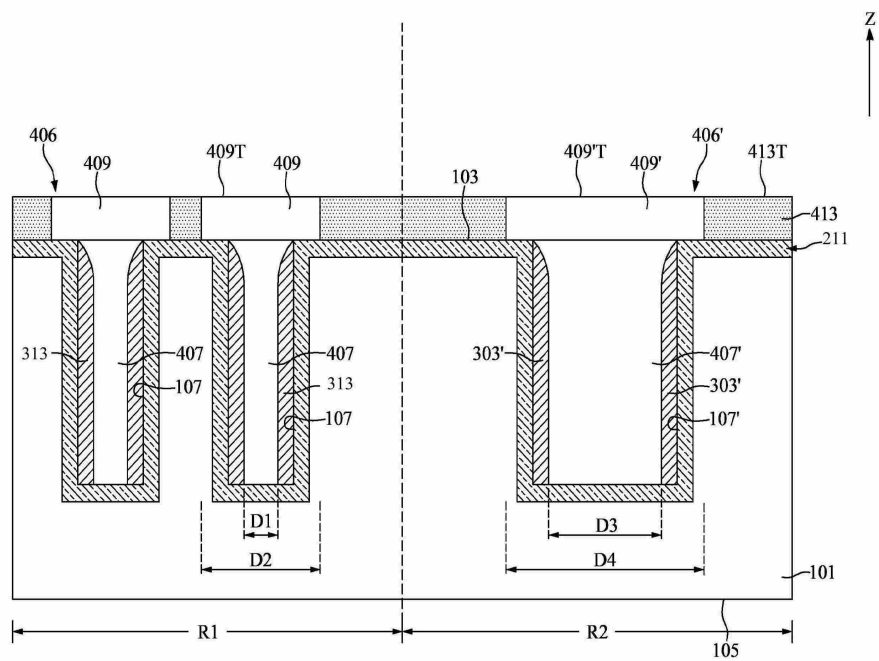


【圖25】

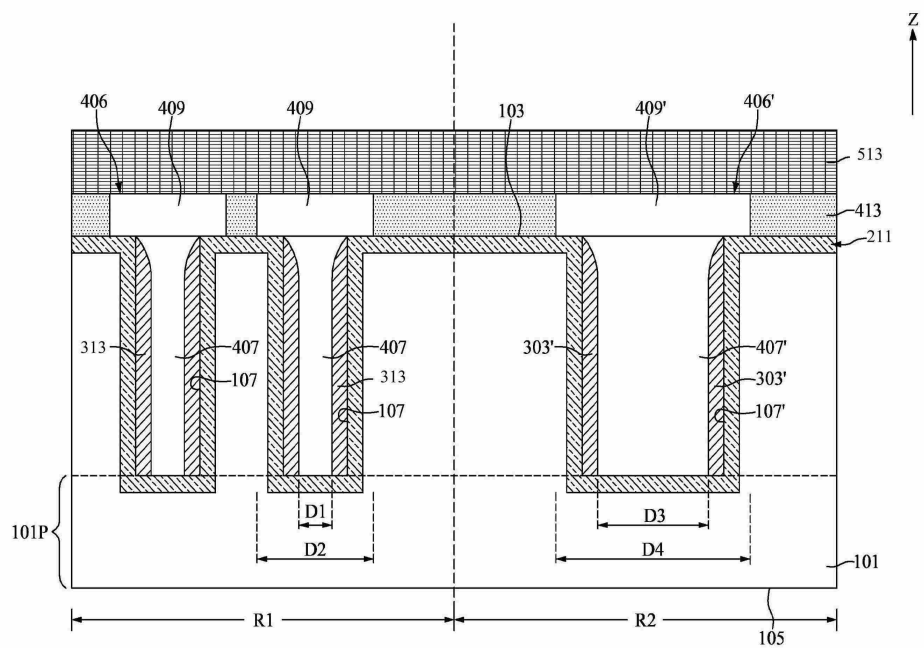


【圖26】

(17)

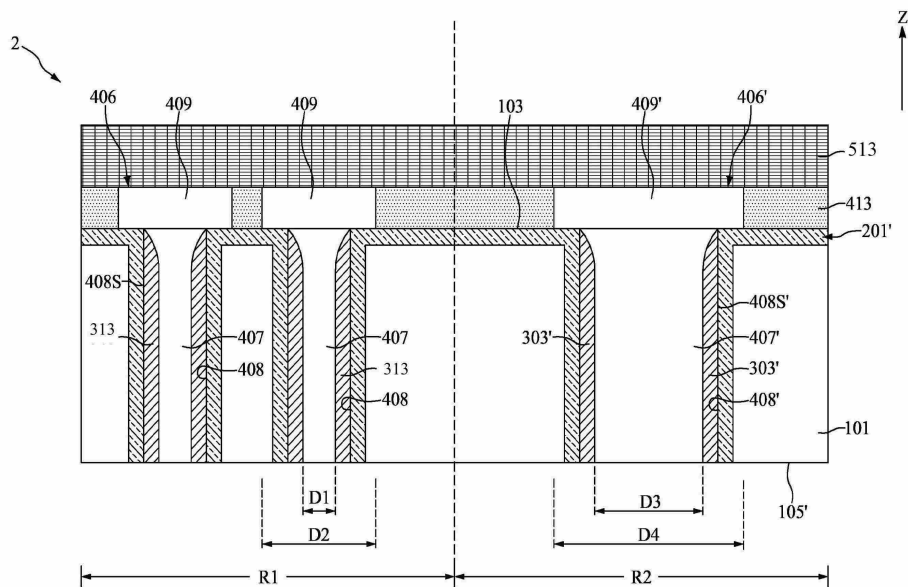


【圖27】

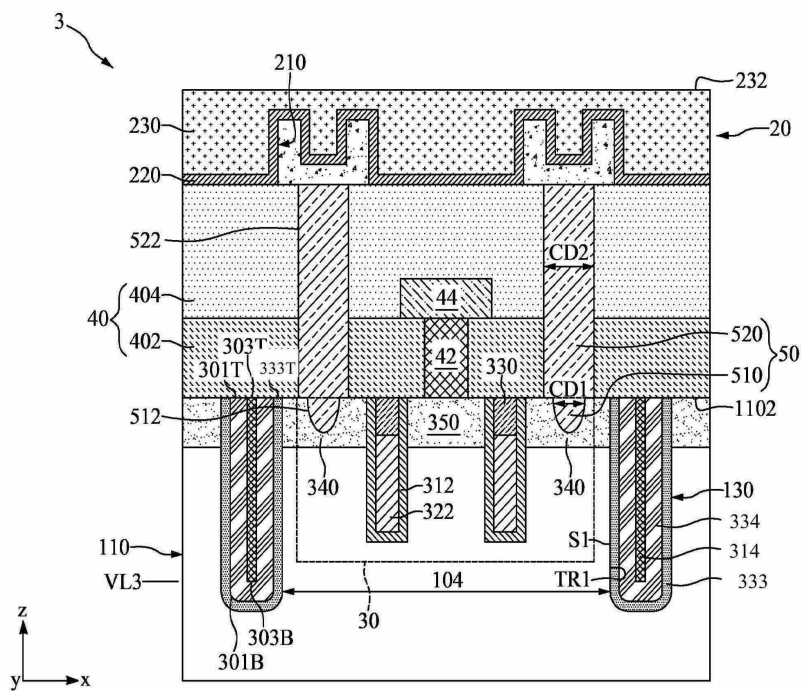


【圖28】

(18)



【圖29】



【圖30】