

【11】證書號數：I938978

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl. : H10H29/39 (2025.01) H10H29/01 (2025.01)
H10W90/00 (2026.01)

發明

全 5 頁

【54】名 稱：半導體元件及其製造方法

【21】申請案號：114116243 【22】申請日：中華民國 114 (2025) 年 04 月 30 日

【72】發 明 人：曾德恩(TW) TSENG, TE-EN；郭武政(TW) KUO, WU-CHENG；申雲洪(TW) SHEN, YUN-HUNG

【71】申 請 人：鴻海精密工業股份有限公司 HON HAI PRECISION INDUSTRY CO., LTD.

新北市土城區中山路 66 號

【74】代 理 人：秦建譜；許志銘

【56】參考文獻：

TW 202226609A

TW 202445822A

CN 112166505A

CN 117423718A

US 2022/0278255A1

WO 2024/066114A1

審查人員：蕭盛澤

【57】申請專利範圍

1. 一種半導體元件的製造方法，包含：
提供一發光二極體驅動器晶圓，包含：
複數個電晶體裝置；
一第一金屬間介電質層，覆蓋該些電晶體裝置；以及
複數個第一鍵合墊，位於該第一金屬間介電質層中；
提供一發光二極體晶圓，包含：
複數個發光二極體；
一第二金屬間介電質層，覆蓋該些發光二極體；以及
複數個第二鍵合墊，位於該第二金屬間介電質層中，其中該些第二鍵合墊包含一虛設鍵合墊，該虛設鍵合墊與該發光二極體驅動器晶圓的一接地區域中的一摻雜區在一垂直方向上重疊，且該虛設鍵合墊不與該發光二極體晶圓中的任何導電元件電性連接；以及
透過混合接合的方式接合該發光二極體驅動器晶圓與該發光二極體晶圓，其中該些第一鍵合墊接合到對應的該些第二鍵合墊，而該第一金屬間介電質層接合到該第二金屬間介電質層。
2. 如請求項 1 所述的方法，其中該發光二極體晶圓還包含一保護層，位於該第二金屬間介電質層上方，其中該保護層包含一氮化物層及一氧化物層。
3. 如請求項 1 所述的方法，其中：
該發光二極體晶圓上包含一輸入/輸出端子，其中該輸入/輸出端子與該些第二鍵合墊的其中一者電性連接，且該些第二鍵合墊的其中該者具有大於其他該些第二鍵合墊的一尺寸。
4. 如請求項 1 所述的方法，其中：
該發光二極體晶圓上 包含一輸入/輸出端子，其中該輸入/輸出端子與該些第二鍵合墊的其中二者電性連接，且該些第二鍵合墊的其中該二者具有與其他該些第二鍵合墊大致相同的一尺寸。

(2)

5. 如請求項 1 所述的方法，其中該發光二極體晶圓還包含：
複數個微透鏡，覆蓋該些發光二極體；或者
一量子點層，覆蓋該些發光二極體。
6. 一種半導體元件，包含：
一發光二極體驅動器晶圓，包含：
複數個電晶體裝置；
一第一金屬間介電質層，覆蓋該些電晶體裝置；以及
複數個第一鍵合墊，位於該第一金屬間介電質層中；以及
一發光二極體晶圓，包含：
複數個發光二極體；
一第二金屬間介電質層，覆蓋該些發光二極體；以及
複數個第二鍵合墊，位於該第二金屬間介電質層中，其中該些第二鍵合墊包含一虛設鍵合墊，該虛設鍵合墊與該發光二極體驅動器晶圓的一接地區域中的一摻雜區在一垂直方向上重疊，且該虛設鍵合墊不與該發光二極體晶圓中的任何導電元件電性連接，且其中該發光二極體晶圓透過混合接合的方式與該發光二極體驅動器晶圓接合，其中該些第一鍵合墊接合到對應的該些第二鍵合墊，而該第一金屬間介電質層接合到該第二金屬間介電質層。
7. 如請求項 6 所述的半導體元件，其中該發光二極體晶圓還包含一保護層，位於該第二金屬間介電質層上方，其中該保護層包含一氮化物層及一氧化物層。
8. 如請求項 6 所述的半導體元件，其中：
該發光二極體晶圓上包含一輸入/輸出端子，其中該輸入/輸出端子與該些第二鍵合墊的其中一者電性連接，且該些第二鍵合墊的其中該者具有大於其他該些第二鍵合墊的一尺寸。
9. 如請求項 6 所述的半導體元件，其中：
該發光二極體晶圓上 包含一輸入/輸出端子，其中該輸入/輸出端子與該些第二鍵合墊的其中二者電性連接，且該些第二鍵合墊的其中該二者具有與其他該些第二鍵合墊大致相同的一尺寸。
10. 如請求項 6 所述的半導體元件，其中該發光二極體晶圓還包含：
複數個微透鏡，覆蓋該些發光二極體；或者
一量子點層，覆蓋該些發光二極體。

圖式簡單說明

當藉由附圖閱讀時，自以下詳細描述，可最佳的理解本揭露內容的態樣。注意，根據該行業中的標準實務，各種特徵未按比例繪製。事實上，為了論述的清晰起見，可任意地增大或減小各種特徵的尺寸。

第 1 圖根據本揭露的一些實施例示出了發光二極體晶圓接合到發光二極體驅動器晶圓的橫截面圖。

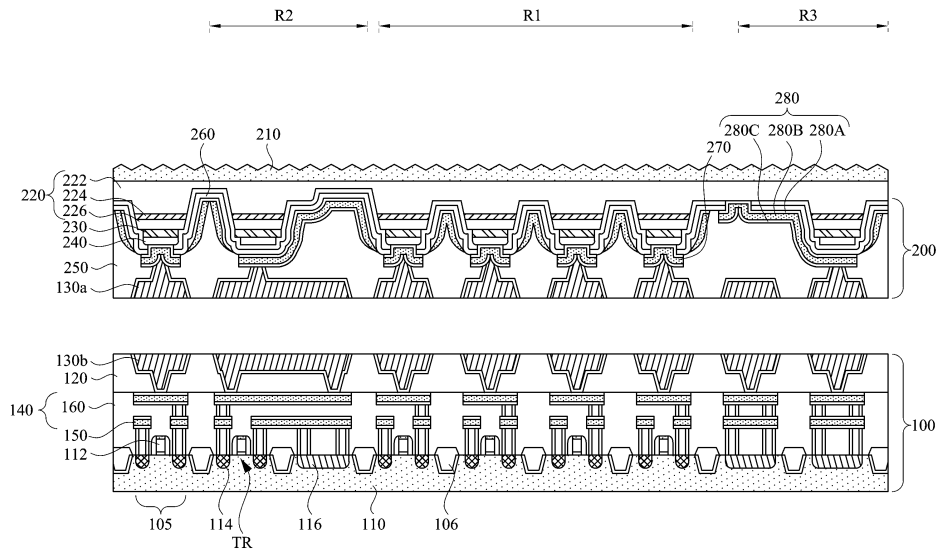
第 2 圖至第 4 圖根據本揭露的一些實施例示出了製造半導體元件的中間階段的橫截面圖。

第 5 圖根據本揭露的一些實施例示出了半導體元件的橫截面圖。

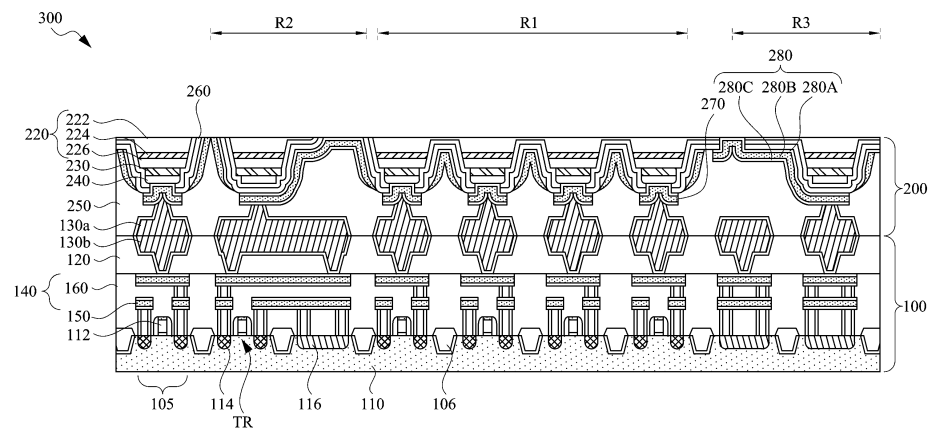
第 6 圖根據本揭露的一些實施例示出了半導體元件的橫截面圖。

第 7 圖根據本揭露的一些實施例示出了半導體元件的俯視圖。

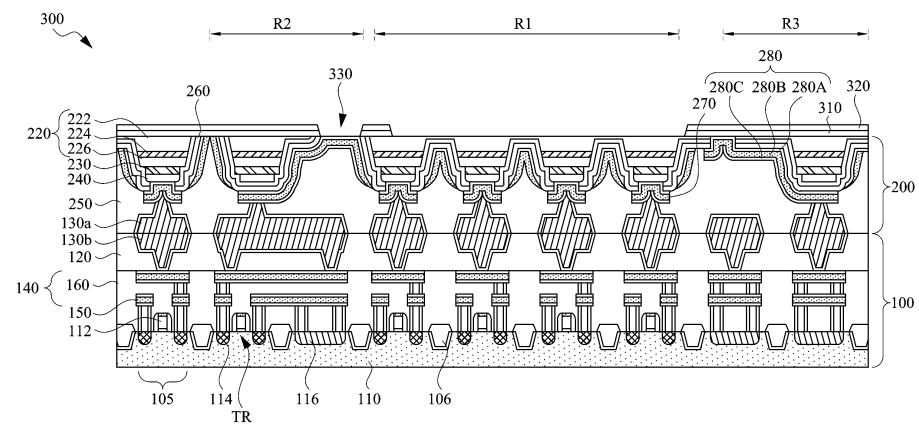
(3)



第 1 圖

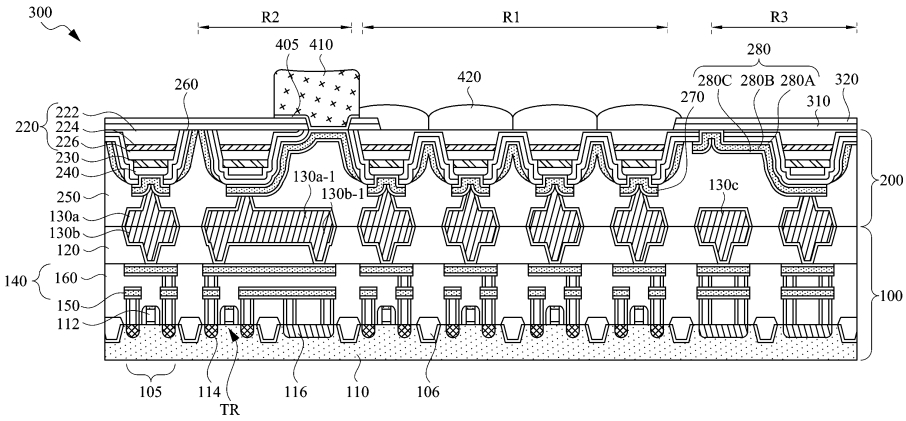


第 2 圖

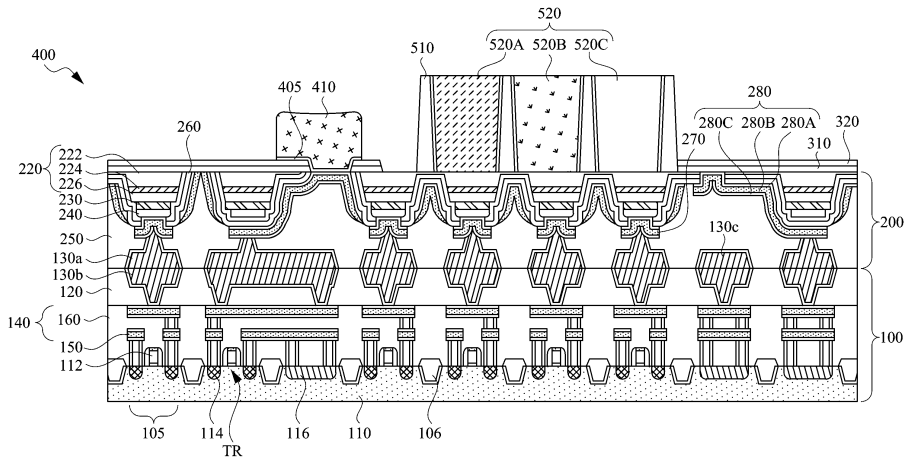


第 3 圖

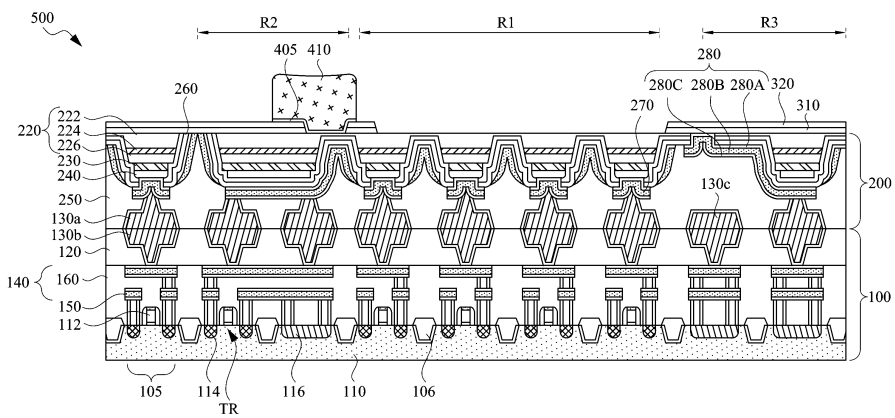
(4)



第 4 圖

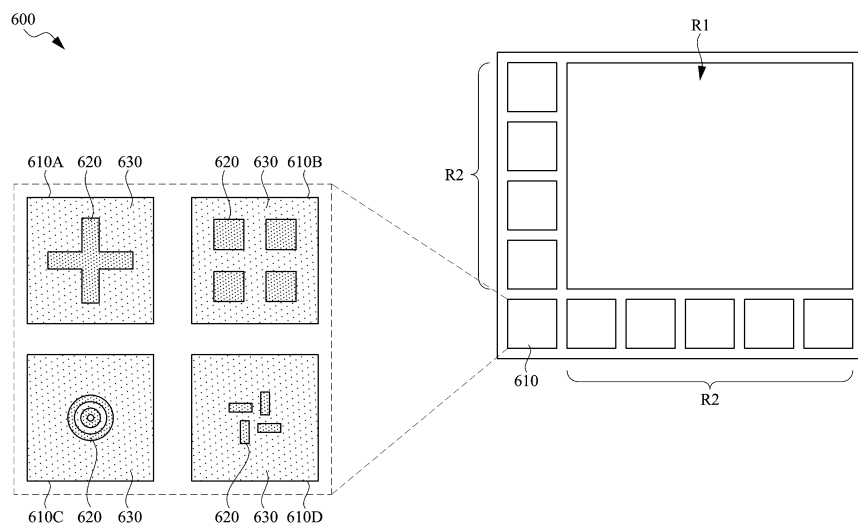


第 5 圖



第 6 圖

(5)



第 7 圖