

【11】證書號數：I938988

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl.：H10D1/68 (2025.01) H10P76/00 (2026.01)

發明

全 22 頁

【54】名稱：半導體裝置的形成方法

【21】申請案號：114116830

【22】申請日：中華民國 114 (2025) 年 05 月 05 日

【11】公開編號：202628605

【43】公開日期：中華民國 115 (2026) 年 07 月 01 日

【30】優先權：2024/12/29

美國

19/004,434

【72】發明人：彭榮賜 (TW) PENG, JUNG TZU

【71】申請人：南亞科技股份有限公司

NANYA TECHNOLOGY
CORPORATION

新北市泰山區南林路 98 號

【74】代理人：秦建譜；許志銘

【56】參考文獻：

CN 115274564A

CN 118076220A

審查人員：郭俊彥

【57】申請專利範圍

1. 一種半導體裝置的形成方法，包含：

形成延伸於一第一方向的複數個第一圖案在一基板上的一第一硬遮罩層中，其中該些第一圖案中的每一者包含一第一中央區段以及兩第一末端區段；
形成延伸於不同於該第一方向的一第二方向的複數個第二圖案在一基板上的一第二硬遮罩層中，其中該些第二圖案中的每一者包含一第二中央區段以及兩第二末端區段；
透過使用該些第一圖案與該些第二圖案形成一孔洞圖案於一第三硬遮罩層中，其中該第三硬遮罩層位在該基板上方以及位在該第一硬遮罩層與該第二硬遮罩層下方；
形成一光阻層以覆蓋該些第二圖案的該些第二中央區段；以及
移除該些第一圖案的該些第一末端區段以及該些第二圖案的該兩第二末端區段。

2. 如請求項 1 所述之半導體裝置的形成方法，其中形成該些第一圖案還包含：

形成複數個第一虛設圖案於該第一硬遮罩層上；
形成分別圍繞該些第一虛設圖案的複數個第一間隔層；
移除該些第一虛設圖案；以及
使用該些第一間隔層蝕刻該第一硬遮罩層以形成該些第一圖案。

3. 如請求項 2 所述之半導體裝置的形成方法，其中形成該些第一圖案還包含：

形成複數個第二虛設圖案於該第二硬遮罩層上；
形成分別圍繞該些第二虛設圖案的複數個第二間隔層；
移除該些第二虛設圖案；以及
使用該些第二間隔層蝕刻該第二硬遮罩層以形成該些第二圖案。

4. 如請求項 1 所述之半導體裝置的形成方法，其中形成該光阻層以覆蓋該些第二圖案的該些第二中央區段還包含：

形成該光阻層使得該些第一圖案的該些第一末端區段以及該些第二圖案的該兩第二末端區段自該光阻層曝露。

5. 如請求項 1 所述之半導體裝置的形成方法，其中形成該光阻層以覆蓋該些第二圖案的該些第二中央區段還包含：

(2)

形成該光阻層使得該光阻層沿著該第一方向的一第一邊緣以及該些第一圖案中最靠近該第一邊緣的其中一者之間具有一第一距離，且該第一距離在 0 至 50 奈米的一範圍中。

6. 如請求項 1 所述之半導體裝置的形成方法，其中形成該光阻層以覆蓋該些第二圖案的該些第二中央區段還包含：
形成該光阻層使得該光阻層沿著該第二方向的一第二邊緣以及該些第二圖案中最靠近該第二邊緣的其中一者之間具有一第二距離，且該第二距離在 0 至 50 奈米的一範圍中。
7. 如請求項 1 所述之半導體裝置的形成方法，其中透過使用該些第一圖案與該些第二圖案形成該孔洞圖案於該第三硬遮罩層中還包含：
使該孔洞圖案的複數個孔洞的一尺寸是在 20x20 奈米平方至 50x50 奈米平方的一範圍中。
8. 如請求項 1 所述之半導體裝置的形成方法，還包含：
填充一空隙填充材料於該孔洞圖案的周圍，其中該空隙填充材料無填充於該孔洞圖案的複數個孔洞中。
9. 如請求項 8 所述之半導體裝置的形成方法，其中該空隙填充材料為一低流動性材料。
10. 如請求項 8 所述之半導體裝置的形成方法，還包含：
蝕刻該空隙填充材料以曝露該孔洞圖案的一上表面。
11. 如請求項 10 所述之半導體裝置的形成方法，還包含：
透過使用該孔洞圖案蝕刻該基板以形成複數個電容通孔。
12. 一種半導體裝置的形成方法，包含：
形成一孔洞圖案於一基板上的一第一硬遮罩層中，其中該孔洞圖案包含一中央區段以及該中央區段周圍的複數個末端區段，形成該孔洞圖案於該第一硬遮罩層中包含：
形成延伸於一第一方向的複數個第一圖案在該基板上的一第二硬遮罩層中，其中該些第一圖案中的每一者包含一第一中央區段以及兩第一末端區段；
形成一光阻層以覆蓋該孔洞圖案的該中央區段；
移除該孔洞圖案的該些末端區段；以及
透過使用該孔洞圖案蝕刻該基板以形成複數個電容通孔。
13. 如請求項 12 所述之半導體裝置的形成方法，其中形成該孔洞圖案於該第一硬遮罩層中還包含：
使該孔洞圖案的複數個孔洞的一尺寸是在 20x20 奈米平方至 50x50 奈米平方。
14. 如請求項 13 所述之半導體裝置的形成方法，還包含：
填充一空隙填充材料於該孔洞圖案的周圍，其中該空隙填充材料無填充於該些孔洞中。
15. 如請求項 14 所述之半導體裝置的形成方法，其中形成該孔洞圖案於該第一硬遮罩層中還包含：
蝕刻該空隙填充材料以曝露該孔洞圖案的一上表面。
16. 如請求項 12 所述之半導體裝置的形成方法，其中形成該光阻層以覆蓋該孔洞圖案的該中央區段還包含：
形成該光阻層使得該光阻層沿著該第一方向的一第一邊緣以及該些第一圖案中最靠近該第一邊緣的其中一者之間具有一第一距離，且該第一距離在 0 至 50 奈米的一範圍中。
17. 如請求項 16 所述之半導體裝置的形成方法，其中形成該孔洞圖案於該第一硬遮罩層中還包含：
形成延伸於不同於該第一方向的一第二方向的複數個第二圖案在該基板上的一第三硬遮罩層中，其中該些第二圖案中的每一者包含一第二中央區段以及兩第二末端區段。
18. 如請求項 17 所述之半導體裝置的形成方法，其中該第一中央區段與該第二中央區段定義該孔洞圖案的該中央區段。

19. 如請求項 17 所述之半導體裝置的形成方法，其中形成該光阻層以覆蓋該孔洞圖案的該中央區段還包含：

形成該光阻層使得該光阻層沿著該第二方向的一第二邊緣以及該些第二圖案中最靠近該第二邊緣的其中一者之間具有一第二距離，且該第二距離在 0 至 50 奈米的一範圍中。

圖式簡單說明

第 1 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的剖面圖。

第 2A 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的上視圖。

第 2B 圖為第 2A 圖沿著線段 2B-2B 的剖面圖。

第 3A 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的上視圖。

第 3B 圖為第 3A 圖沿著線段 3B-3B 的剖面圖。

第 4A 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的上視圖。

第 4B 圖為第 4A 圖沿著線段 4B-4B 的剖面圖。

第 5A 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的上視圖。

第 5B 圖為第 5A 圖沿著線段 5B-5B 的剖面圖。

第 6A 圖與第 6B 圖為根據本揭露不同實施例之第一圖案與第二圖案的示意圖。

第 7A 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的上視圖。

第 7B 圖為第 7A 圖沿著線段 7B-7B 的剖面圖。

第 8A 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的上視圖。

第 8B 圖為第 8A 圖沿著線段 8B-8B 的剖面圖。

第 9 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的剖面圖。

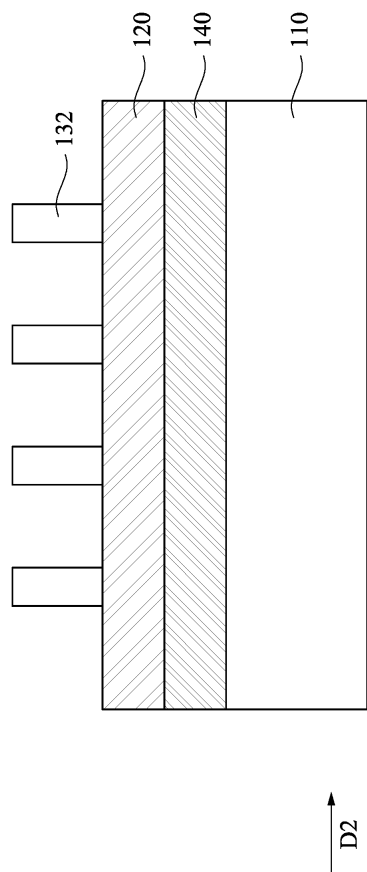
第 10A 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的上視圖。

第 10B 圖為第 10A 圖沿著線段 10B-10B 的剖面圖。

第 11 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的剖面圖。

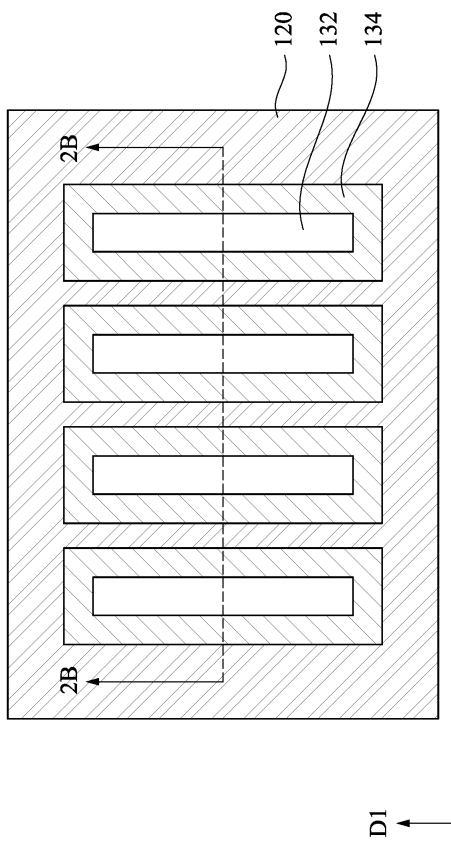
第 12 圖為根據本揭露一實施例之半導體裝置的形成方法的中間狀態的剖面圖。

(4)



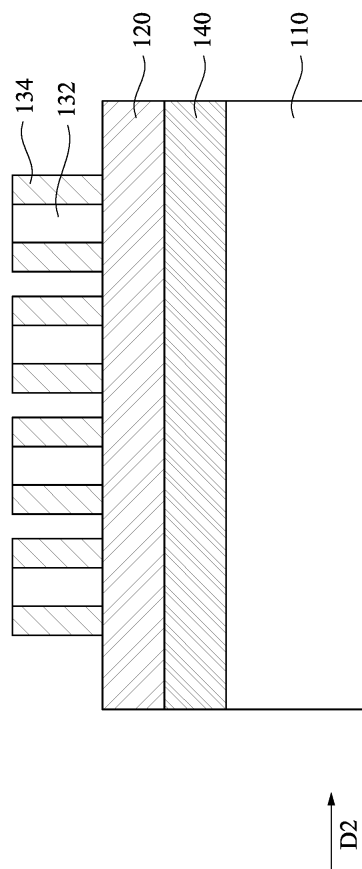
第 1 圖

(5)



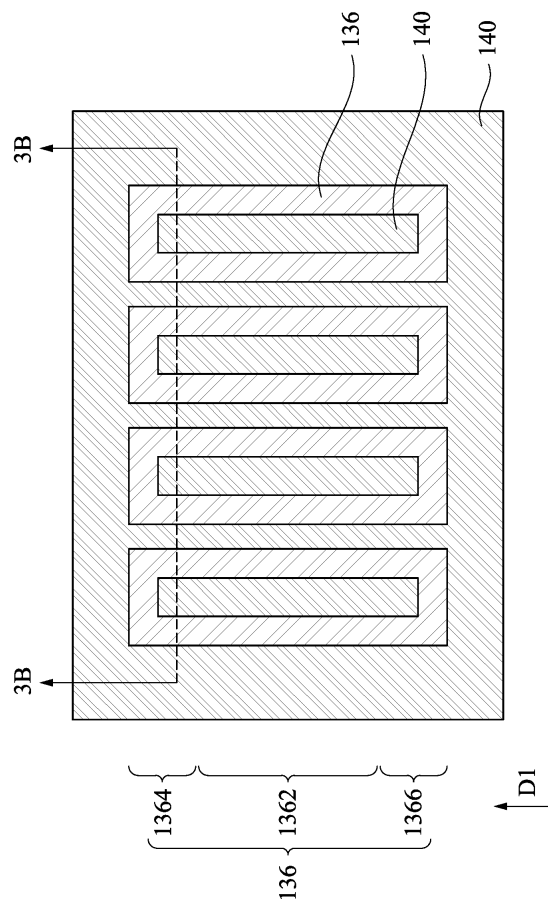
第 2A 圖

(6)



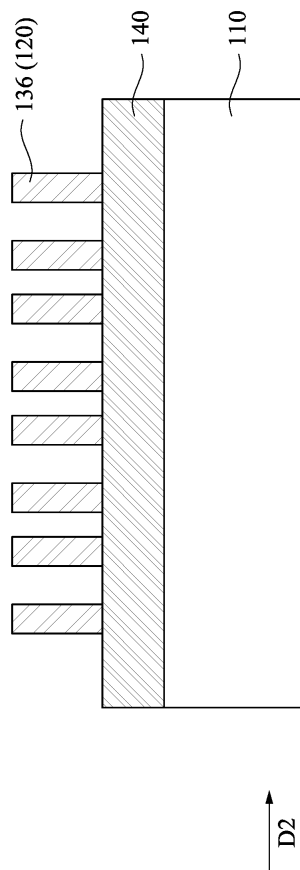
第 2B 圖

(7)



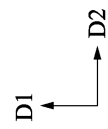
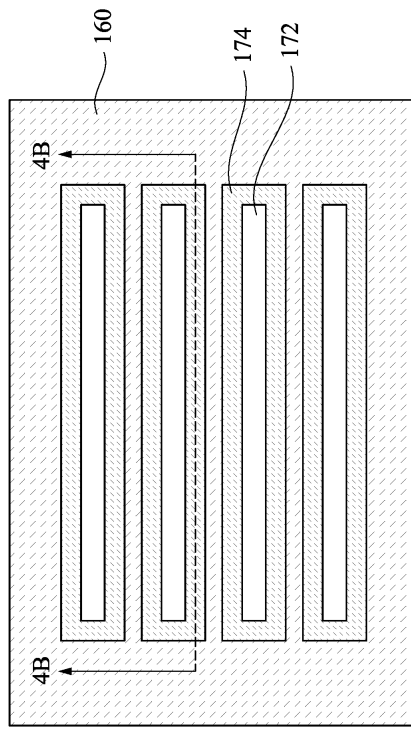
第 3A 圖

(8)

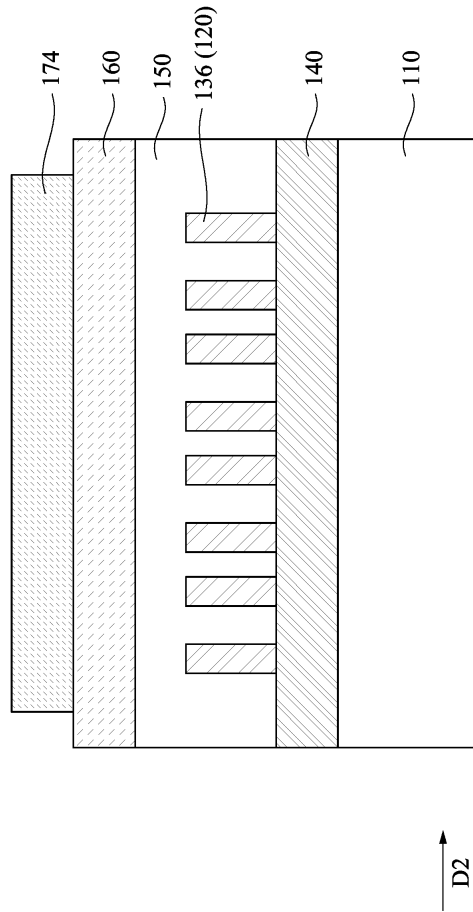


第3B圖

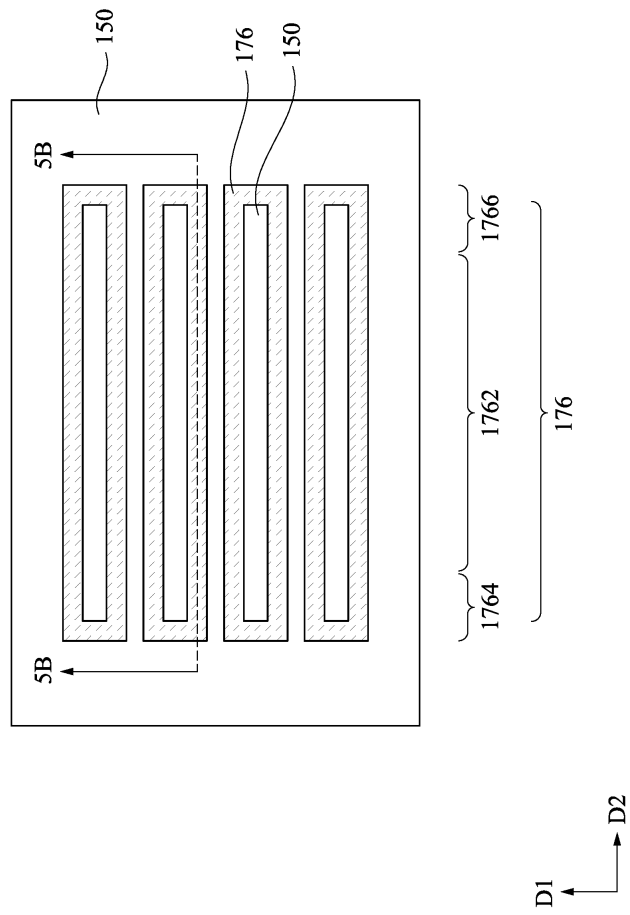
(9)



第 4A 圖

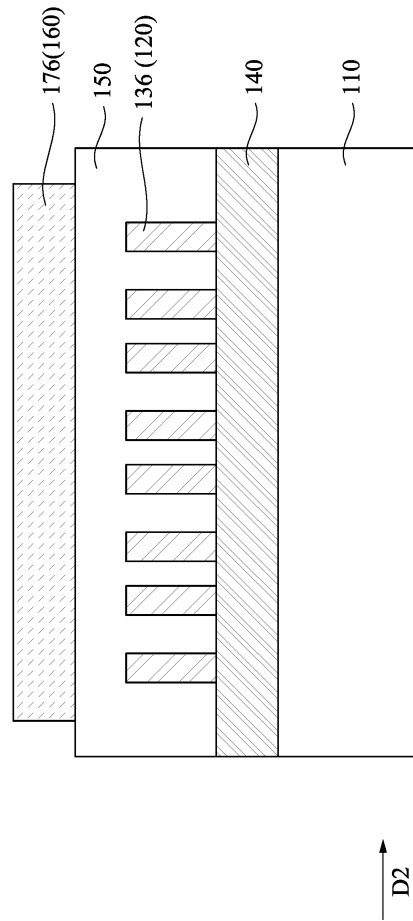


第 4B 圖

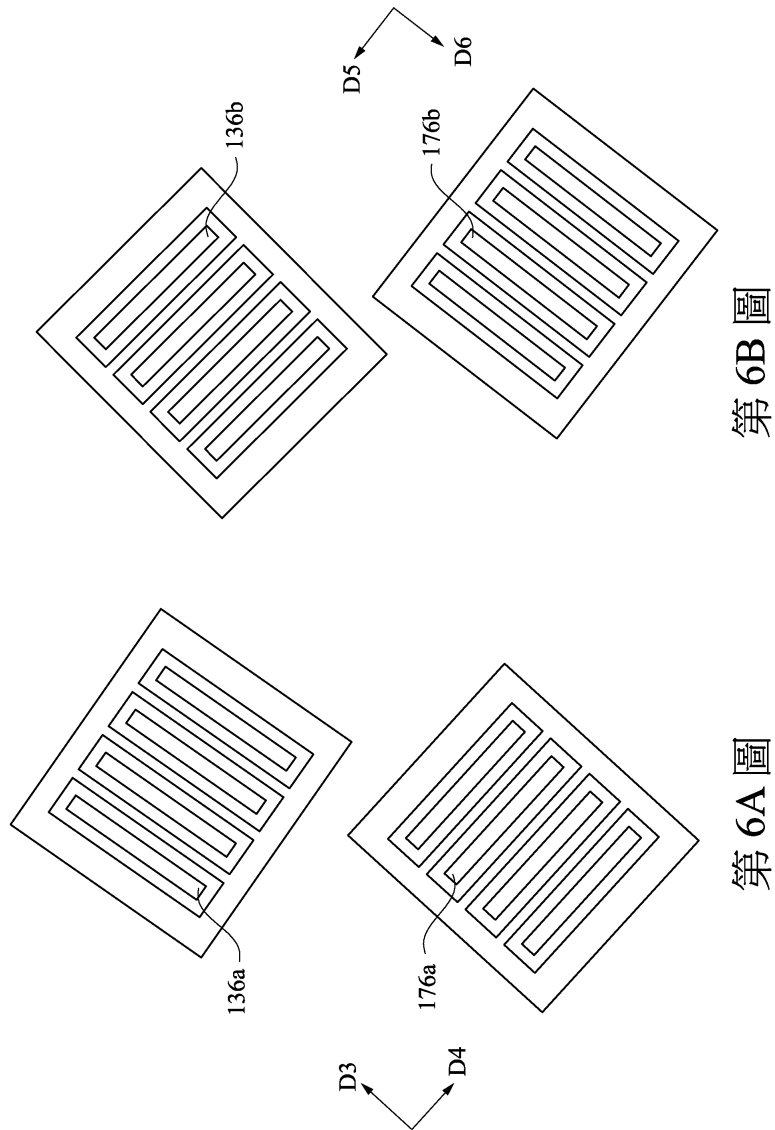


第 5A 圖

(12)

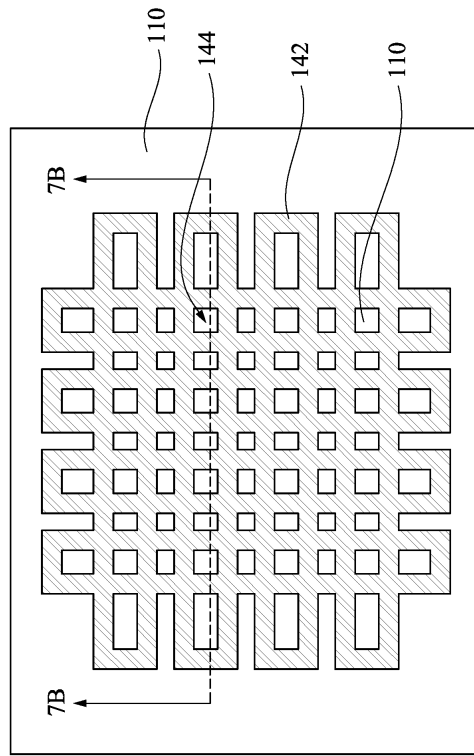


第 5B 圖

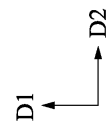
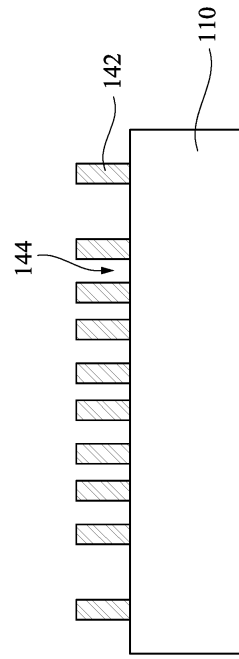


第 6B 圖

第 6A 圖

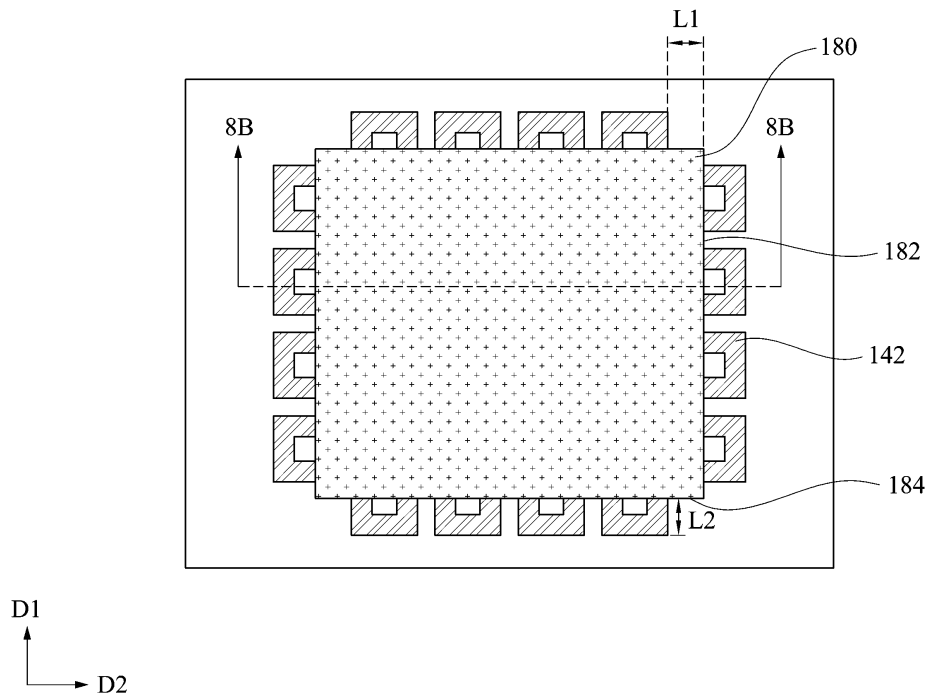


第 7A 圖

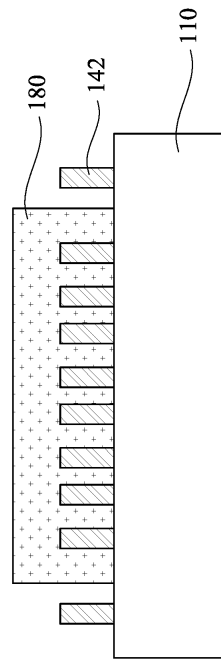


第 7B 圖

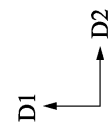
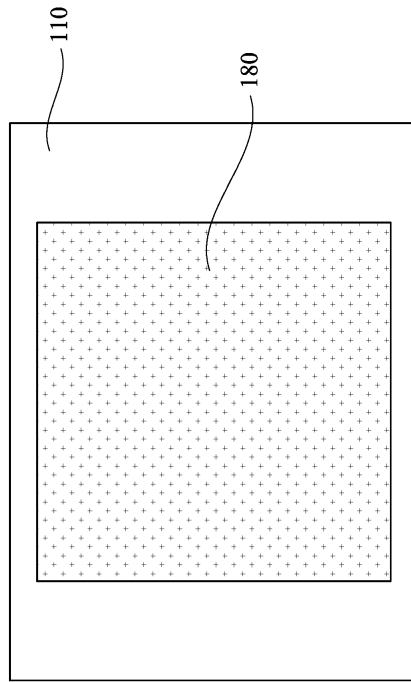
(16)



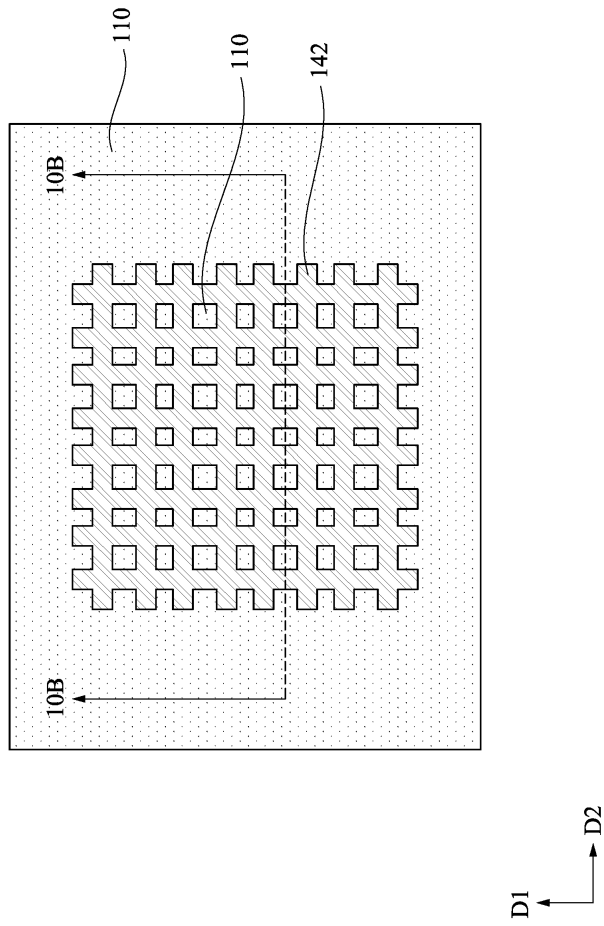
第 8A 圖



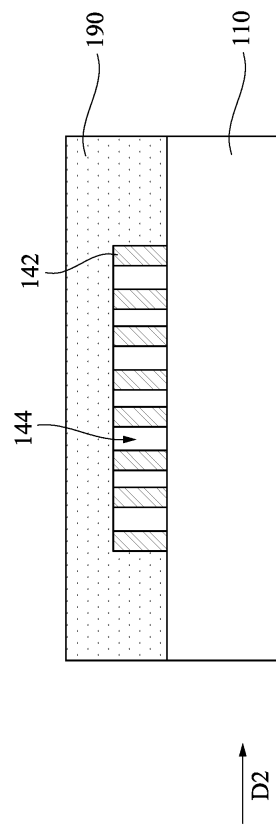
第 8B 圖



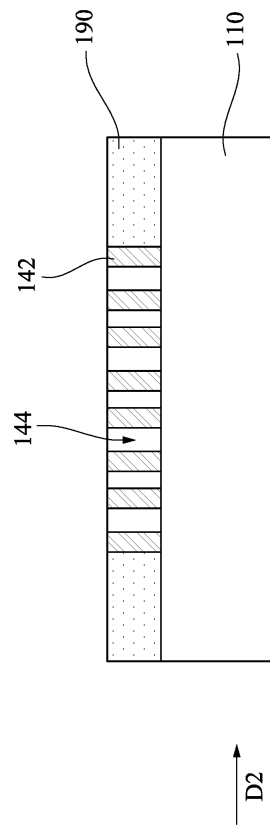
第9圖



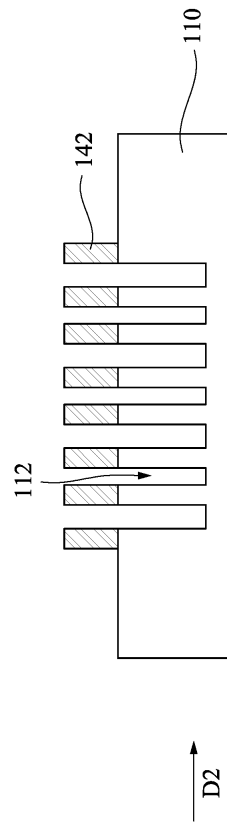
第 10A 圖



第 10B 圖



第 11 圖



第 12 圖