

【11】證書號數：I939195

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl. : *G11C7/18* (2006.01) *G11C8/14* (2006.01)
H10W10/00 (2026.01) *H10P14/40* (2026.01)
H10D62/10 (2025.01) *H10D62/80* (2025.01)

發明

全 49 頁

【54】名稱：具有垂直對齊的位元線接點和通道層的半導體元件

【21】申請案號：114134504

【22】申請日：中華民國 114 (2025) 年 09 月 09 日

【30】優先權：2025/06/06

美國

19/230,374

【72】發明人：姜序 (TW) CHIANG, HSU

【71】申請人：南亞科技股份有限公司

NANYA TECHNOLOGY
CORPORATION

新北市泰山區南林路 98 號

【74】代理人：陳長文；馮博生

【56】參考文獻：

TW I771104B

TW 202420941A

TW 202441706A

TW 202450421A

EP 4514089A1

US 2024/0276709A1

US 2024/0341089A1

審查人員：劉耀允

【57】申請專利範圍

1. 一種半導體元件，包括：
一位元線結構，在一俯視角度中沿著一第一方向延伸；
一位元線接觸點，設置於該位元線結構上；
一通道層，設置於該位元線接觸點上並與該位元線接觸點垂直對齊；以及
複數個字元線結構，設置於該位元線結構上方，在該俯視角度中沿著垂直於該第一方向的一第二方向延伸，並橫向圍繞該通道層的第一側壁，
其中該位元線結構包括：
一位元線導電層，設置於該位元線接觸點下方；以及
一位元線隔離層，圍繞該位元線導電層的側壁和一下表面。
2. 如請求項 1 所述的半導體元件，其中該通道層包括銻銲鋅氧化物。
3. 如請求項 2 所述的半導體元件，更包括一位元線覆蓋層，設置於該位元線結構與該複數個字元線結構之間，其中該位元線覆蓋層電性隔離該位元線結構與該複數個字元線結構。
4. 如請求項 3 所述的半導體元件，其中該位元線導電層的一高度與該位元線隔離層的一高度的一比值介於約 15%與約 90%之間。
5. 如請求項 3 所述的半導體元件，更包括一電容器結構，設置於該通道層上。
6. 如請求項 5 所述的半導體元件，其中該位元線接觸點、該通道層和該電容器結構在拓樸上對齊。
7. 如請求項 6 所述的半導體元件，其中該複數個字元線結構分別包括：
一內字元線介電層，設置於該通道層的該第一側壁上；

一字元線導電層，橫向設置於該內字元線介電層上並透過該內字元線介電層與該通道層電性隔離；以及

一外字元線介電層，橫向設置於該字元線導電層上。

8. 如請求項 6 所述的半導體元件，更包括複數個分隔介電層，橫向設置於該通道層的第二側壁上並設置於該複數個字元線結構之間。
9. 如請求項 8 所述的半導體元件，更包括一字元線覆蓋層，覆蓋該複數個字元線結構、該複數個分隔介電層和該位元線覆蓋層。
10. 如請求項 7 所述的半導體元件，其中該外字元線介電層和該內字元線介電層包括相同材料。
11. 如請求項 7 所述的半導體元件，其中該外字元線介電層和該內字元線介電層包括不同材料。
12. 如請求項 9 所述的半導體元件，其中該位元線接觸點的一上表面和該複數個字元線結構的一下表面大致共面。

圖式簡單說明

參閱實施方式與申請專利範圍合併考量圖式時，可得以更全面了解本申請案之揭示內容，圖式中相同的元件符號係指相同的元件。

圖 1 為流程圖，例示本揭露一實施例之半導體元件的製造方法。

圖 2 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 3 至圖 6 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 2 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 7 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 8 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 7 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 9 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 10 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 9 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 11 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 12 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 11 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 13 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 14 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 13 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 15 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 16 和圖 17 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 15 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 18 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 19 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 18 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 20 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 21 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 20 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 22 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 23 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 22 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 24 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 25 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 24 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 26 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 27 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 26 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 28 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 29 和圖 30 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 28 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 31 為示意圖，例示本揭露一實施例之中間半導體元件的俯視圖。

圖 32 為示意圖，例示本揭露一實施例的半導體元件的部分製造流程中沿著圖 31 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 33 為流程圖，例示本揭露另一實施例之半導體元件的製造方法。

圖 34 為示意圖，例示本揭露另一實施例之製造半導體元件的部分流程的剖面圖。

圖 35 為示意圖，例示本揭露另一實施例之中間半導體元件的俯視圖。

圖 36 為示意圖，例示本揭露另一實施例的半導體元件的部分製造流程中沿著圖 35 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 37 為示意圖，例示本揭露另一實施例之中間半導體元件的俯視圖。

圖 38 為示意圖，例示本揭露另一實施例的半導體元件的部分製造流程中沿著圖 37 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 39 為示意圖，例示本揭露另一實施例之中間半導體元件的俯視圖。

圖 40 為示意圖，例示本揭露另一實施例的半導體元件的部分製造流程中沿著圖 39 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 41 為示意圖，例示本揭露另一實施例之中間半導體元件的俯視圖。

圖 42 為示意圖，例示本揭露另一實施例的半導體元件的部分製造流程中沿著圖 41 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 43 為示意圖，例示本揭露另一實施例之中間半導體元件的俯視圖。

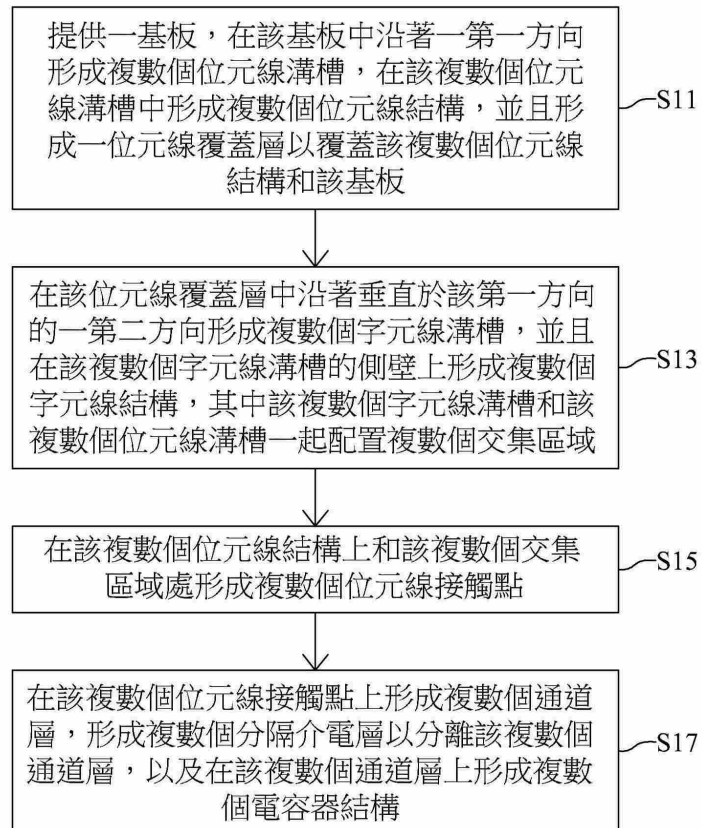
圖 44 為示意圖，例示本揭露另一實施例的半導體元件的部分製造流程中沿著圖 43 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

圖 45 為示意圖，例示本揭露另一實施例之中間半導體元件的俯視圖。

圖 46 為示意圖，例示本揭露另一實施例的半導體元件的部分製造流程中沿著圖 45 之切線 A-A'、B-B'、C-C'和 D-D'取得的剖面圖。

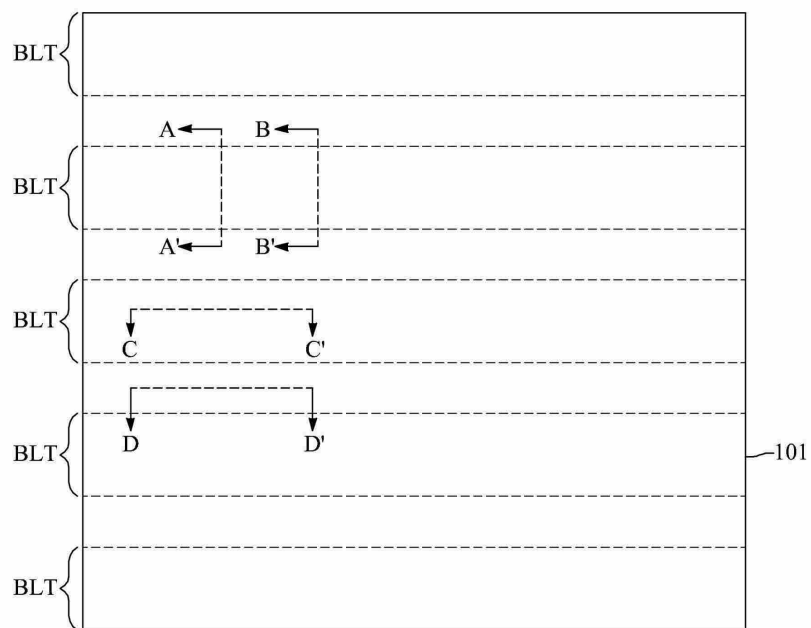
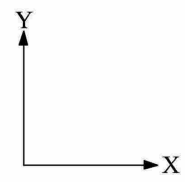
(4)

10



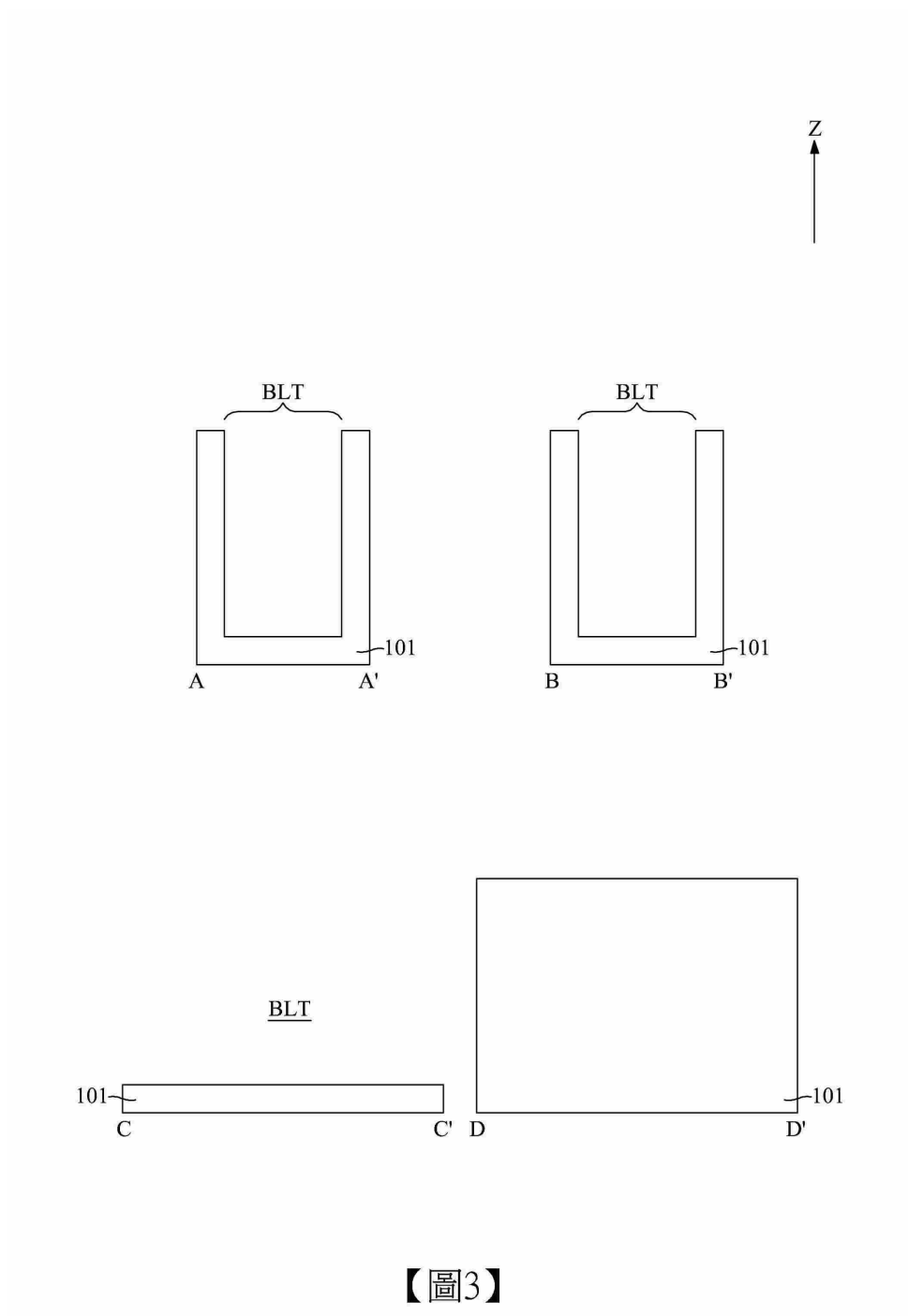
【圖1】

(5)



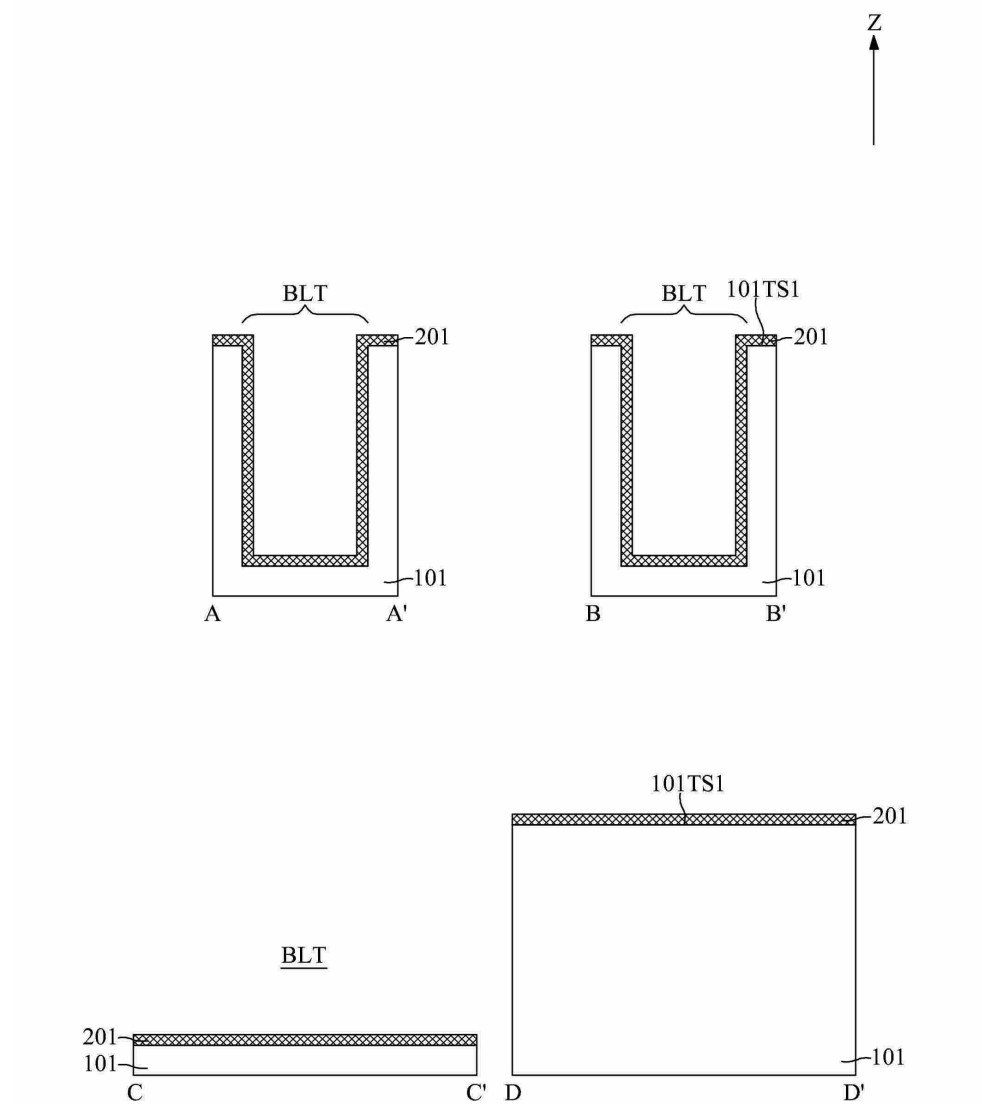
【圖2】

(6)



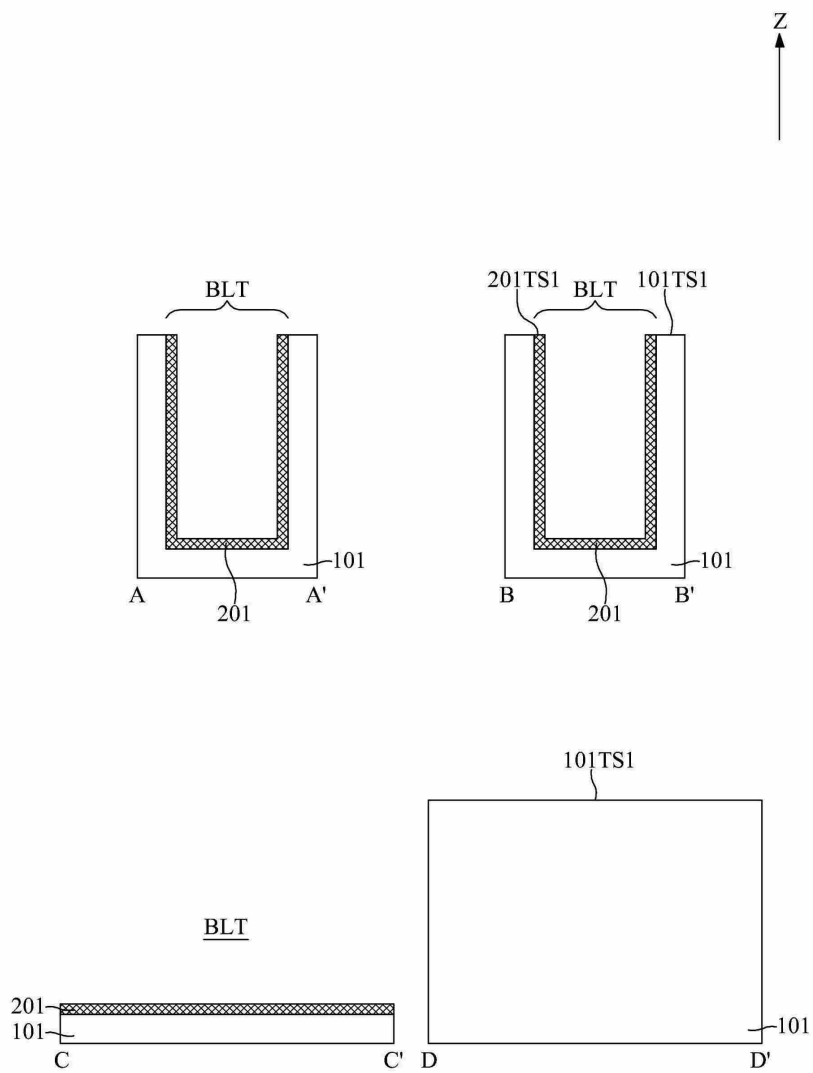
【圖3】

(7)



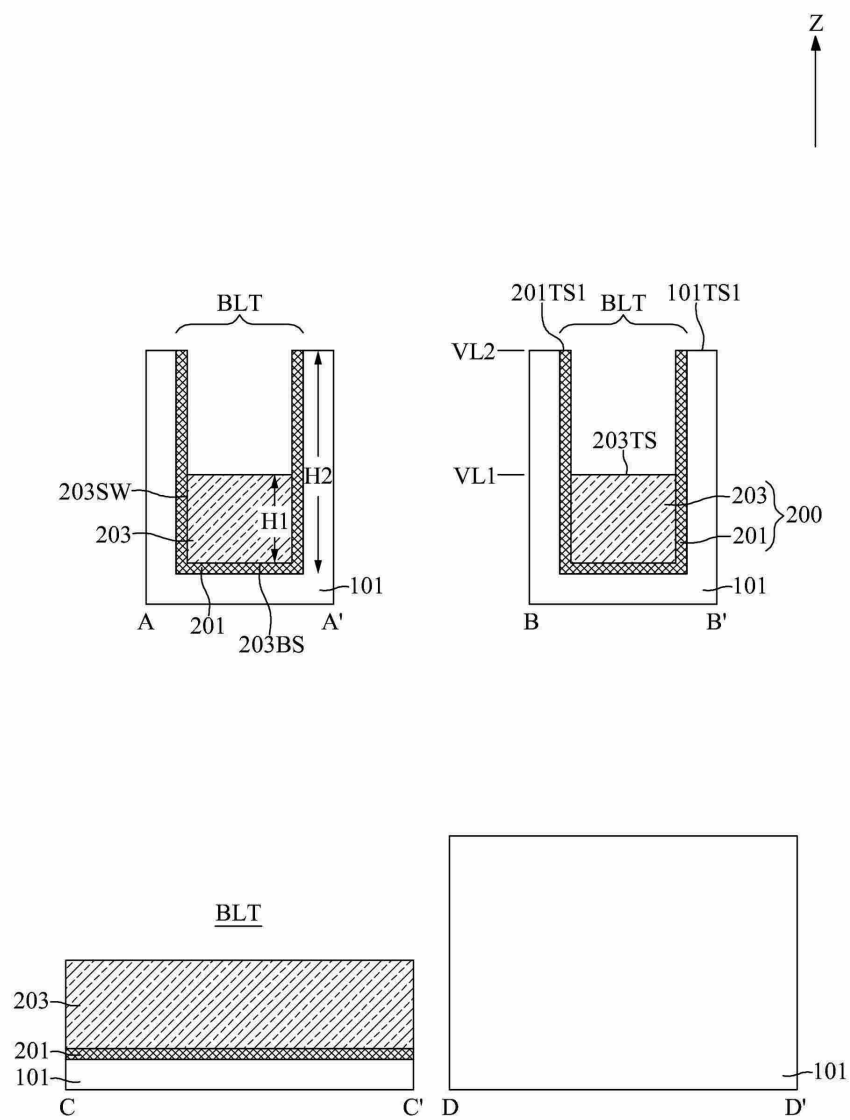
【圖4】

(8)



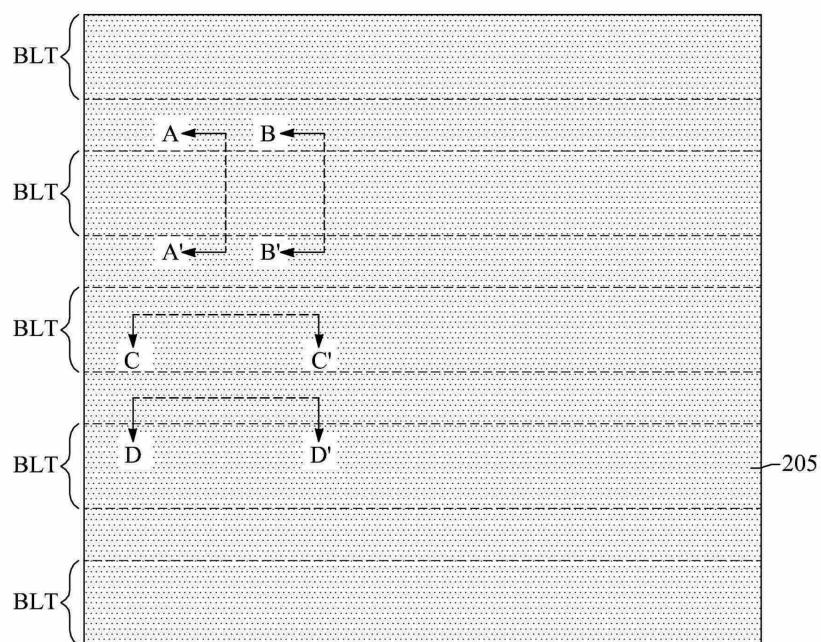
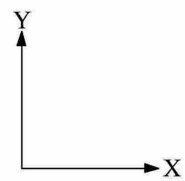
【圖5】

(9)



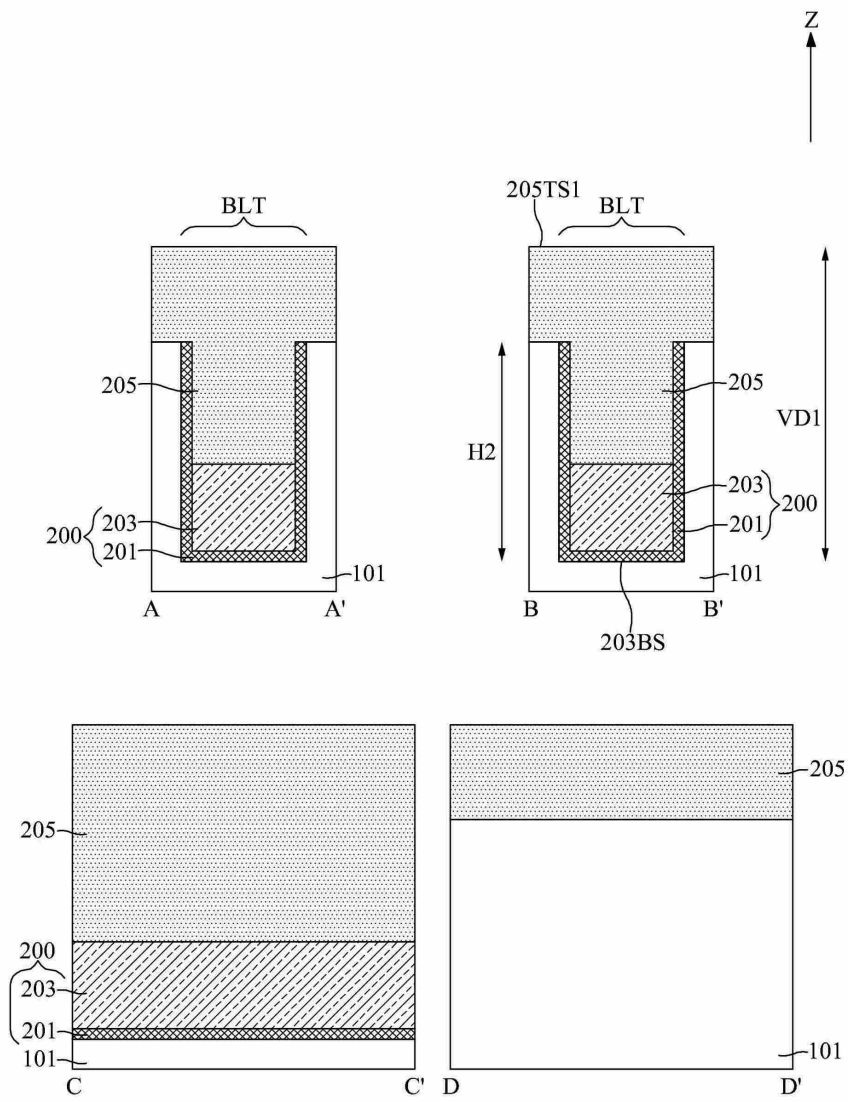
【圖6】

(10)



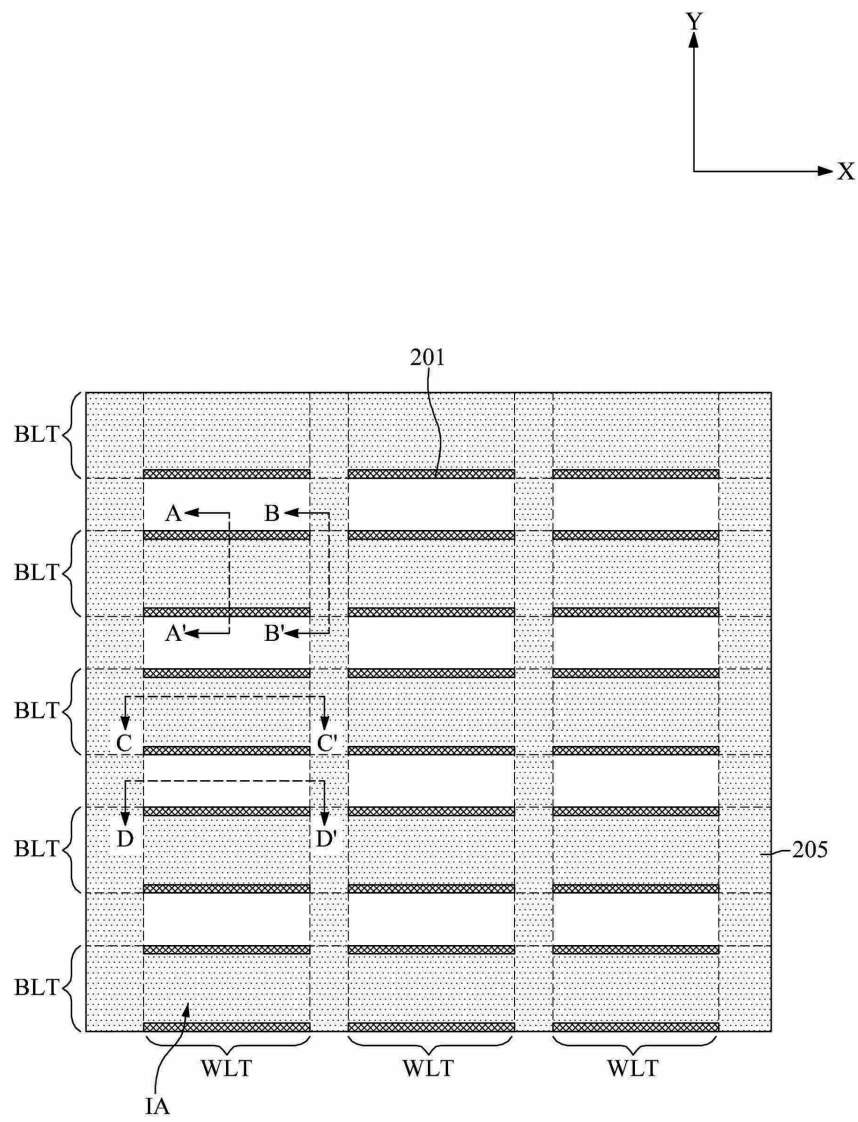
【圖7】

(11)

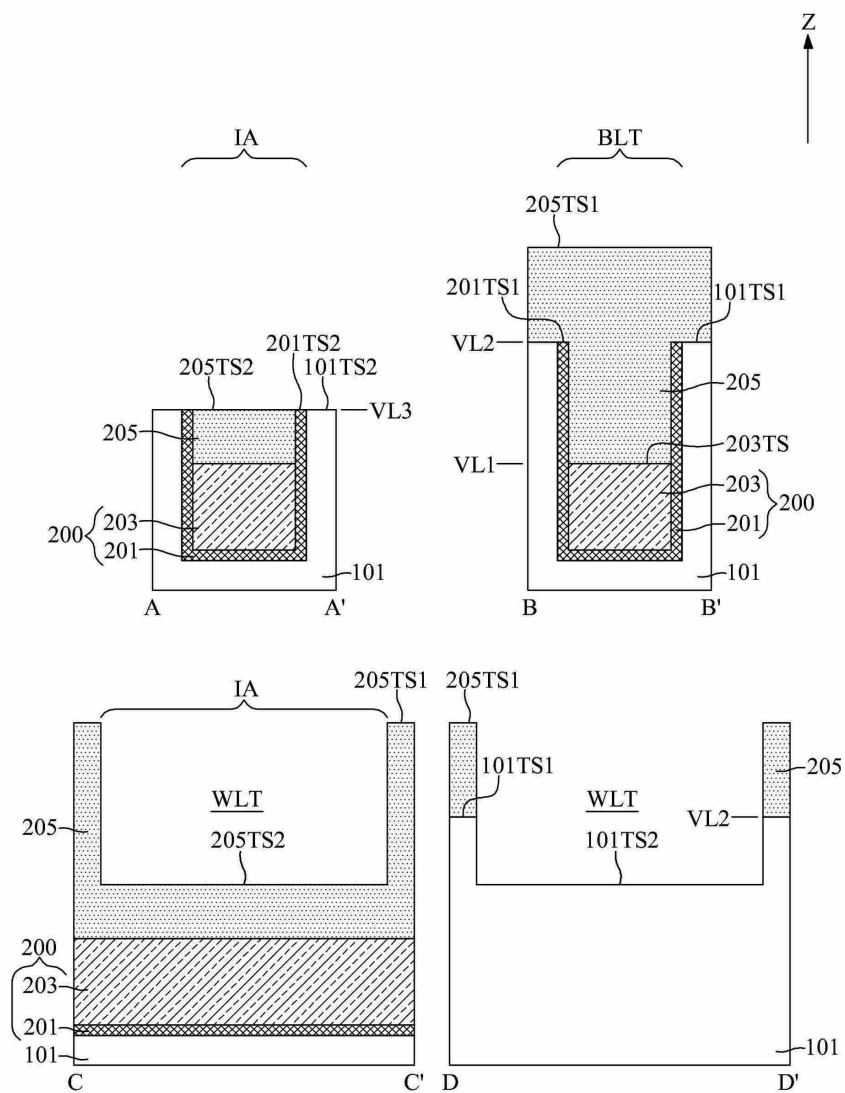


【圖8】

(12)

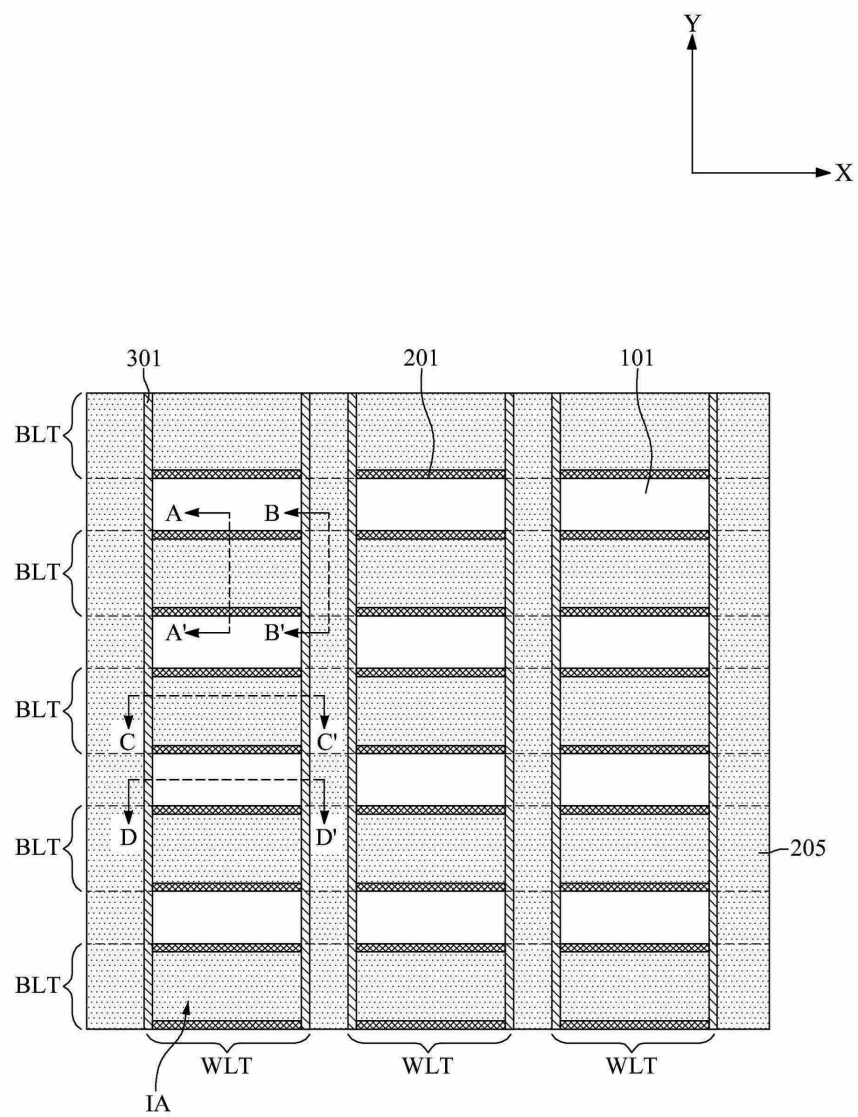


【圖9】



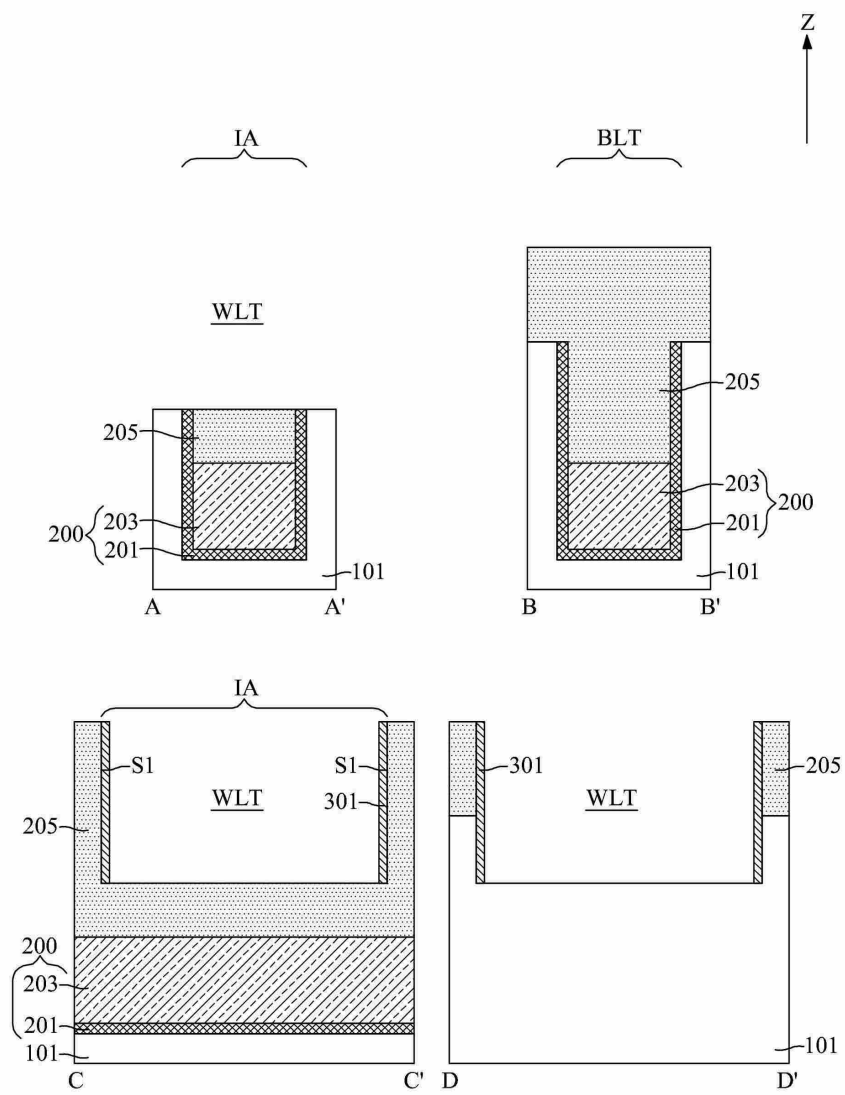
【圖10】

(14)



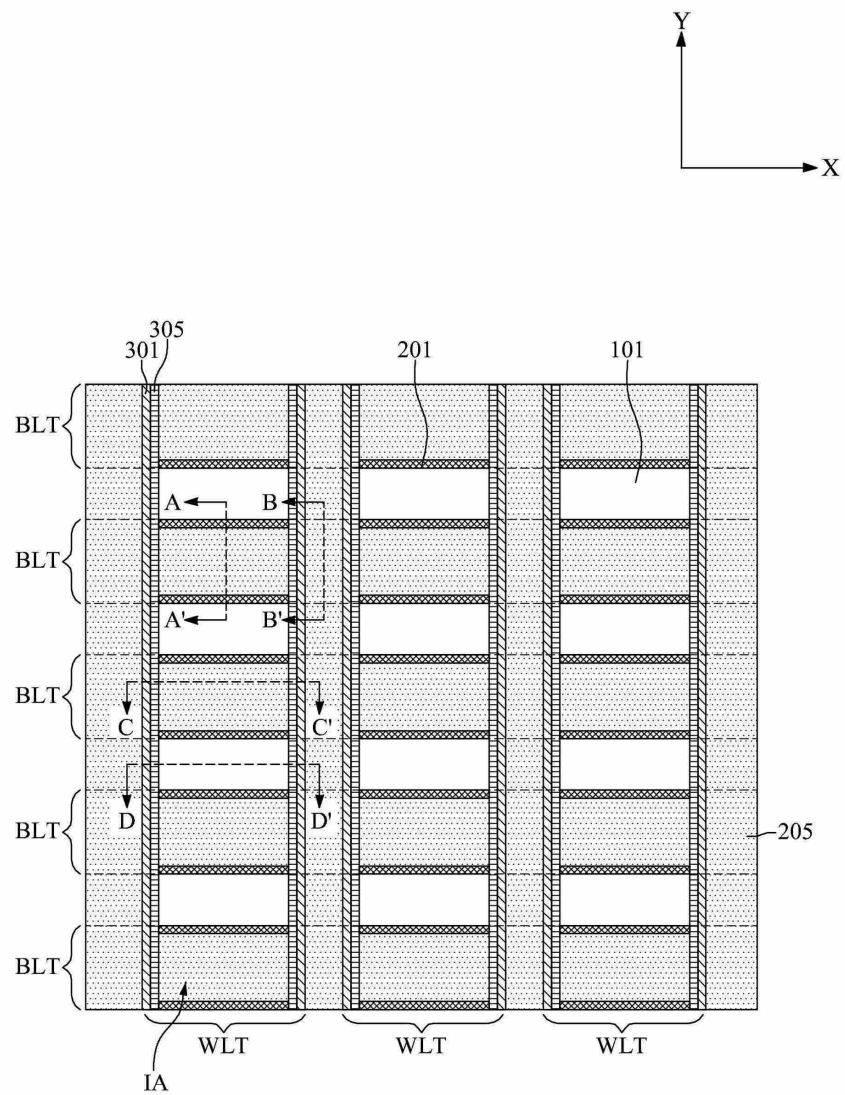
【圖11】

(15)

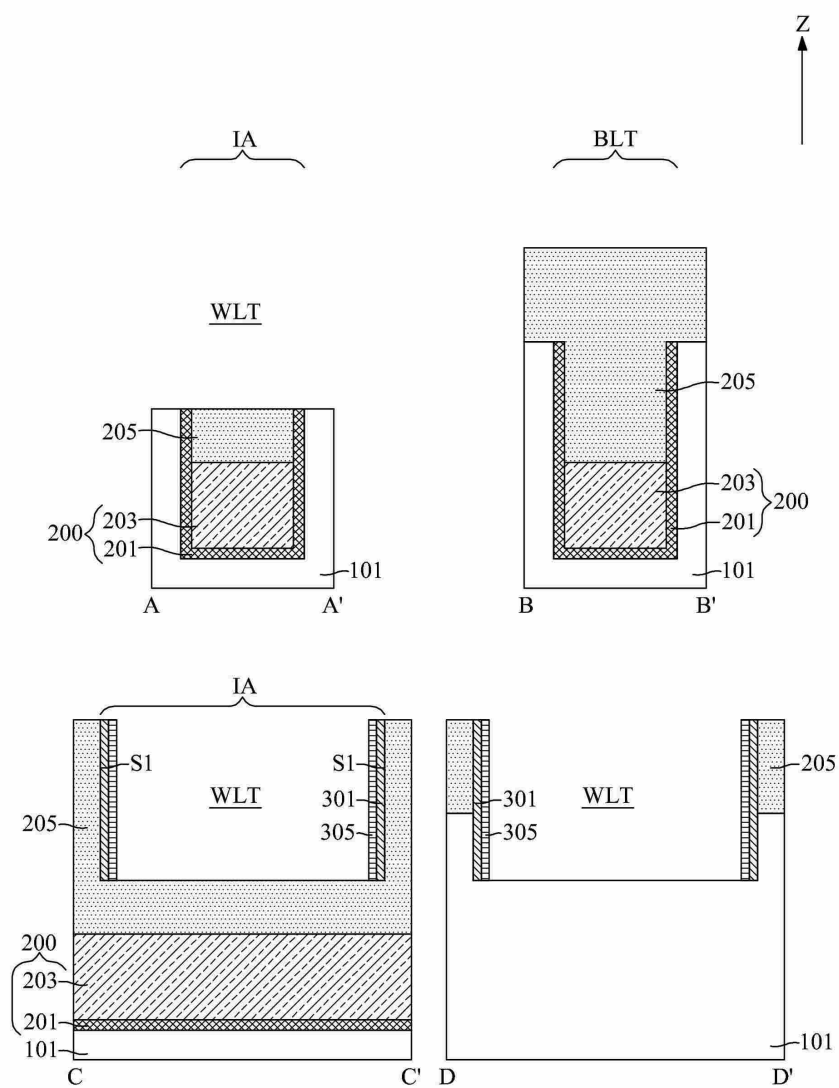


【圖12】

(16)

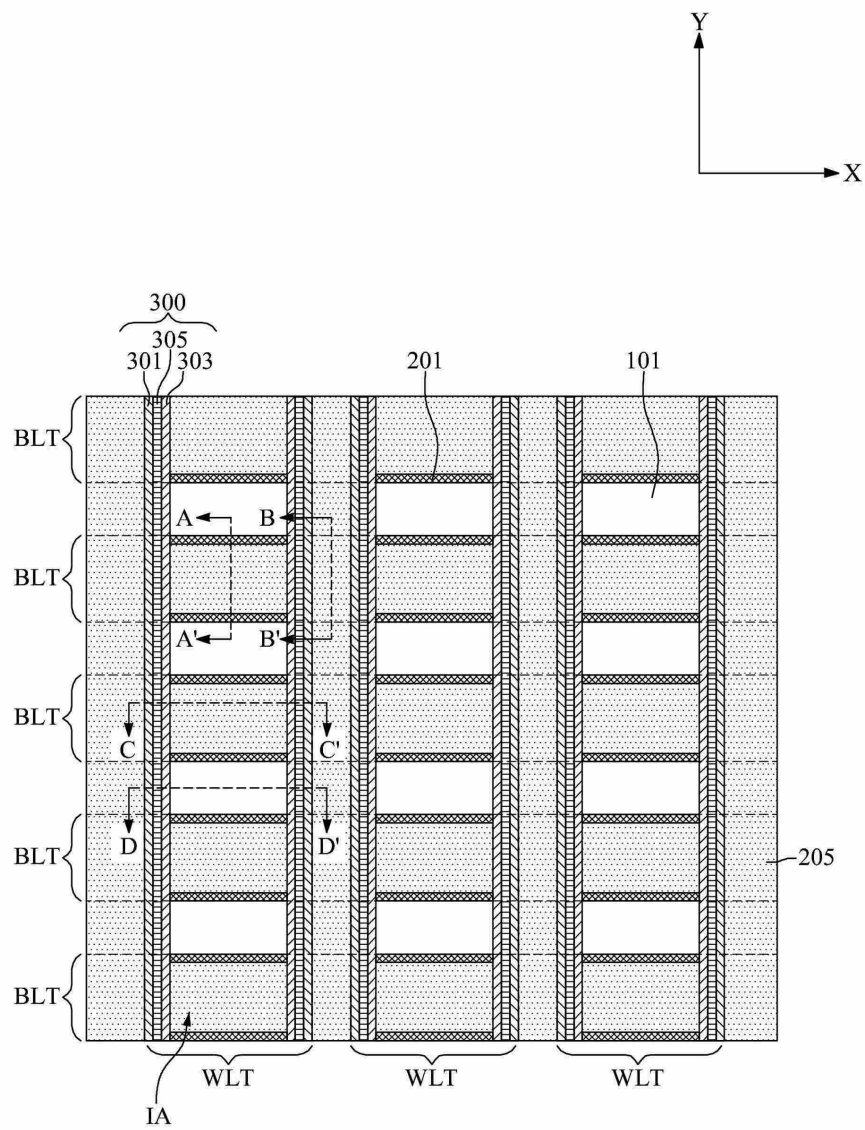


【圖13】



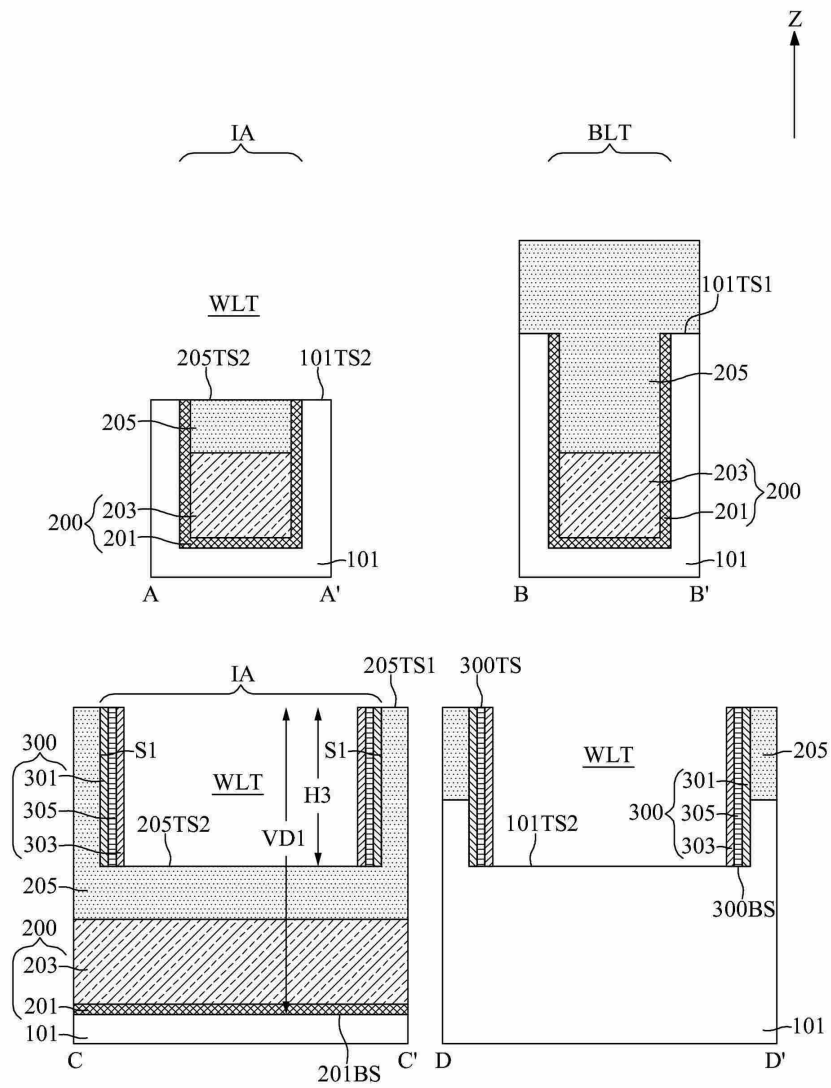
【圖14】

(18)

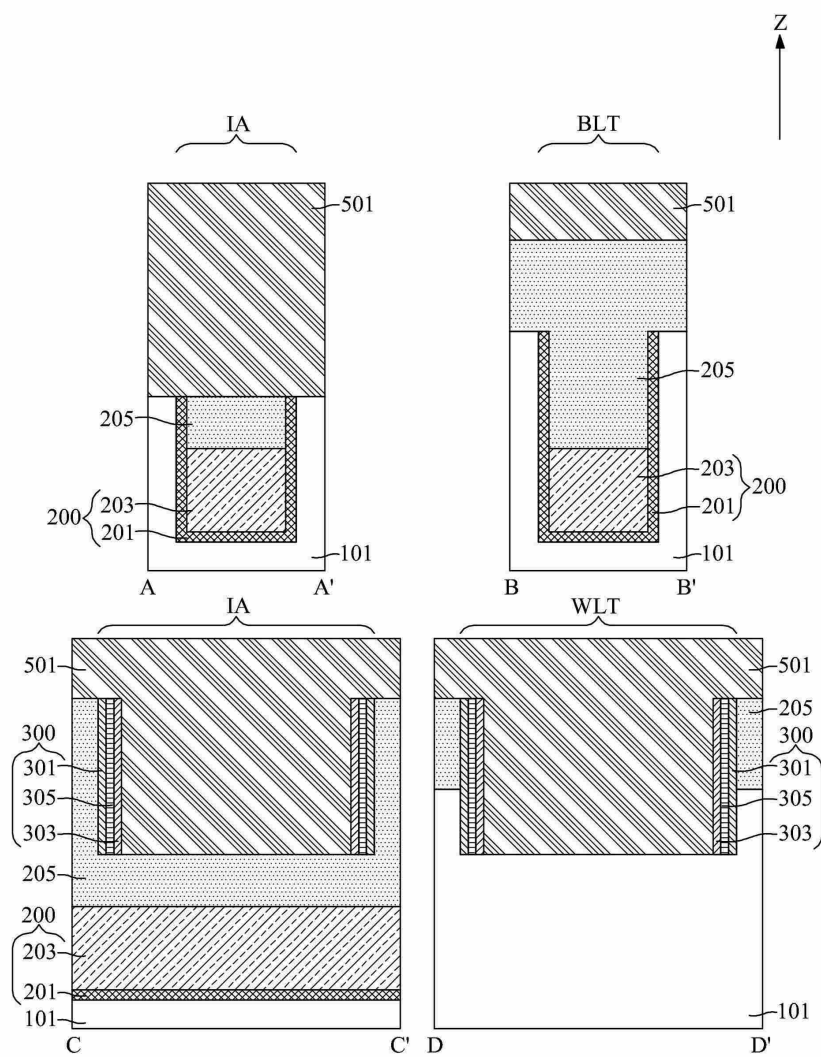


【圖15】

(19)

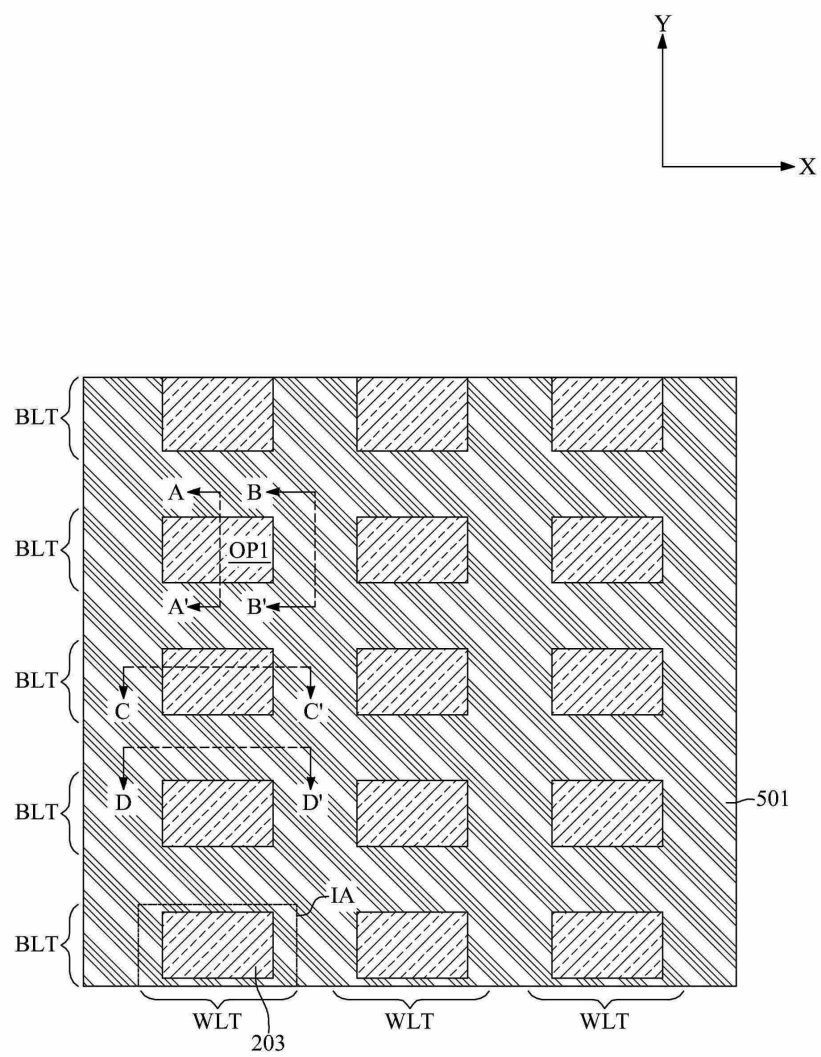


【圖16】

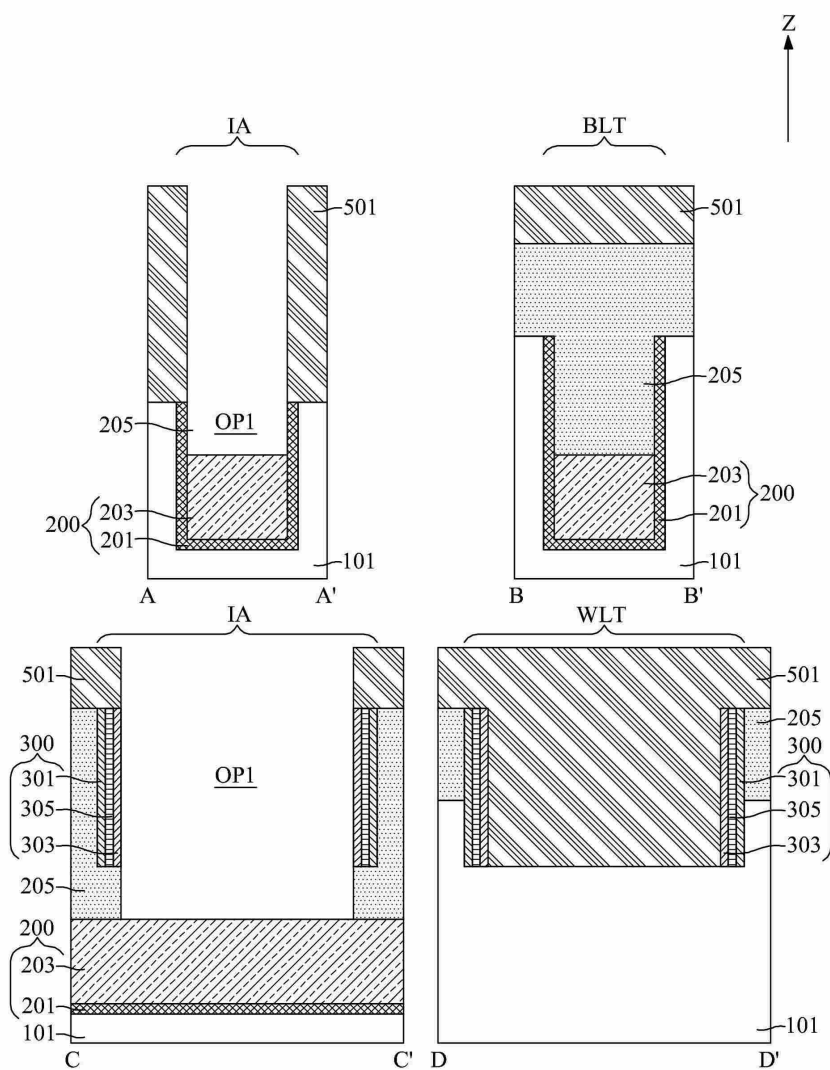


【圖17】

(21)

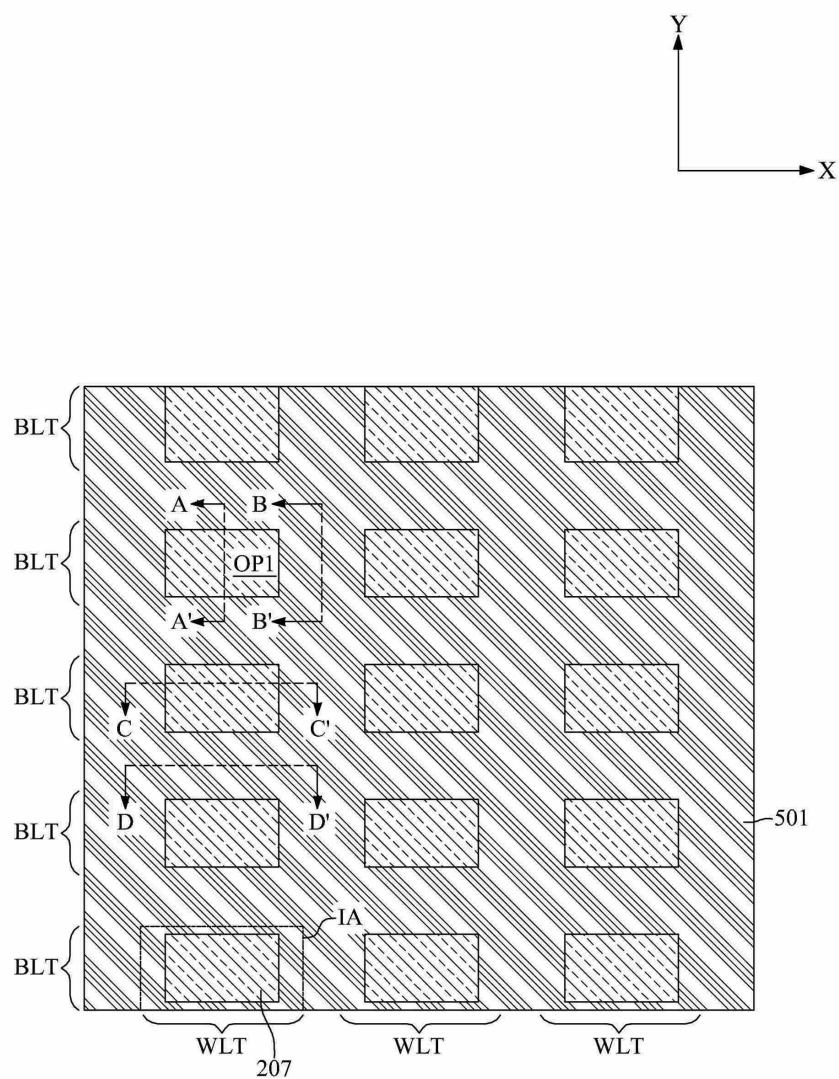


【圖18】

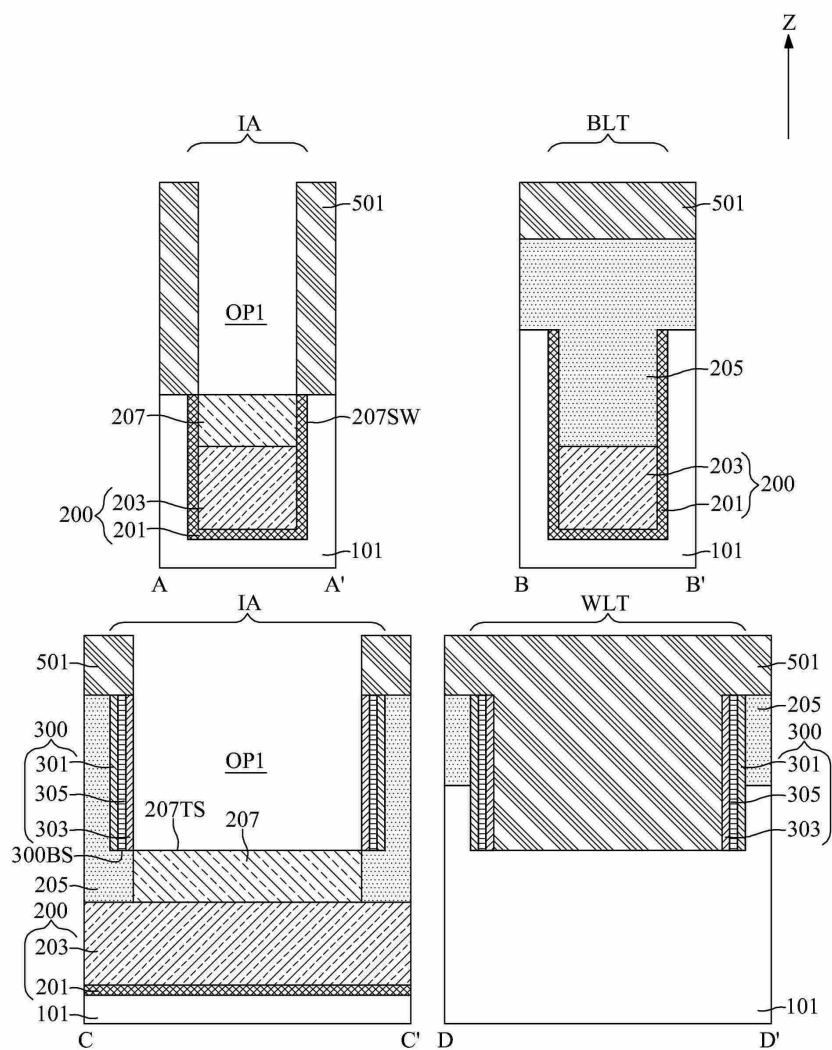


【圖19】

(23)

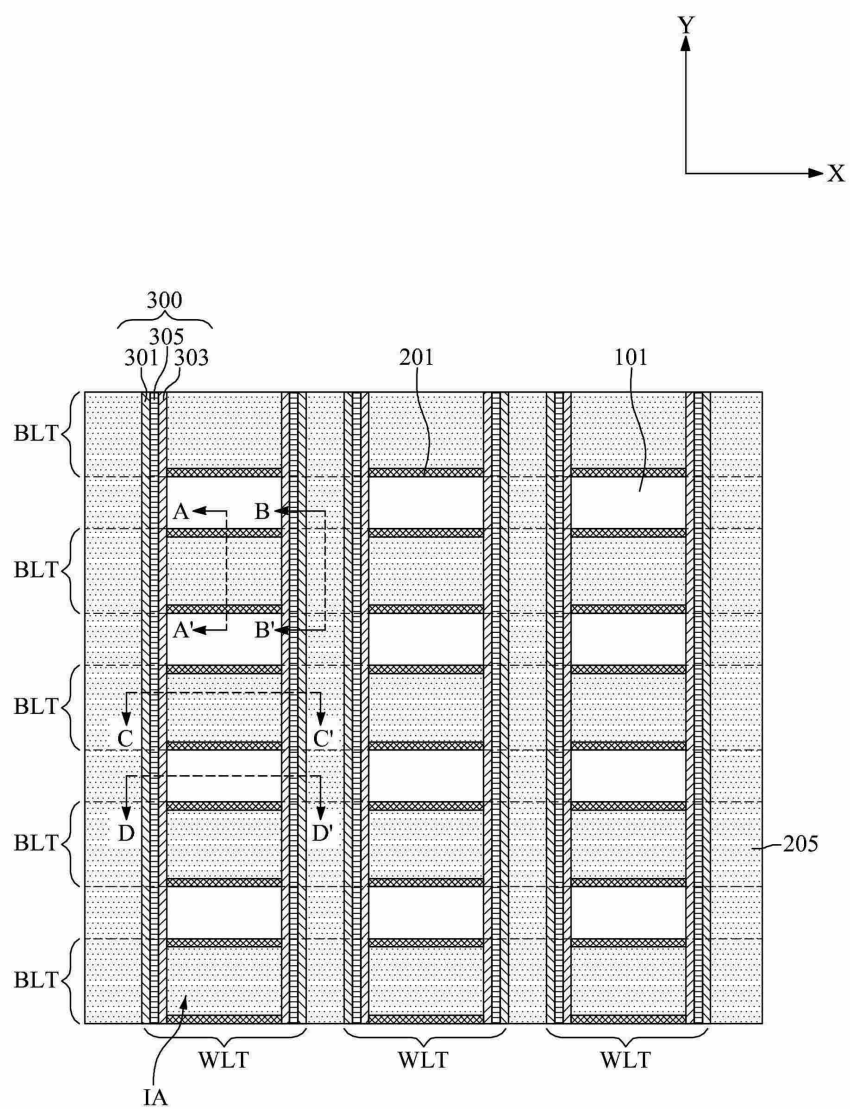


【圖20】



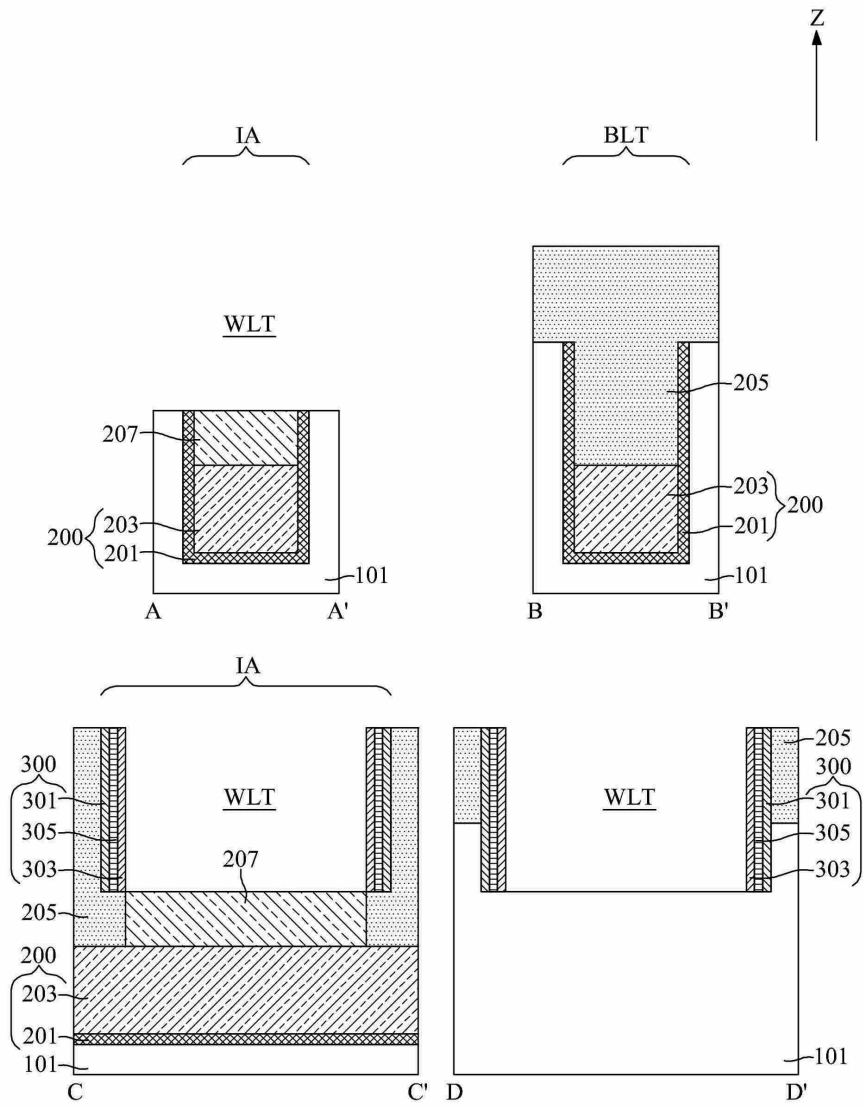
【圖21】

(25)



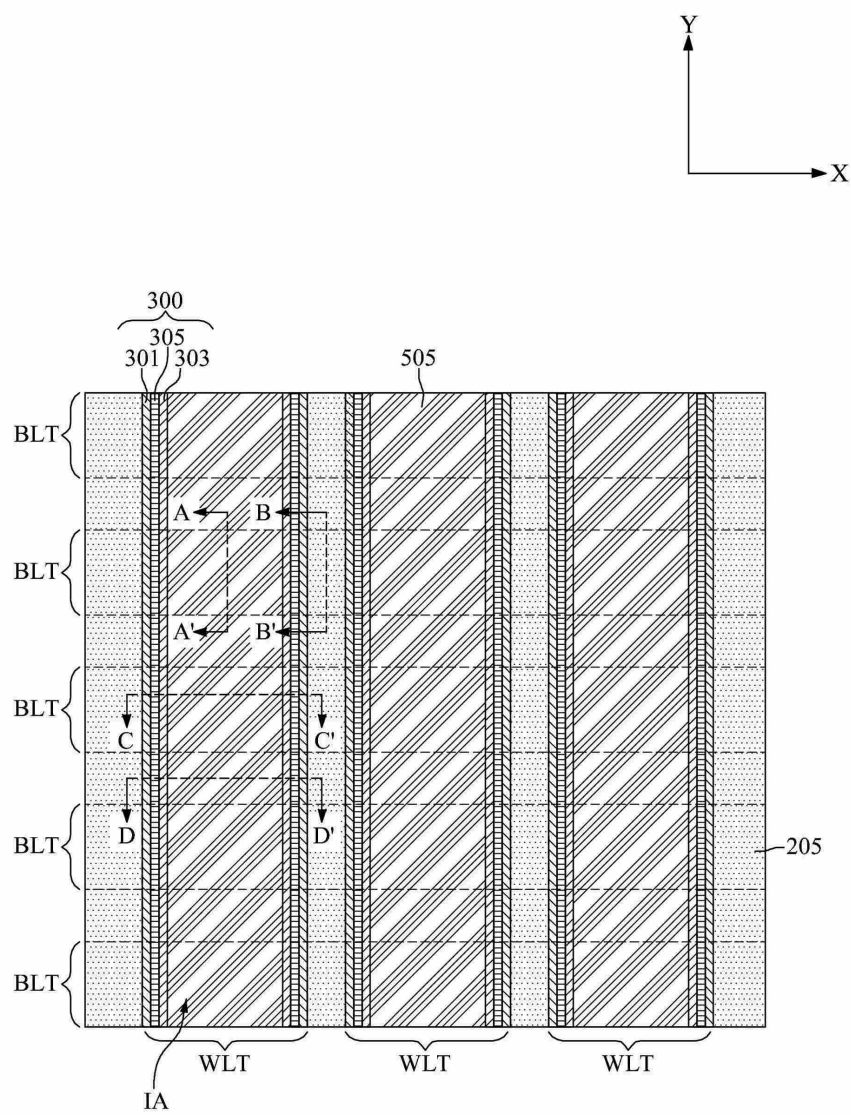
【圖22】

(26)



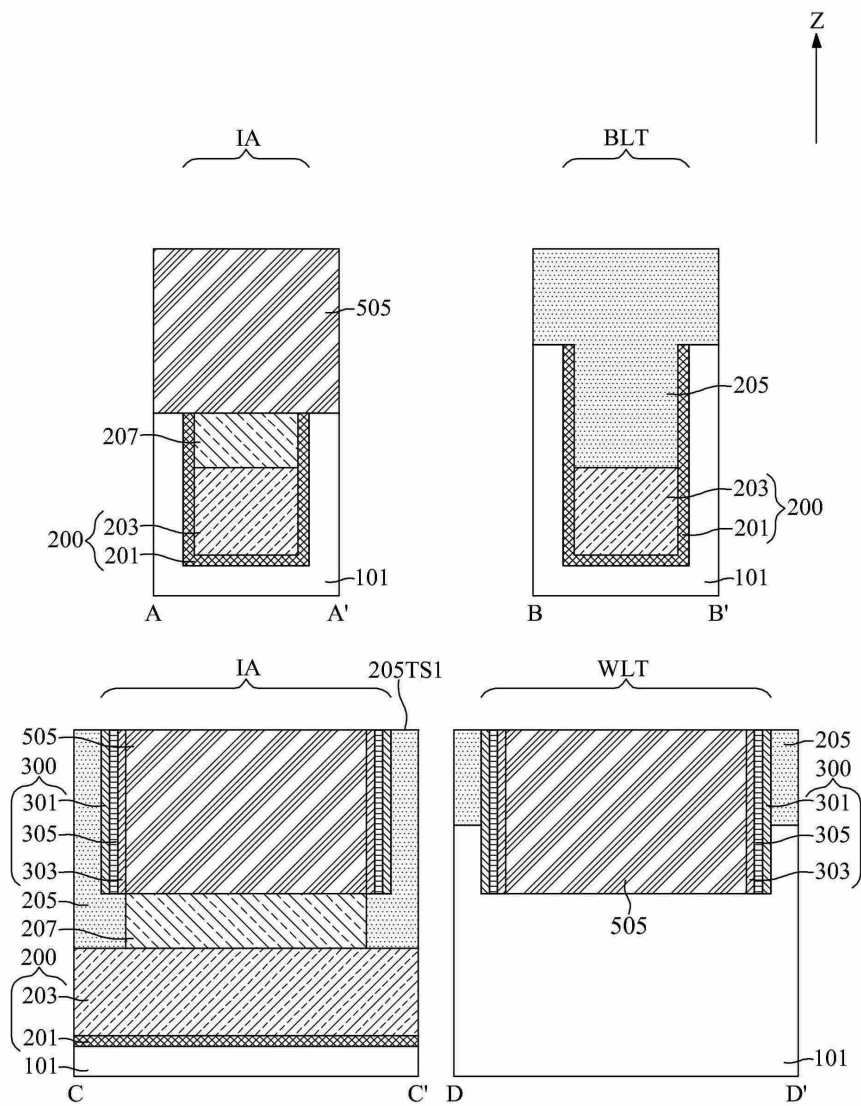
【圖23】

(27)

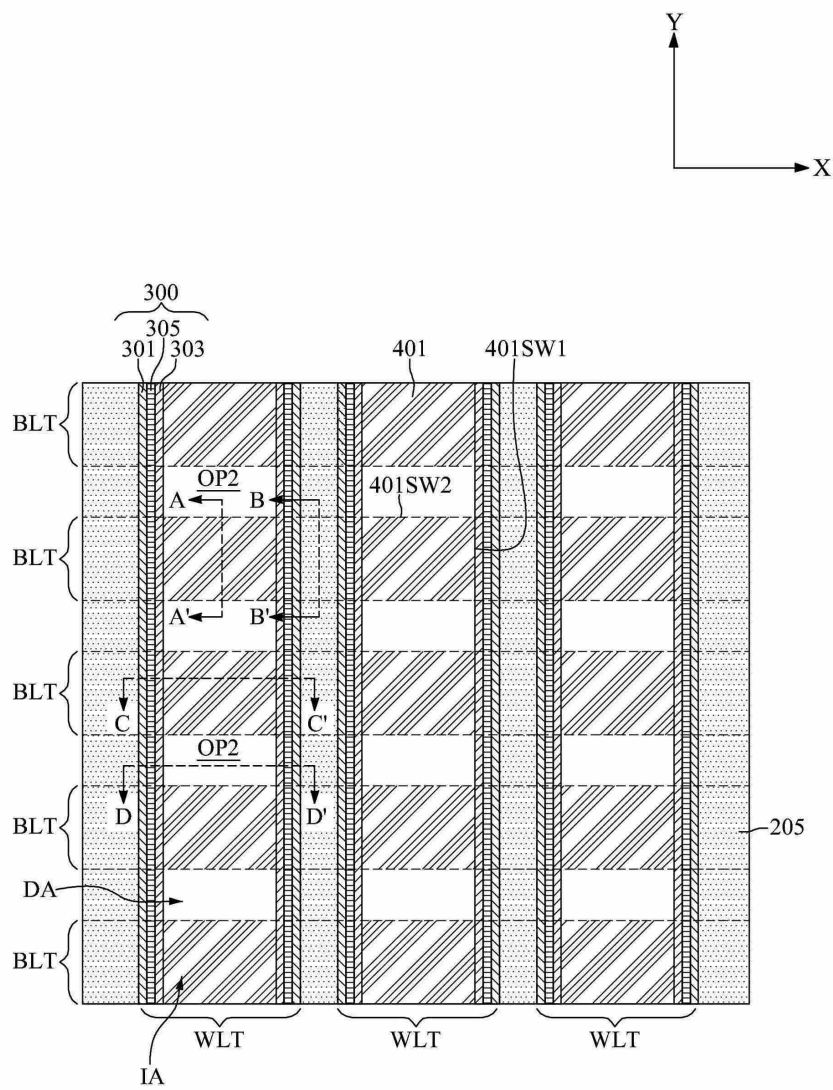


【圖24】

(28)

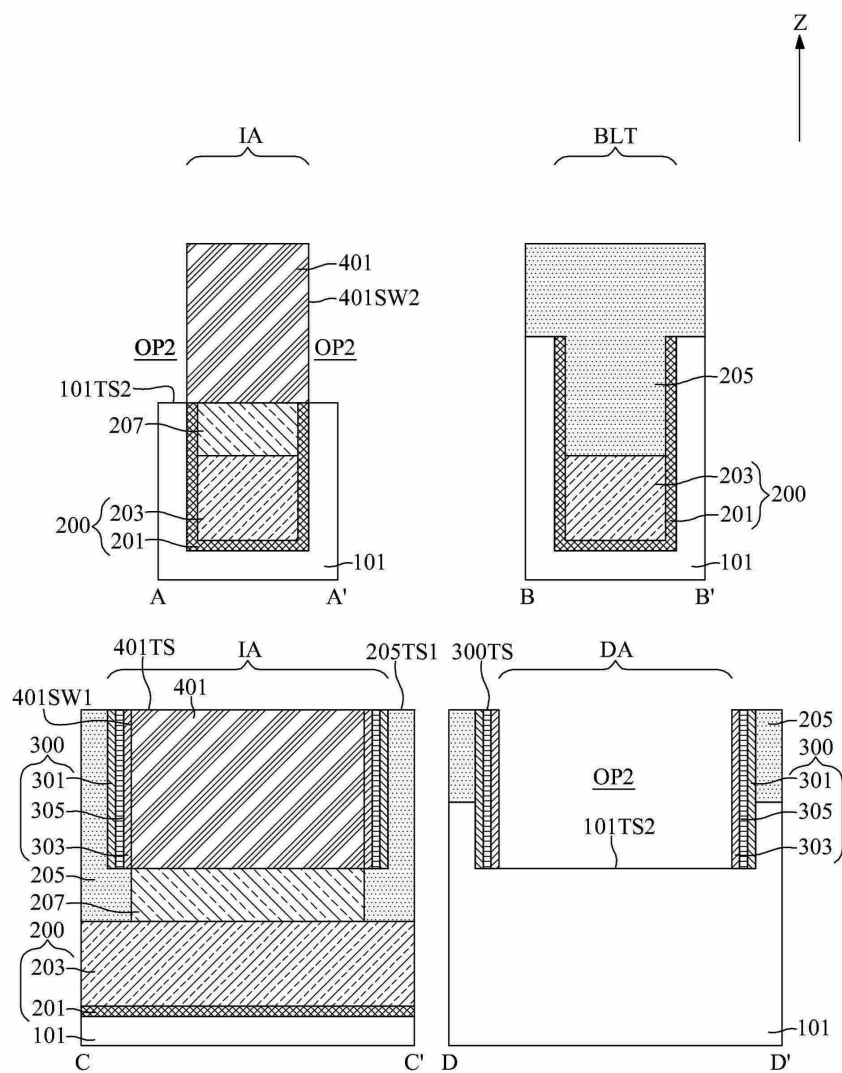


【圖25】



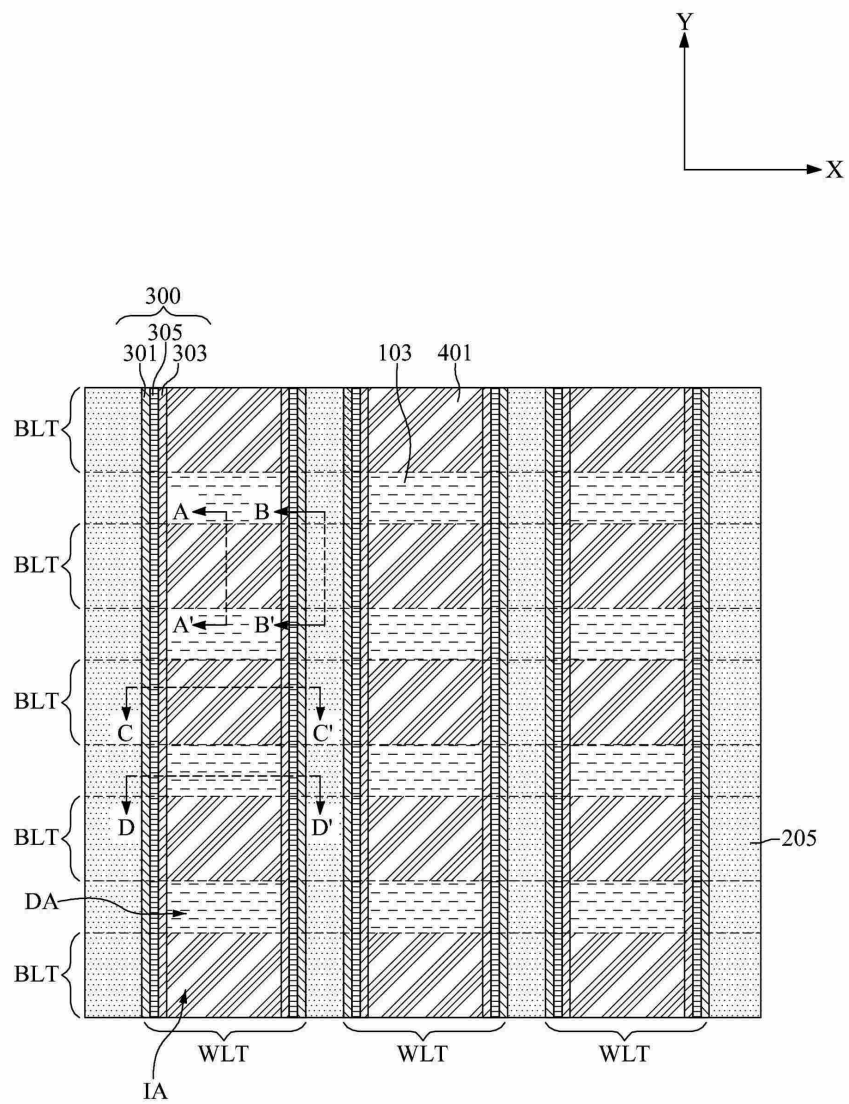
【圖26】

(30)

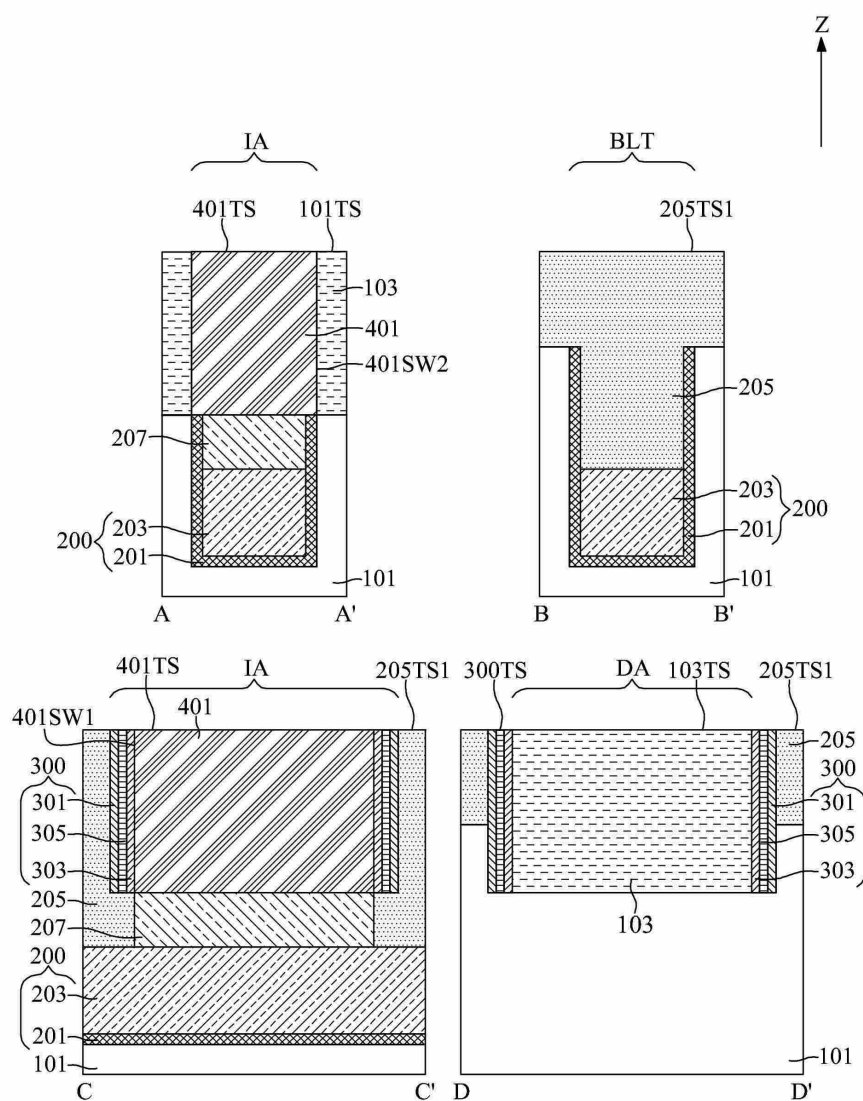


【圖27】

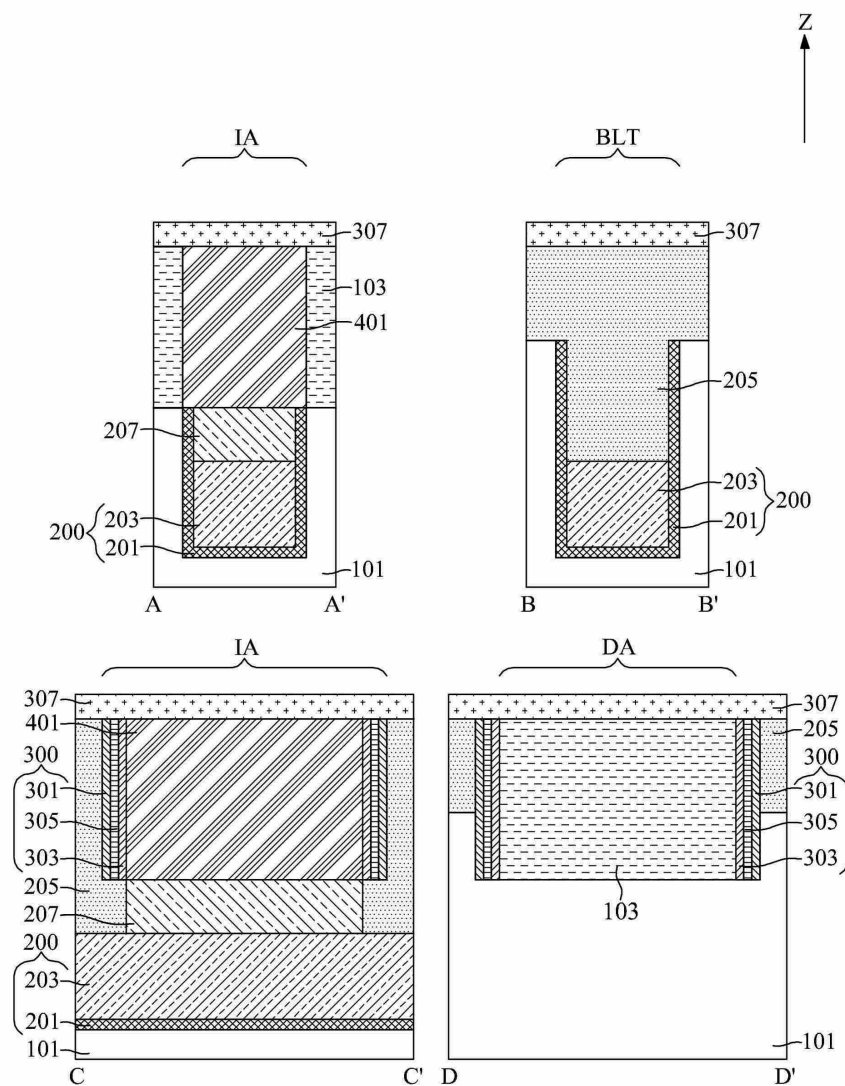
(31)



【圖28】

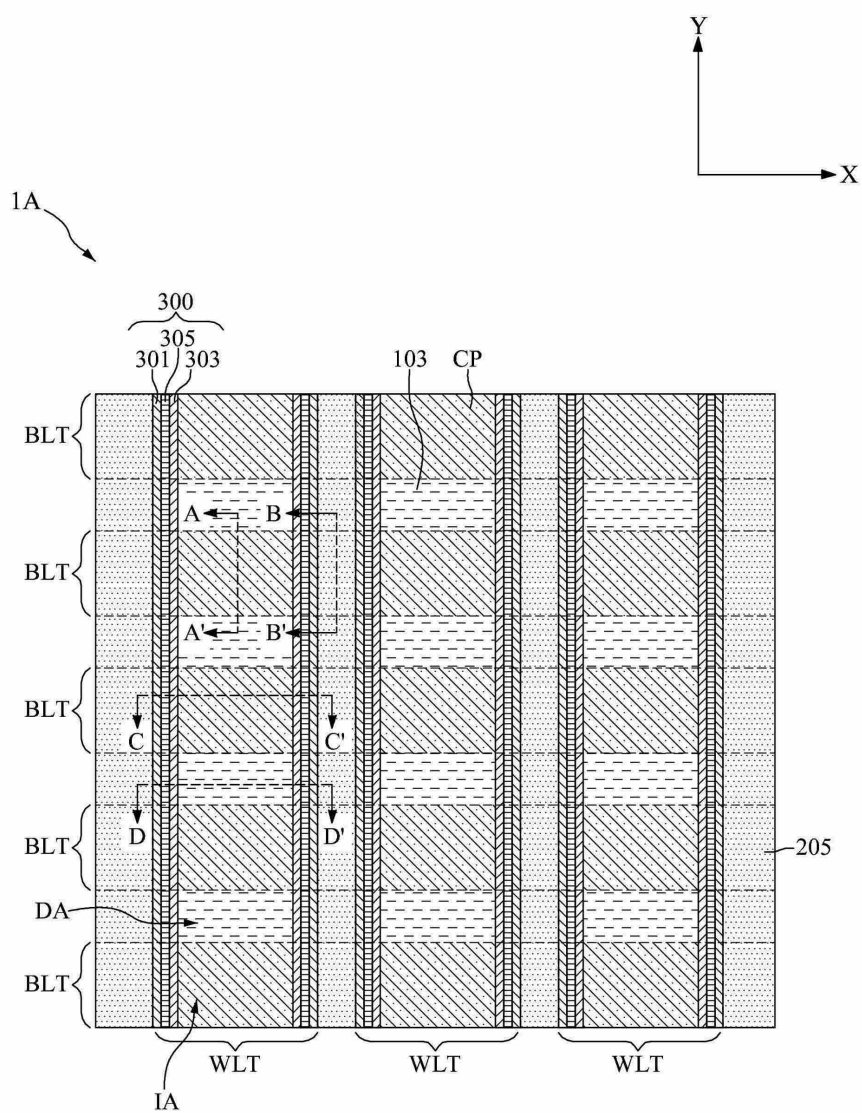


【圖29】

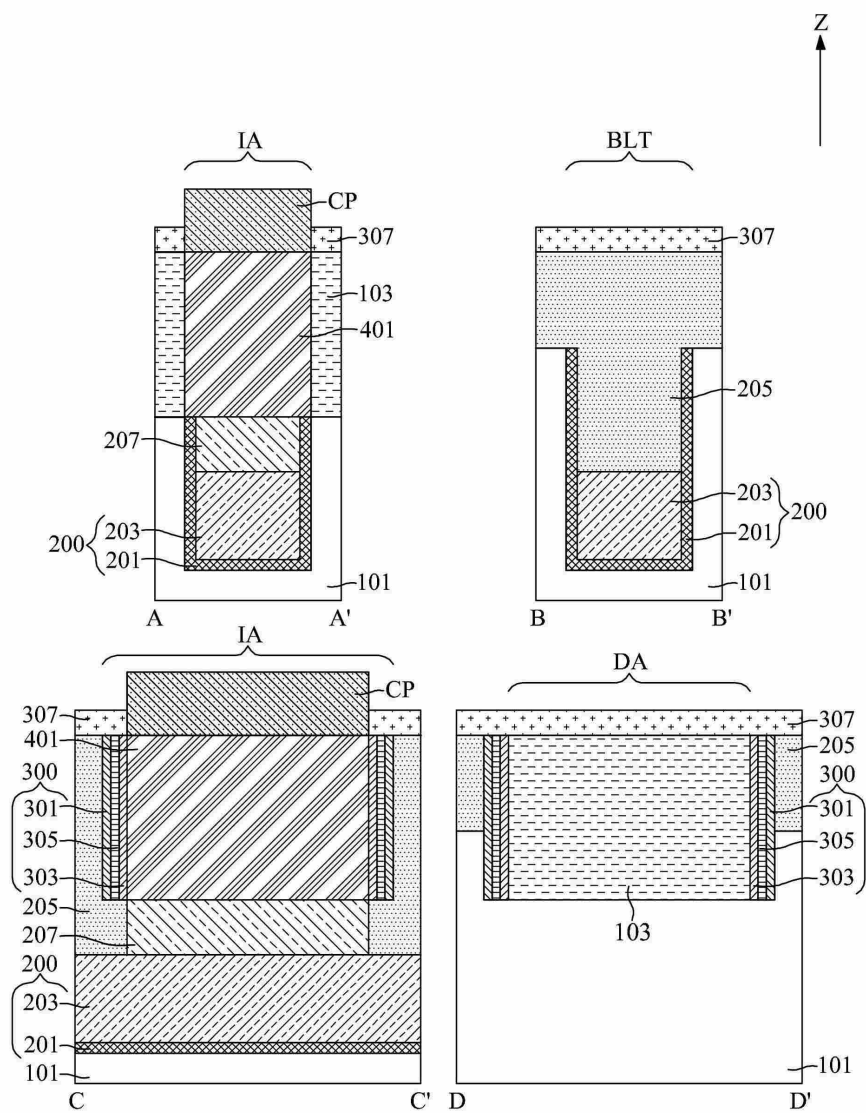


【圖30】

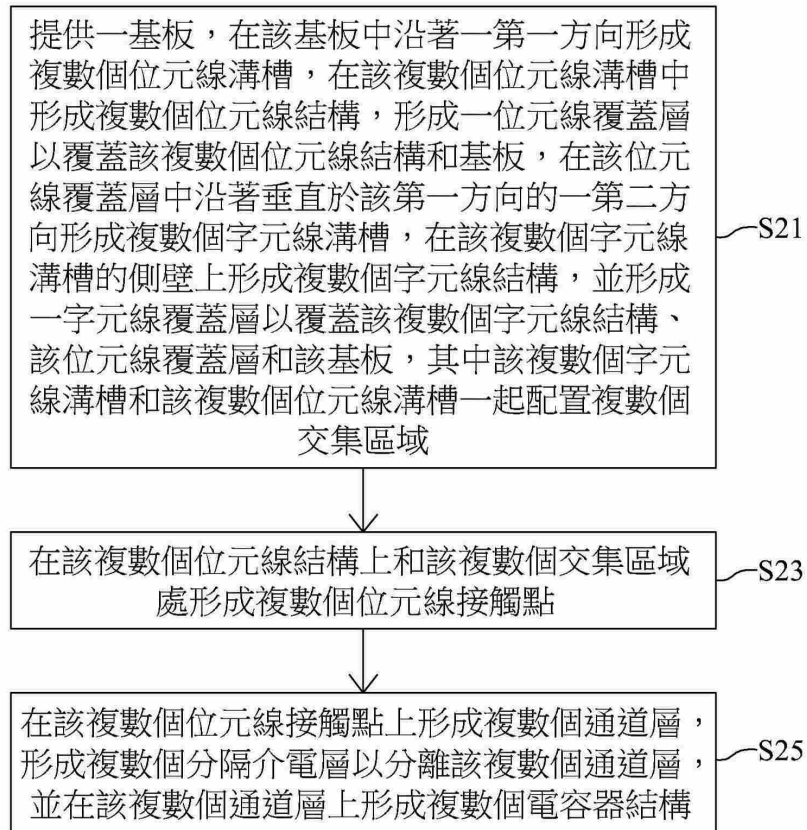
(34)



【圖31】

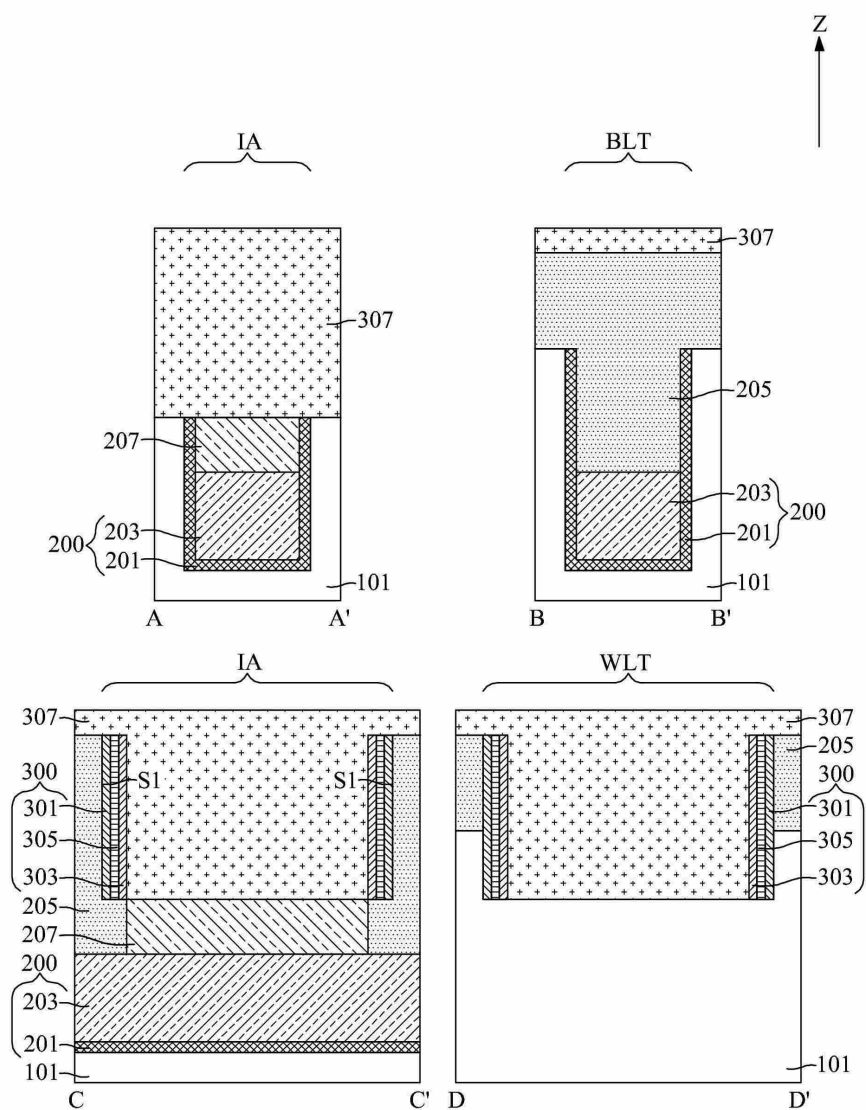


【圖32】



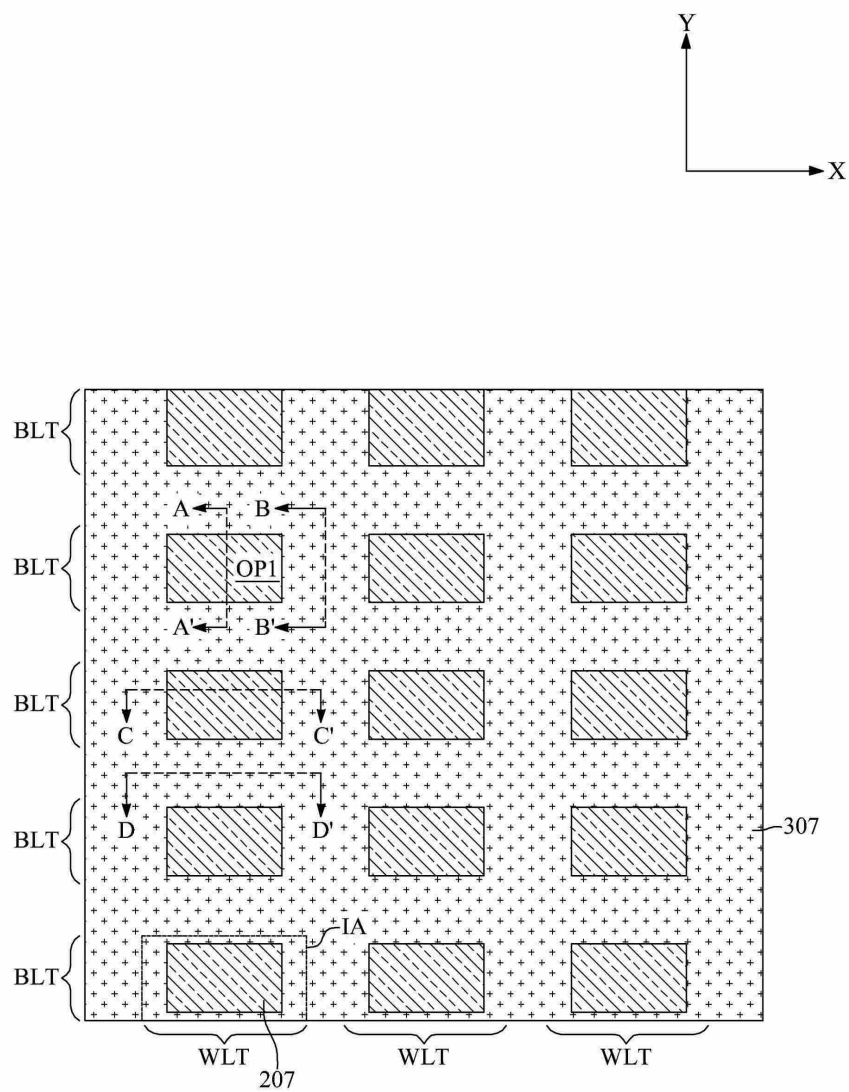
【圖33】

(37)

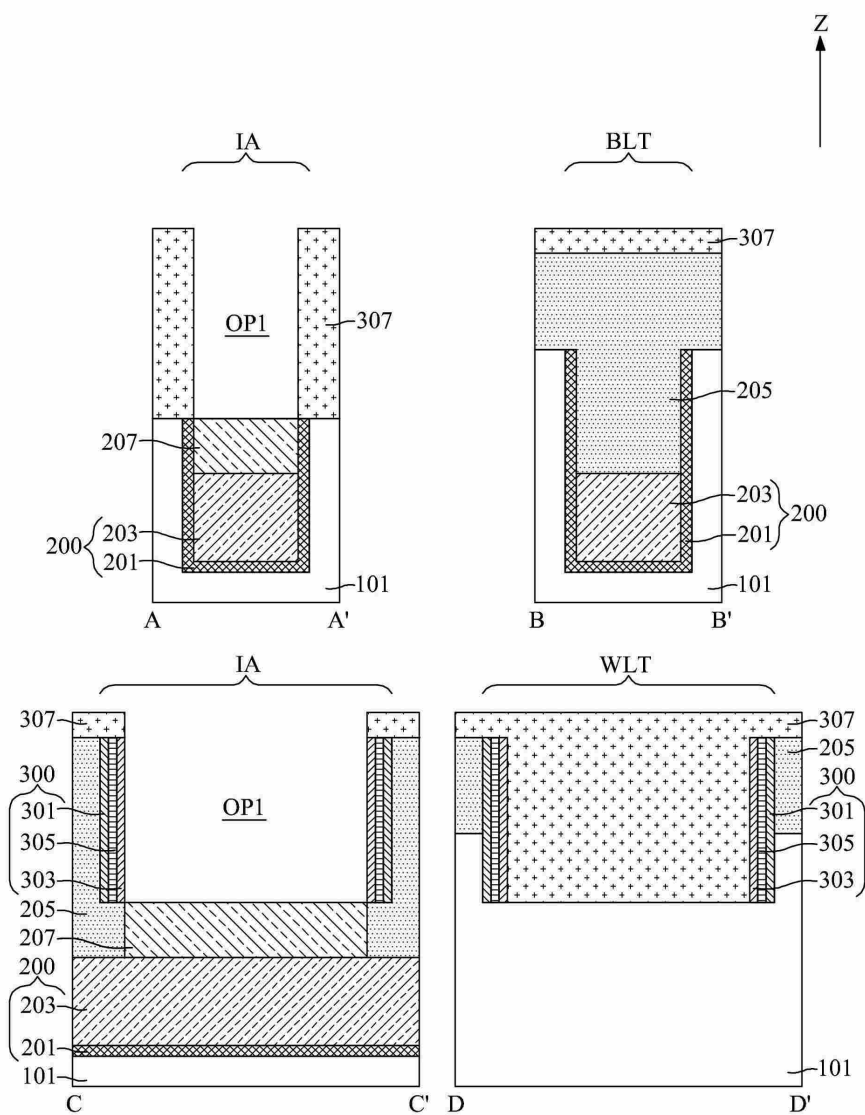


【圖34】

(38)

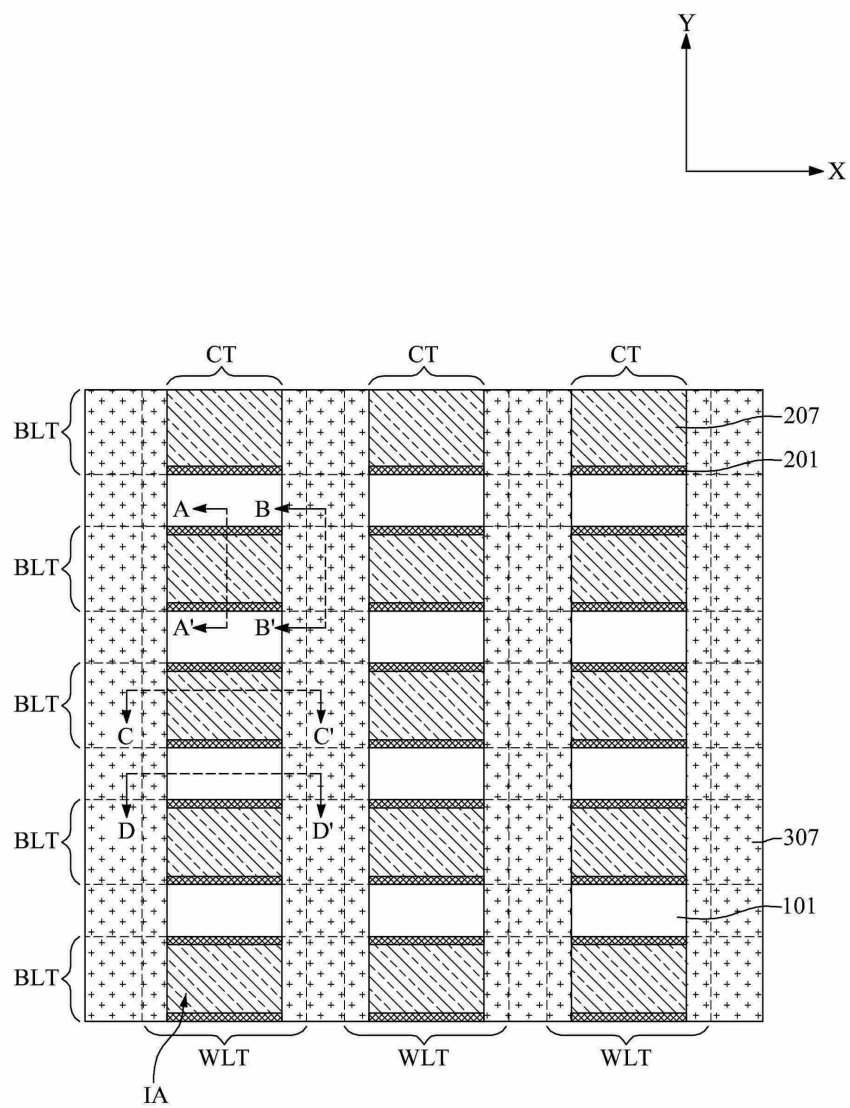


【圖35】

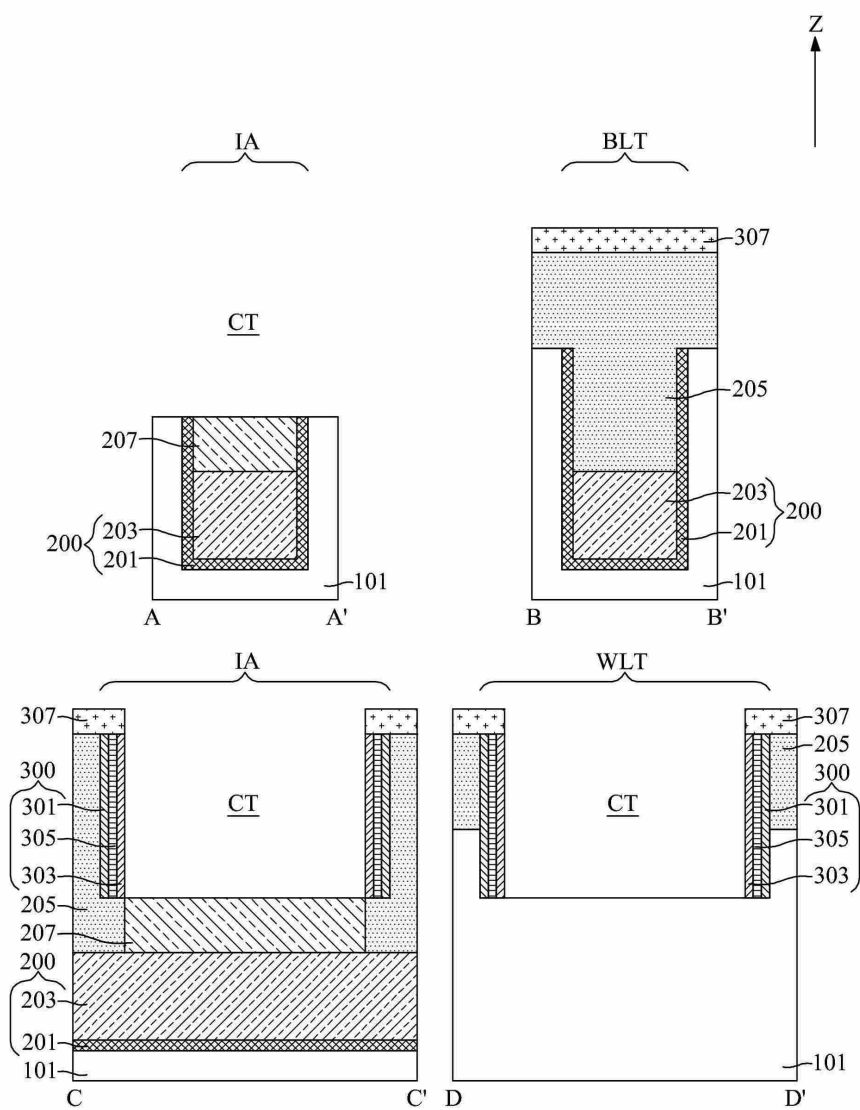


【圖36】

(40)

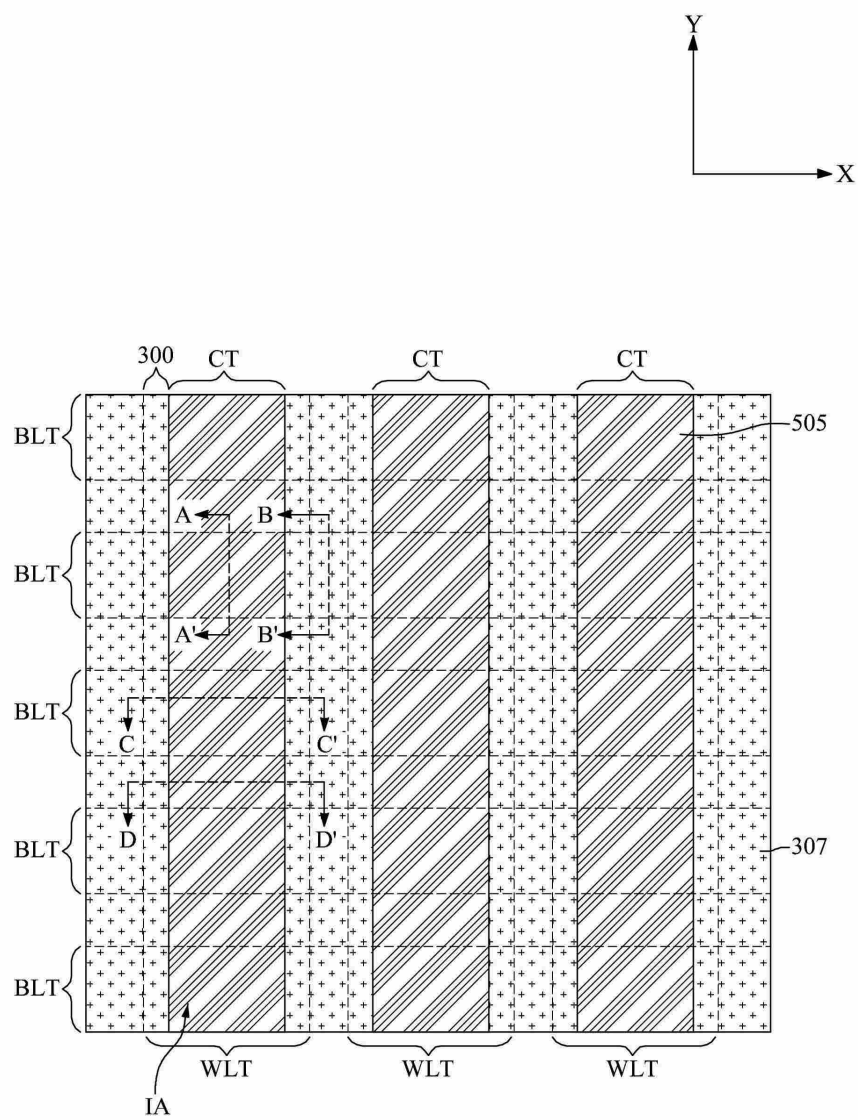


【圖37】

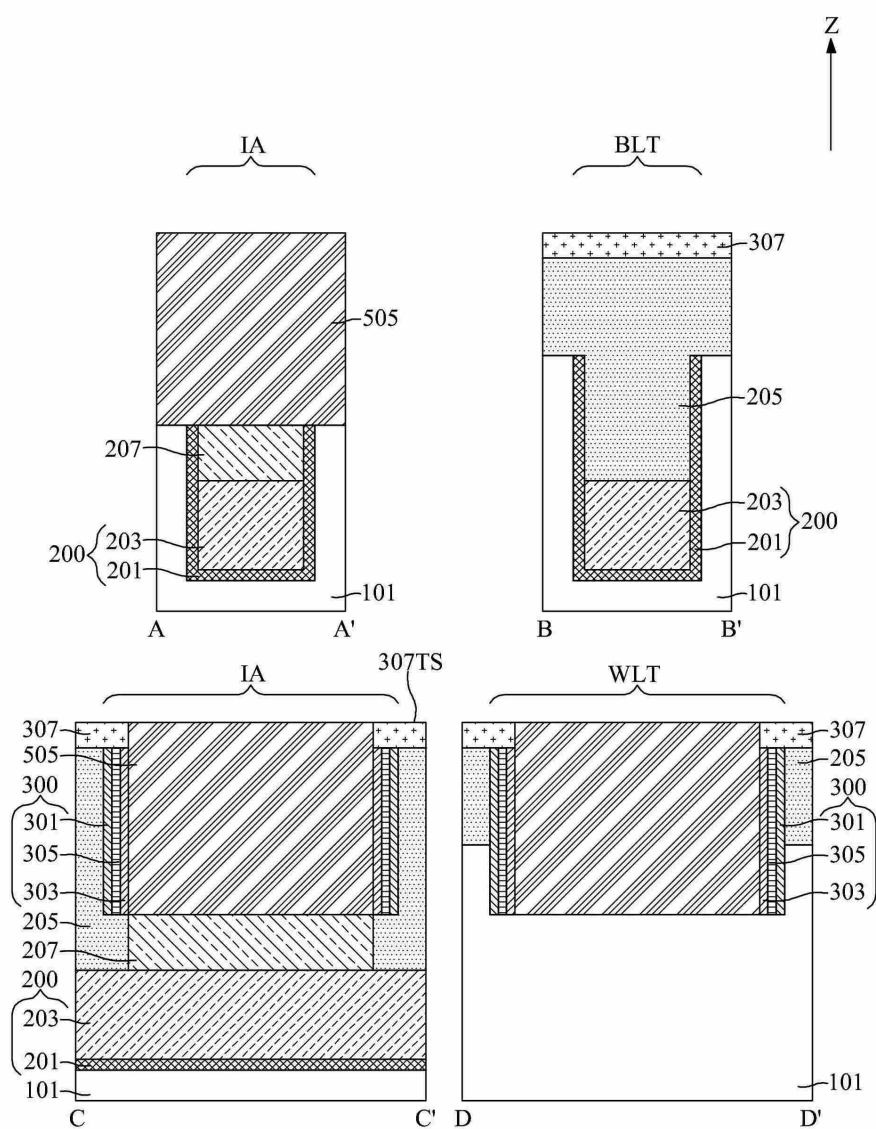


【圖38】

(42)

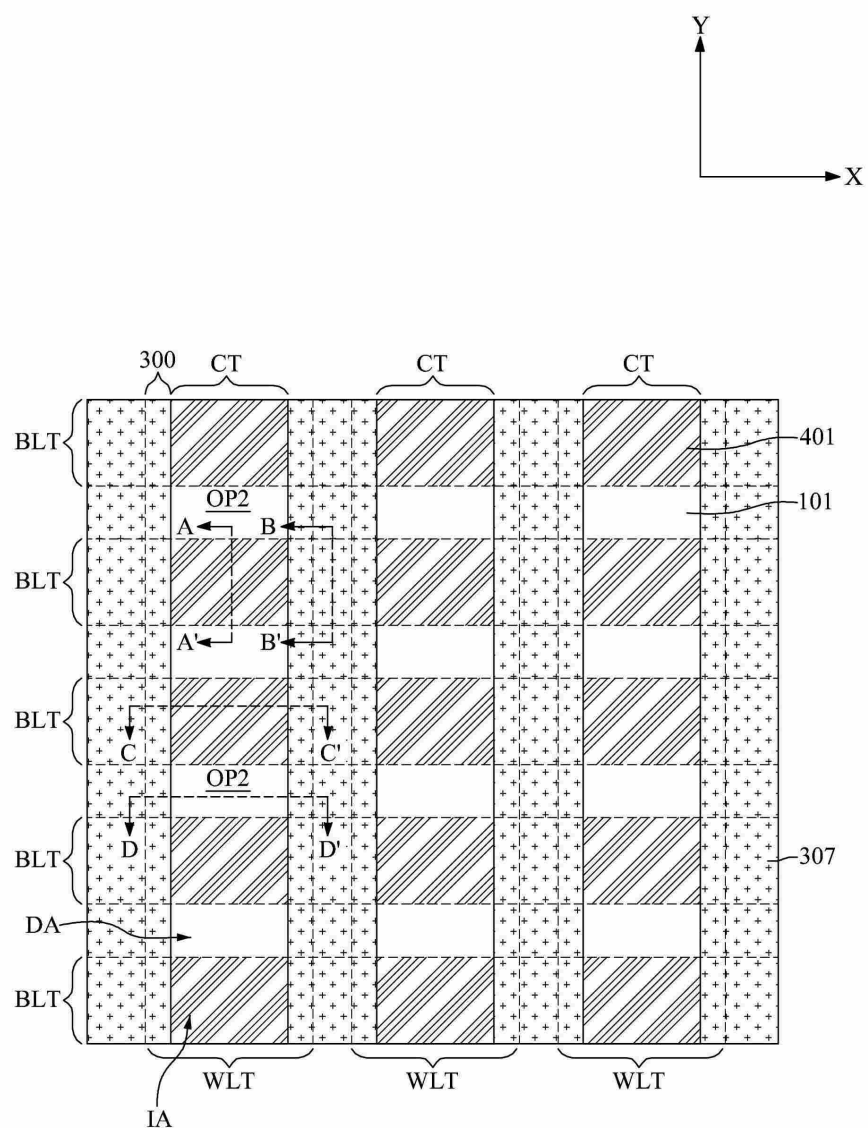


【圖39】



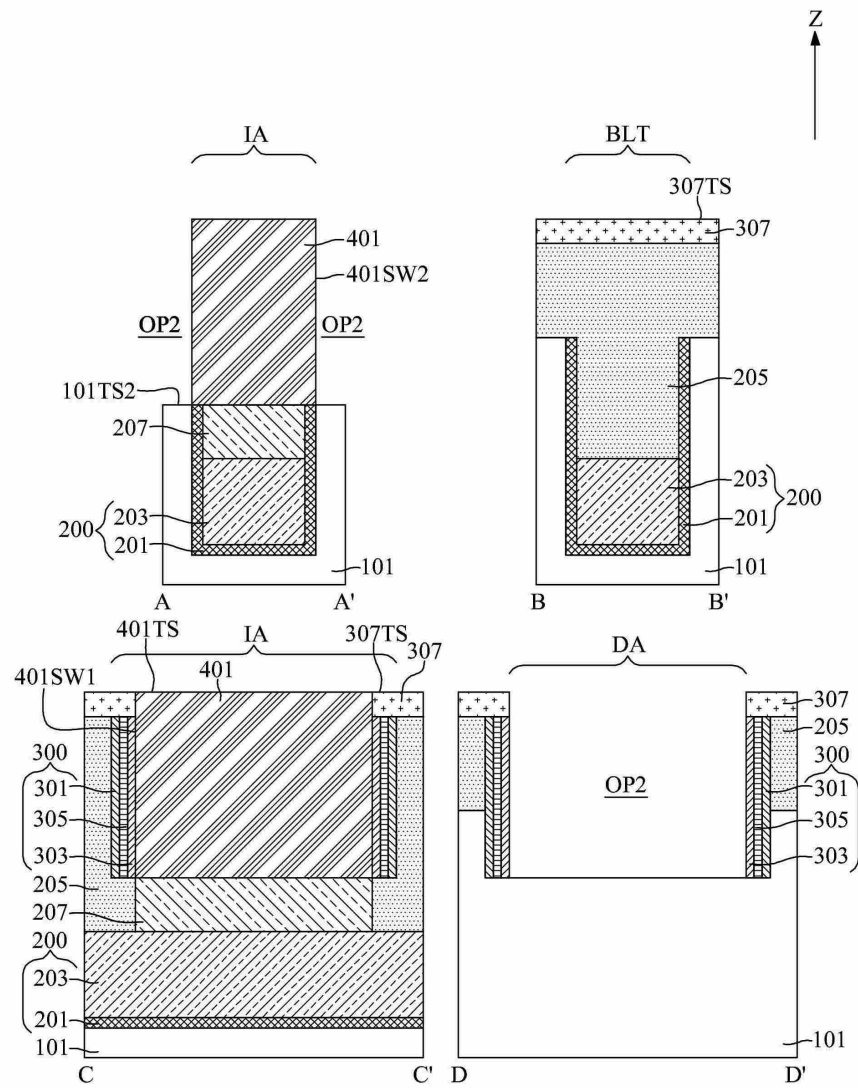
【圖40】

(44)



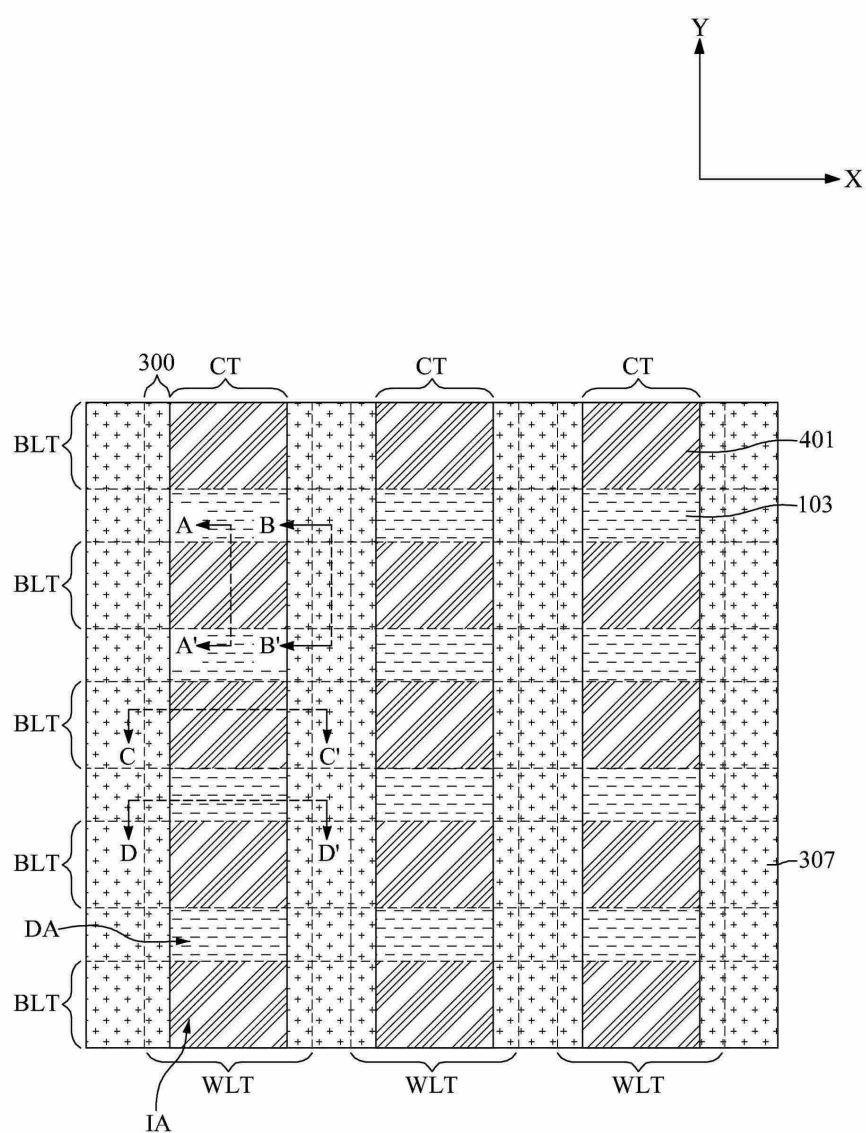
【圖41】

(45)

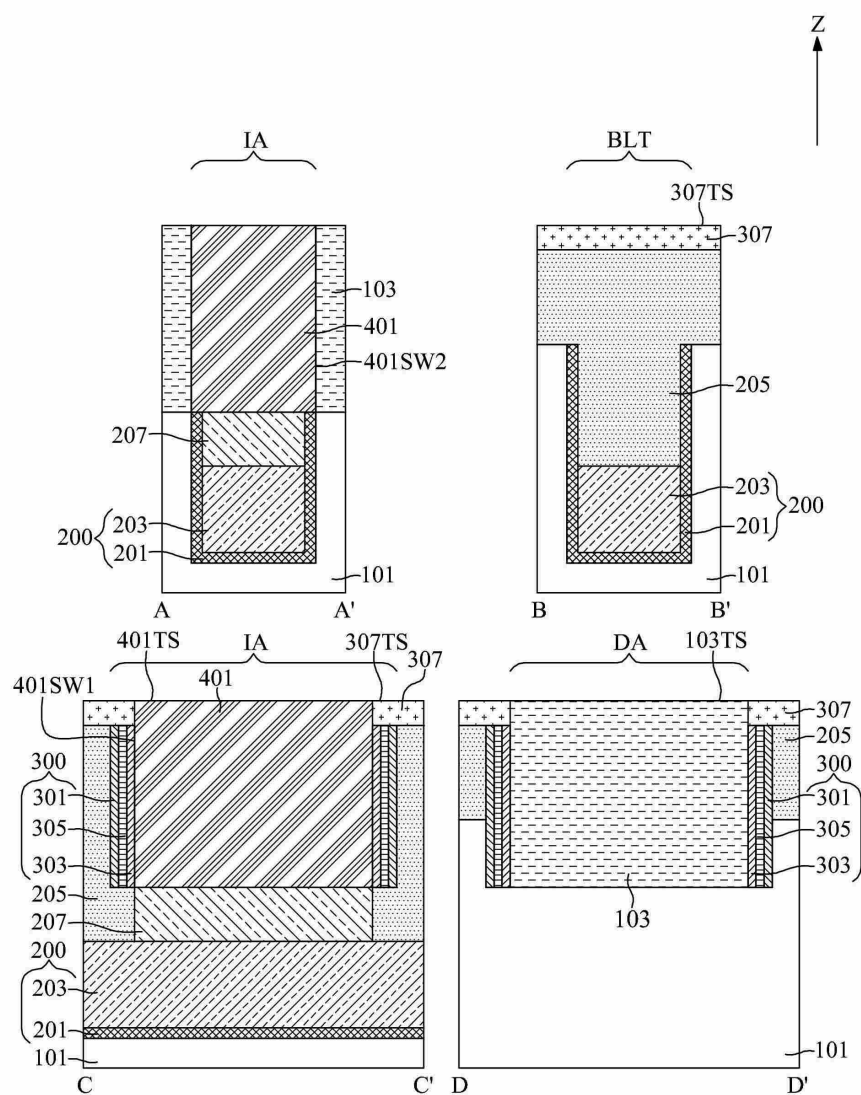


【圖42】

(46)

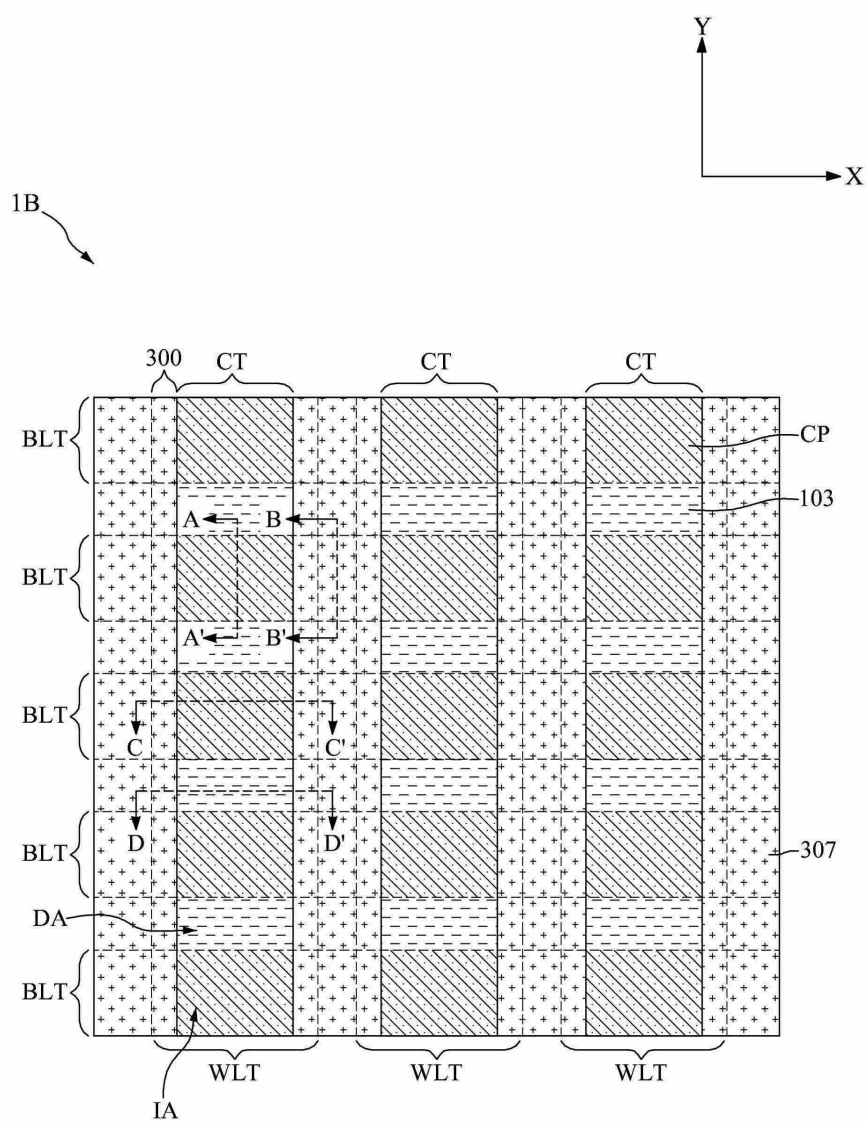


【圖43】

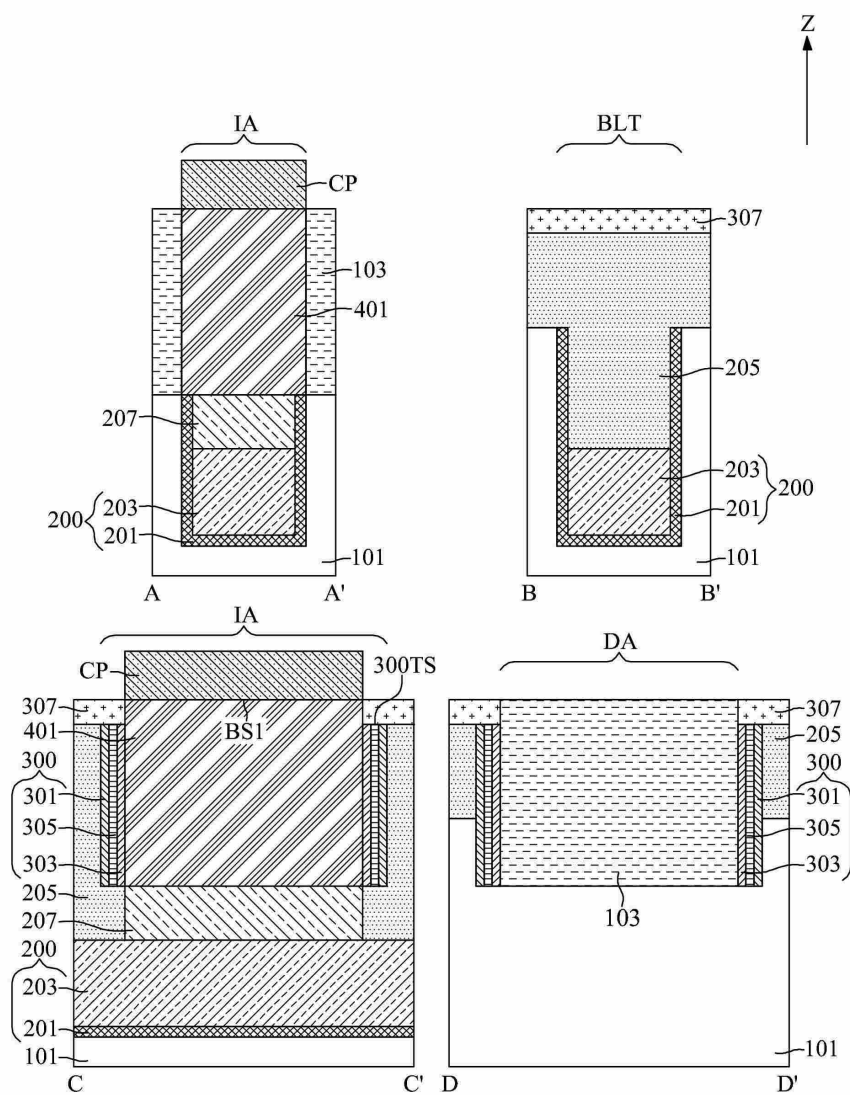


【圖44】

(48)



【圖45】



【圖46】