

【11】證書號數：M687428

【45】公告日：中華民國 115 (2026) 年 09 月 11 日

【51】Int. Cl.：G06Q30/00 (2023.01) G06F18/00 (2023.01)

新型

全 11 頁

【54】名稱：兩階層驗證數位內容真實性之裝置

【21】申請案號：115204581 【22】申請日：中華民國 115 (2026) 年 05 月 21 日

【72】新型創作人：呂紹民 (TW) LU, SHAO MING；吳映萱 (TW) WU, YING HSUAN；施柏辰 (TW) SHIH, PO CHEN

【71】申請人：臺灣網路認證股份有限公司 TAIWAN-CA INC.
臺北市中正區延平南路 85 號 10 樓

【74】代理人：林鼎鈞

(NOTE)備註：相同的創作已於同日申請發明專利(Another patent application for invention in respect of the same creation has been filed on the same date)

【57】申請專利範圍

1. 一種兩階層驗證數位內容真實性之裝置，該裝置至少包含：
一資料傳輸模組，用以取得一待驗數位內容；
一來源驗證模組，與該資料傳輸模組連接，用以由該待驗數位內容中取得一來源資料包，並驗證該來源資料包；
一資料識別模組，與該來源驗證模組連接，用以於該來源驗證模組無法取得該來源資料包或該來源資料包無法通過驗證時，由該待驗數位內容之資料層中取得一韌性驗證資料，並識別該韌性驗證資料；及
一結果產生模組，與該來源驗證模組及該資料識別模組連接，用以於該來源資料包被成功驗證或該韌性驗證資料被成功識別時，判斷該待驗數位內容通過驗證，並於該韌性驗證資料無法被取得或無法成功被識別時，判斷該待驗數位內容未通過驗證。
2. 如請求項 1 所述之兩階層驗證數位內容真實性之裝置，其中該裝置更包含：
一身分確認模組，與該資料傳輸模組連接，用以透過實體信物確認一使用者身分；
一識別產生模組，與該身分確認模組連接，用以產生一韌性 (Resilient) 識別符，並對該韌性識別符進行一標記保護運算以產生該韌性驗證資料；
一識別嵌入模組，與該識別產生模組連接，用以將該韌性驗證資料嵌入一初始數位內容之資料層以產生一原始數位內容；
一簽章產生模組，與該身分確認模組及該識別嵌入模組連接，用以產生與該使用者身分對應之一原始資料包，並對該原始數位內容進行一加密簽章運算以產生一原始簽章資料，及用以於該原始數位內容中加入該原始簽章資料；及
一關聯記錄模組，與該識別產生模組、該識別嵌入模組及該簽章產生模組連接，用以儲存該韌性識別符、該原始數位內容、該原始資料包至驗證資料庫中。
3. 如請求項 2 所述之兩階層驗證數位內容真實性之裝置，其中該識別產生模組是依據該原始數位內容產生該韌性驗證資料。
4. 如請求項 2 所述之兩階層驗證數位內容真實性之裝置，其中該識別嵌入模組是對該原始數位內容進行頻域轉換以將該原始數位內容轉換為一頻域空間，並分析該頻域空間中不同頻帶之能量分布以判斷該原始數位內容中最不易受壓縮影響而失真之一目標區域，及在該目標區域中加入該韌性驗證資料，或是分析該原始數位內容之邊緣區域或紋理複雜區域以確定該目標區域，並於該目標區域嵌入該韌性驗證資料。

(2)

5. 如請求項 1 所述之兩階層驗證數位內容真實性之裝置，其中該資料識別模組更用以解密該韌性驗證資料以取得一韌性識別符，由一驗證資料庫中取得與該韌性識別符對應之一原始數位內容，比對該原始數位內容與該待驗數位內容之相似度並標註變更區域或提供該原始數位內容進行人工比對。
6. 如請求項 1 所述之兩階層驗證數位內容真實性之裝置，其中該結果產生模組更用以辨識該待驗數位內容中之一呈現內容，依據該呈現內容查找一相關訊息。
7. 如請求項 1 所述之兩階層驗證數位內容真實性之裝置，其中該資料識別模組是對該待驗數位內容進行頻域分析以判斷該待驗數位內容中最不易失真之一目標區域，並取得散佈於該目標區域中之不同部分的多個資料分段，並依據該些資料分段之識別資料重組該韌性驗證資料。
8. 如請求項 1 所述之兩階層驗證數位內容真實性之裝置，其中該來源驗證模組更用以由依據來源資料包取得一數位簽章及一數位憑證，並依據該數位簽章之完整性、該數位憑證之有效性及該來源資料包之完整程度對該來源資料包之驗證結果產生一判定結果，該資料識別模組更用以依據該判定結果選擇由該待驗數位內容之資料層中取得一韌性驗證資料，並識別該韌性驗證資料。
9. 如請求項 1 所述之兩階層驗證數位內容真實性之裝置，其中該結果產生模組更用以依據該來源驗證模組所產生之驗證結果及該資料識別模組所產生之識別結果判定該待驗數位內容是否部分可信。

圖式簡單說明

第 1 圖為本創作所提之兩階層驗證數位內容真實性之裝置之元件示意圖。

第 2A 圖為本創作所提之處理器之模組示意圖。

第 2B 圖為本創作所提之處理器之可附加模組示意圖。

第 3A 圖為本創作所提之兩階層驗證數位內容真實性之流程圖。

第 3B 圖為本創作所提之由待驗數位內容之資料層取得韌性驗證資料之流程圖。

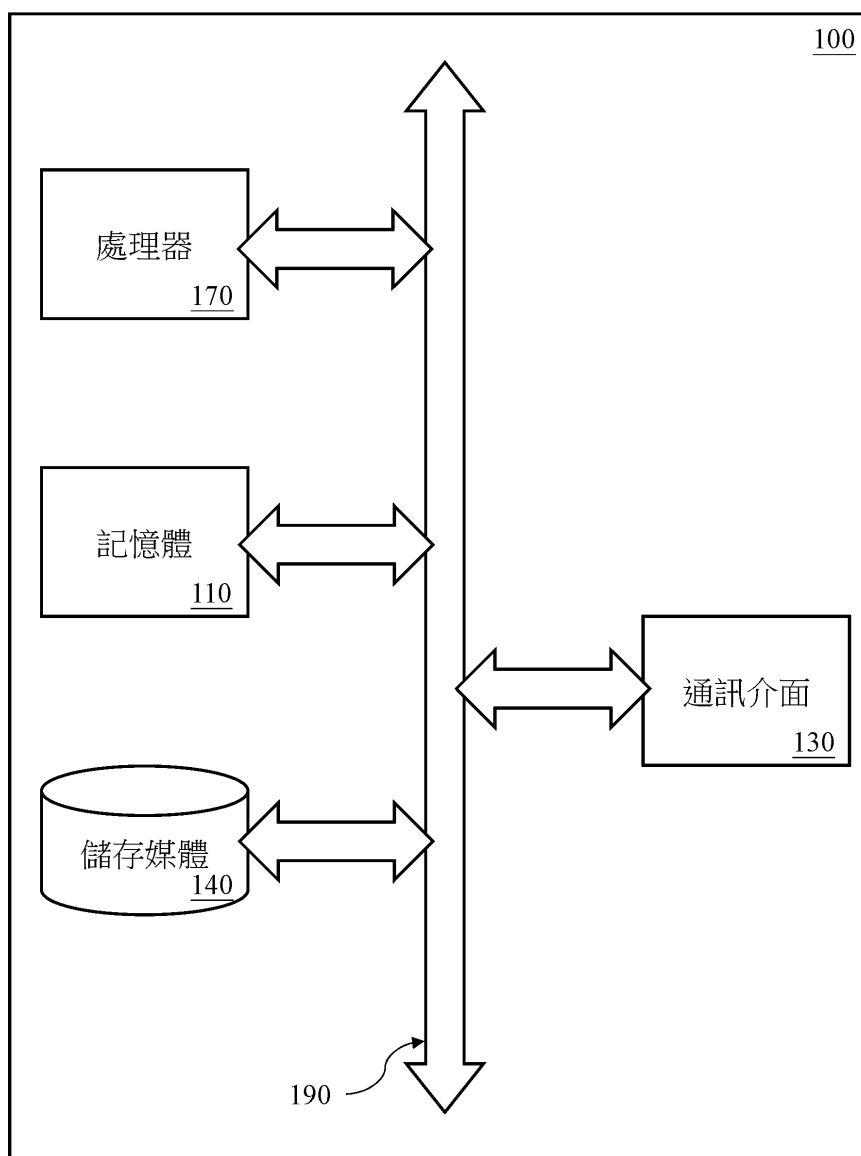
第 3C 圖為本創作所提之依據韌性驗證資料判斷待驗數位內容是否通過驗證之流程圖。

第 3D 圖為本創作所提之兩階層驗證數位內容真實性之流程圖。

第 4 圖為本創作所提之產生可多層次驗證之數位內容之流程圖。

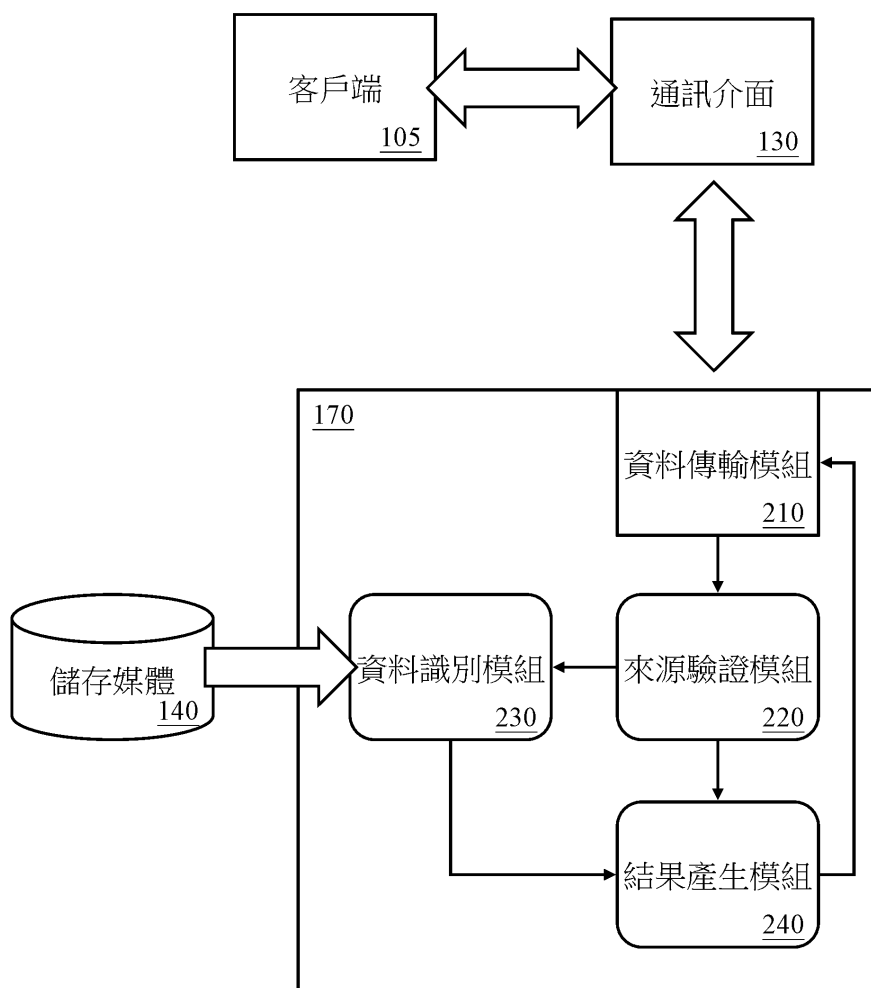
第 5 圖為本創作實施例所提之可多層次驗證之數位內容之結構示意圖。

(3)



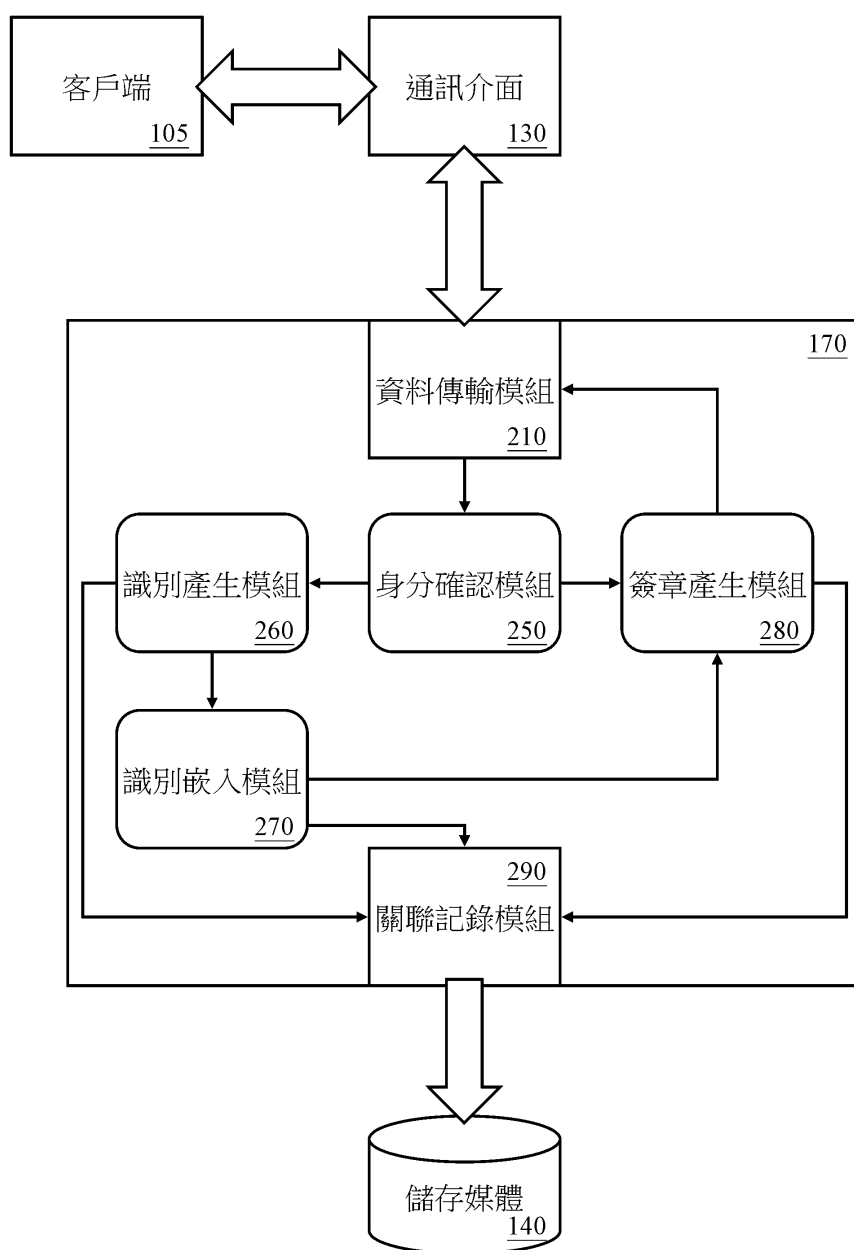
【第1圖】

(4)



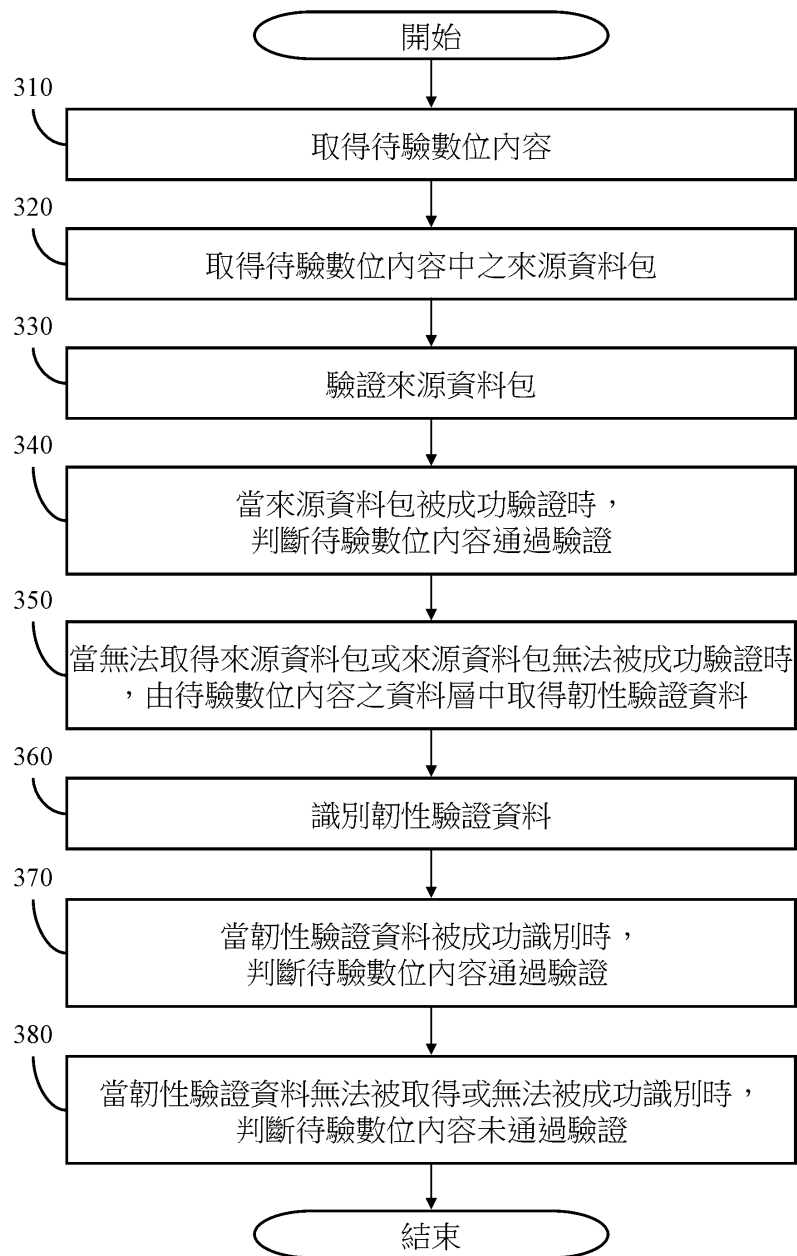
【第2A圖】

(5)



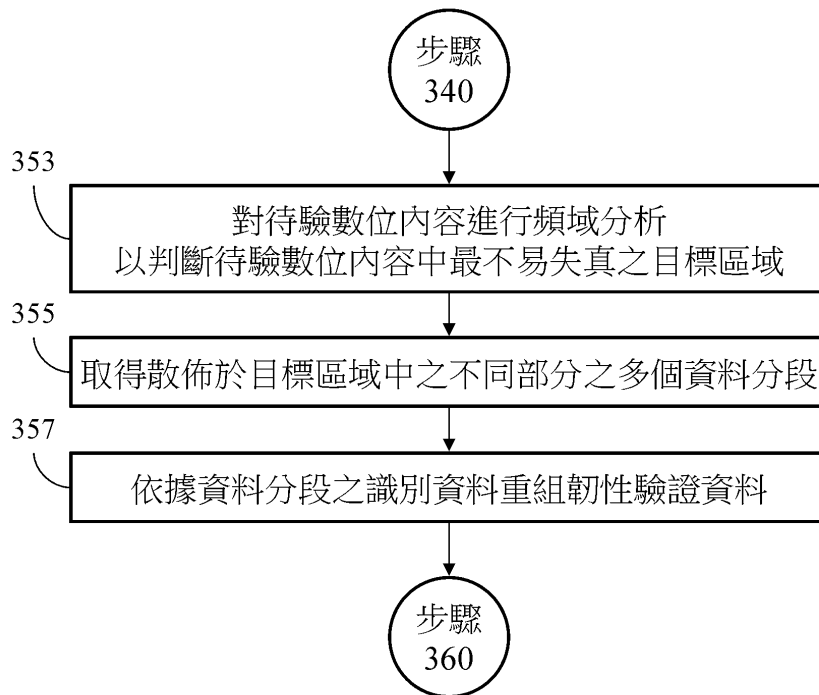
【第2B圖】

(6)



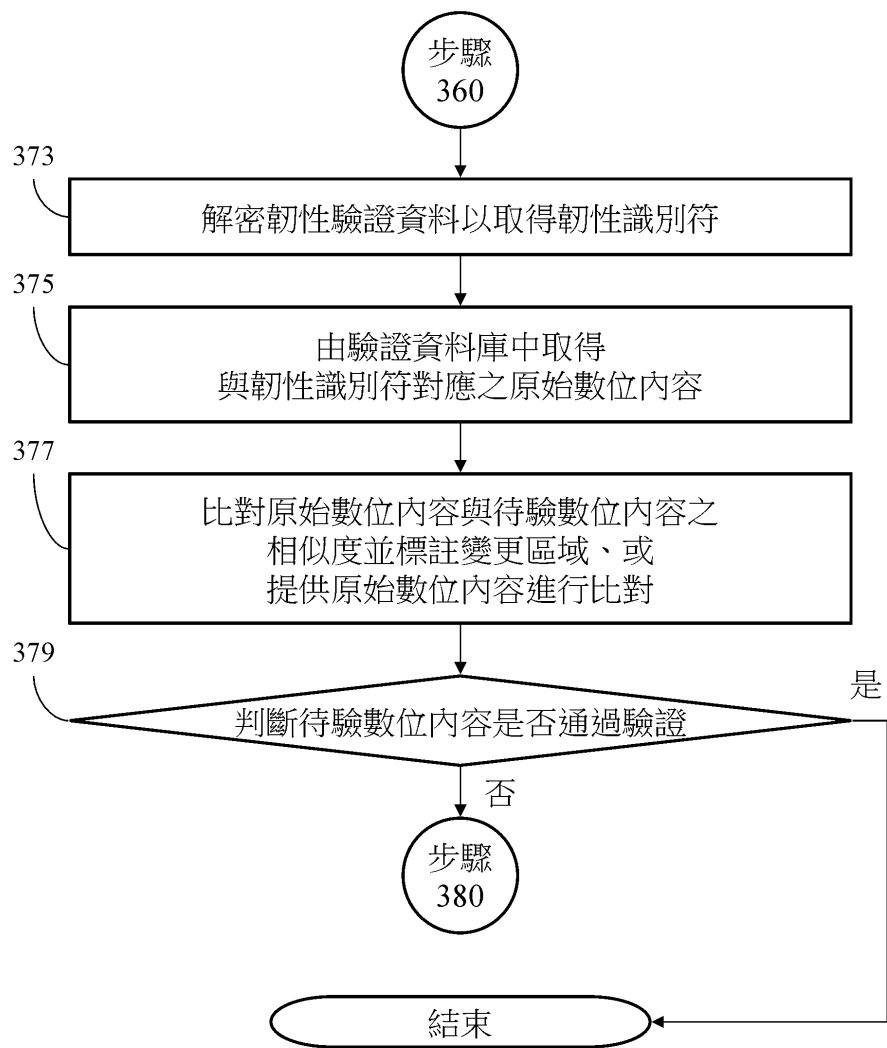
【第3A圖】

(7)



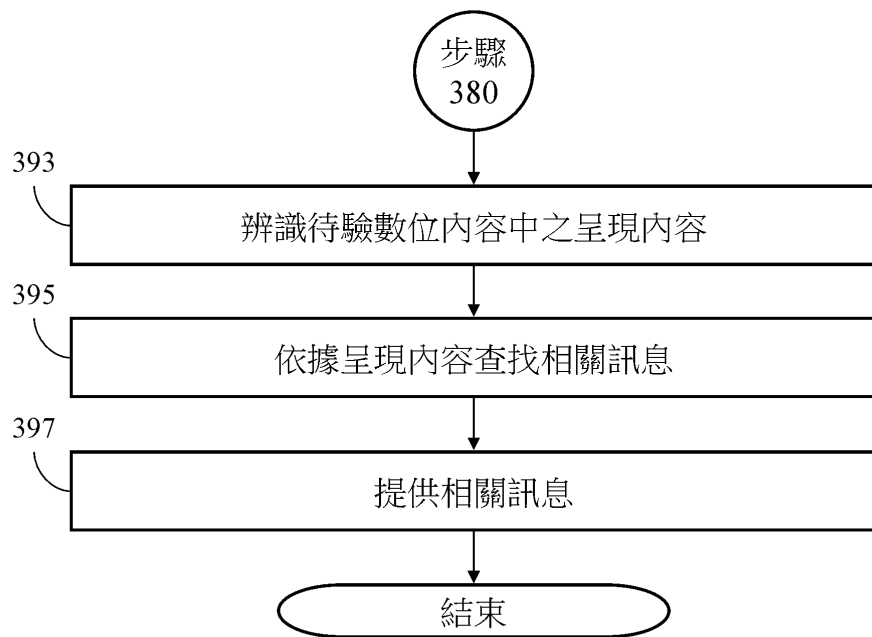
【第3B圖】

(8)



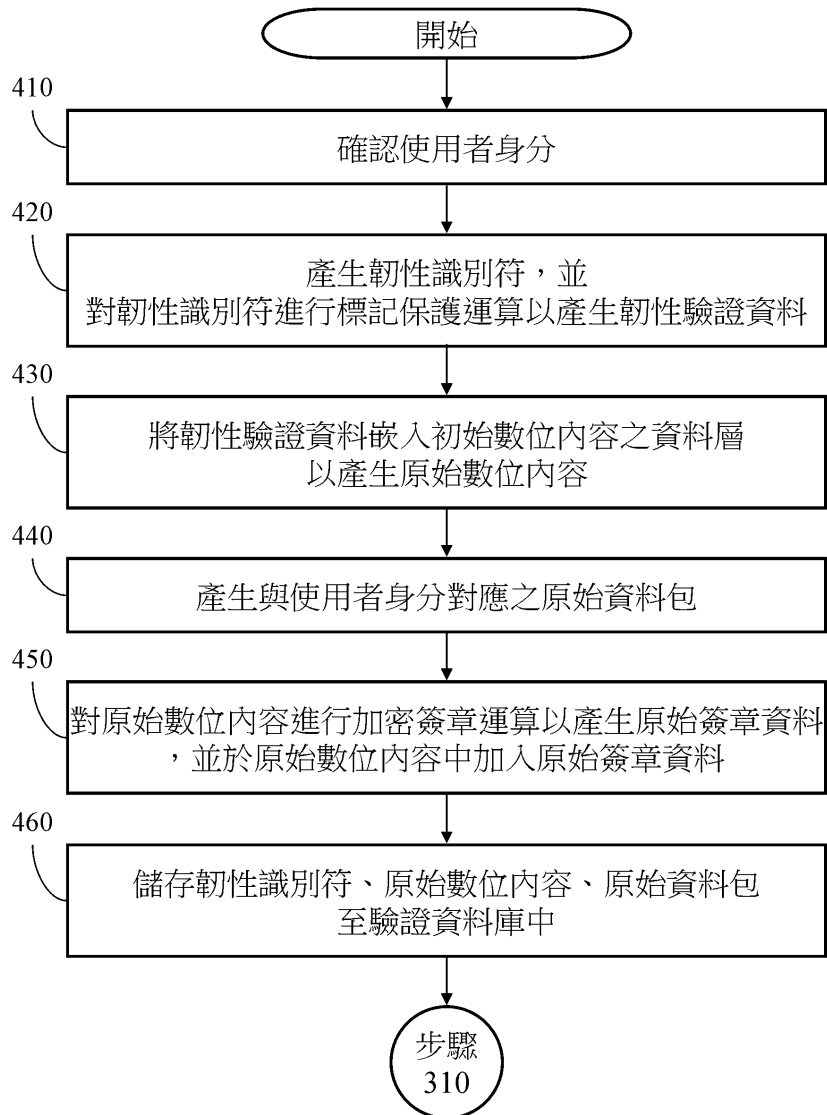
【第3C圖】

(9)



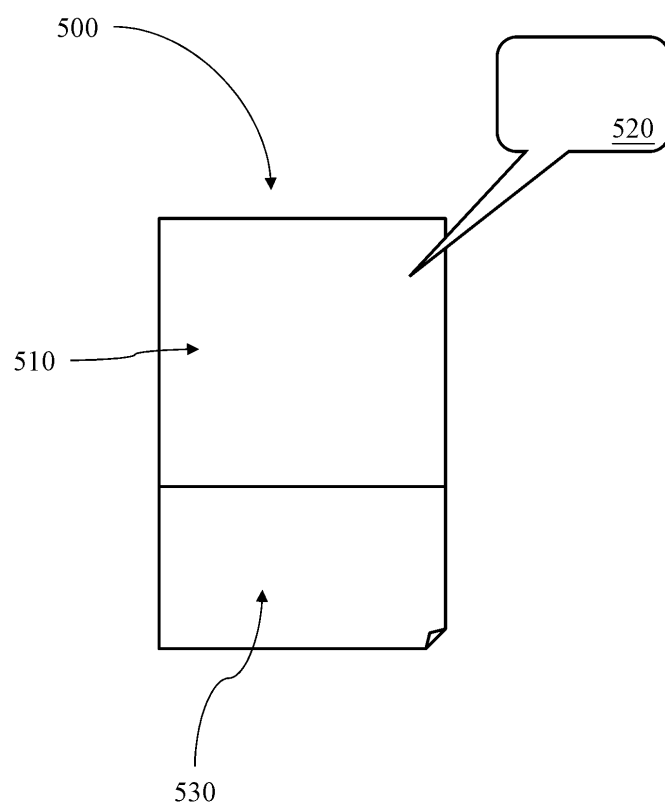
【第3D圖】

(10)



【第4圖】

(11)



【第5圖】