【19】中華民國　　【12】專利公報　（B）

【11】證書號數：I939475
【45】公告日： 中華民國 115 (2026) 年 09 月 21 日
【51】Int. Cl.：　*H10P70/00　(2026.01)*　*H10P76/00　(2026.01)*
H10P52/00　(2026.01)

發明　　全 7 頁

【54】名　稱：半導體晶圓及其製造方法

【21】申請案號：111114624　【22】申請日： 中華民國 111 (2022) 年 04 月 18 日
【11】公開編號：202322185　【43】公開日期： 中華民國 112 (2023) 年 06 月 01 日
【30】優 先 權：2021/08/06　美國　63/230,271
2022/02/09　美國　17/667,619

【72】發 明 人：蔡佳成 (TW) TSAI, CHIA-CHENG；古國欣 (TW) KU, KUO-HSIN；張建瑋 (TW) CHANG, CHIEN-WEI；陳俊彥 (TW) CHEN, CHUN-YAN；鍾嘉麒 (TW) CHUNG, CHIA-CHI
【71】申 請 人：台灣積體電路製造股份有限公司 TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.
新竹市力行六路八號
【74】代 理 人：卓俊傑

【56】參考文獻：

TW	200402802A	US	5929509
US	2007/0293019A1	US	2017/0154811A1
US	2021/0057225A1		

審查人員：翁佑菱

【57】申請專利範圍

1. 一種製造具有元件側、與所述元件側相對的背側及外周邊邊緣的半導體晶圓的方法，所述方法包括：
在所述半導體晶圓的所述元件側上形成多個圖案化金屬化層以及在所述多個圖案化金屬化層之間的金屬間介電，其中所述多個圖案化金屬化層包括有頂部圖案化金屬化層；
在所述頂部圖案化金屬化層之上形成鈍化層，並使所述鈍化層直接接觸並覆蓋所述頂部圖案化金屬化層的頂面與側面，且所述鈍化層被形成為使得所述鈍化層不延伸到所述半導體晶圓的所述外周邊邊緣；以及
在所述鈍化層之上形成保護層，並使所述保護層直接接觸並覆蓋所述鈍化層的頂面與側面，所述保護層延伸到所述半導體晶圓的所述外周邊邊緣，且被旋塗在所述鈍化層之上以便所述保護層至少在靠近所述半導體晶圓的所述外周邊邊緣的區域中具有平滑頂面。
2. 如請求項 1 所述的方法，其中所述鈍化層與所述半導體晶圓的所述外周邊邊緣相距 1.0 mm 或更大的距離。
3. 一種製造具有第一側、與所述第一側相對的第二側及外周邊邊緣的半導體晶圓的方法，所述方法包括：
對所述半導體晶圓進行前段製程，所述前段製程包括在所述半導體晶圓的所述第一側的多個個別的元件區中創建多個個別的半導體元件，所述多個個別的元件區由位在所述多個個別的元件區之間的多個切割道分隔開；

對所述半導體晶圓進行後段製程，所述後段製程包括在所述半導體晶圓的所述第一側的所述元件區上形成多個圖案化金屬化層以及在所述多個圖案化金屬化層之間的金屬間介電，其中形成所述多個圖案化金屬化層是包括最後形成的頂部圖案化金屬化層；

在所述頂部圖案化金屬化層之上沉積鈍化層，並使所述鈍化層直接接觸並覆蓋所述頂部圖案化金屬化層的頂面與側面，所述鈍化層被配置為不延伸到所述半導體晶圓的所述外周邊邊緣；以及

在所述鈍化層之上旋塗保護層，並使所述保護層直接接觸並覆蓋所述鈍化層的頂面與側面，且使得形成所述保護層的材料在所述鈍化層停止處與所述半導體晶圓的所述外周邊邊緣之間的空間中聚集，從而使所述保護層至少在靠近所述半導體晶圓的所述外周邊邊緣的區域中被形成為有平滑頂面，且所述保護層延伸到所述半導體晶圓的所述外周邊邊緣。

4. 如請求項 3 所述的方法，更包括：

在所述保護層的所述頂面上施加保護膠帶；

對所述半導體晶圓的所述第二側施加研磨，從而減薄所述半導體晶圓的基底；

其中施加的所述研磨產生自所述半導體晶圓的所述基底移除的碎片，且所述保護膠帶與所述保護層的所述平滑頂面充分接觸以防止所述碎片自所述半導體晶圓的所述外周邊邊緣向所述保護膠帶與所述保護層的頂面之間的所述半導體晶圓的中心部分移動。

5. 一種製造具有元件側以及與所述元件側相對的背側的半導體晶圓的方法，所述方法包括：

在所述半導體晶圓的所述元件側上形成頂部導電層；

沉積鈍化層，使所述鈍化層接觸並覆蓋所述頂部導電層的頂面和側面，所述鈍化層延伸到所述半導體晶圓的外緣；

在所述鈍化層之上沉積光阻層；

將所述光阻層曝光於輻射並且將所述光阻層顯影以移除所述光阻層的環狀環部分；

進行蝕刻以移除所述鈍化層通過去除所述光阻層的所述環狀環部分後而未被覆蓋的外環狀環部分；以及

旋塗保護層，所述保護層直接接觸並覆蓋所述鈍化層的頂面和側面以及由於移除所述鈍化層的所述外環狀環部分而暴露出的所述半導體晶圓的所述元件側的外環狀環部分，其中所述保護層延伸至所述半導體晶圓的所述外緣，且為所述半導體晶圓的所述元件側的最外層。

6. 一種半導體晶圓，具有第一側、與第一側相對的第二側及外周邊邊緣，所述半導體晶圓包括：

形成在所述半導體晶圓的所述第一側的多個個別的元件區中的多個個別的半導體元件，所述多個個別的元件區由位在所述多個個別的元件區之間的多個切割道分隔開；

多個圖案化金屬化層，位在所述半導體晶圓的所述第一側上，其中所述多個圖案化金屬化層之間設置有金屬間介電，且所述多個圖案化金屬化層包括有頂部圖案化金屬化層；

鈍化層，位在所述頂部圖案化金屬化層之上，並直接接觸與覆蓋所述頂部圖案化金屬化層的上表面，其中所述鈍化層不延伸到所述半導體晶圓的所述外周邊邊緣；以及

聚醯亞胺層，旋塗在所述鈍化層之上與所述鈍化層直接接觸，其中所述聚醯亞胺層的材料形成為在所述鈍化層停止處與所述半導體晶圓的所述外周邊邊緣之間的空間中聚集，從而使所述聚醯亞胺層至少在靠近所述半導體晶圓的所述外周邊邊緣的區域中被形成為有平滑頂面。

7. 如請求項 6 所述的半導體晶圓，其中所述鈍化層包括氧化物層。

8. 一種半導體晶圓，包括：

形成在所述半導體晶圓的元件側的多個個別的元件區中的多個個別的半導體元件，所述多個個別的元件區由位在所述多個個別的元件區之間的多個切割道分隔開；

多個圖案化金屬化層，設置在所述半導體晶圓的所述元件側，其中所述多個圖案化金屬化層之間設置有金屬間介電，且所述多個圖案化金屬化層包括有頂部圖案化金屬化層，其中所述頂部圖案化金屬化層不設置在所述半導體晶圓的所述元件側的外環狀環上，所述外環狀環延伸至所述半導體晶圓的外周邊邊緣；

鈍化層，設置在所述頂部圖案化金屬化層上和所述半導體晶圓的所述元件側的所述外環狀環的內部部分上，其中所述鈍化層直接接觸並覆蓋所述頂部圖案化金屬化層的頂面與側面，所述鈍化層不設置在所述外環狀環的外部部分上，所述外環狀環的所述外部部分延伸至所述半導體晶圓的所述外周邊邊緣；以及

聚醯亞胺層，設置在所述鈍化層上和所述外環狀環的所述外部部分上，並且直接接觸並覆蓋所述鈍化層的頂面與側面。

9. 如請求項 8 所述的半導體晶圓，其中所述外環狀環的所述外部部分的寬度為 1.0 mm 或更大。

10. 一種半導體晶圓，包括：

在所述半導體晶圓的元件側的元件區中形成的半導體裝置，所述元件區由延伸在所述元件區之間的切割道分隔開；

後段製程金屬化層，設置於所述半導體晶圓的所述元件側，且包括有頂部金屬化層；

鈍化層，設置於所述半導體晶圓的所述元件側，並直接接觸且覆蓋所述後段製程金屬化層的所述頂部金屬化層，所述鈍化層未設置於延伸至所述半導體晶圓的外周邊邊緣的半導體晶圓的所述元件側的外環狀環部分上；以及

聚醯亞胺層，設置在所述鈍化層上和所述半導體晶圓的所述元件側的所述外環狀環部分上，其中所述聚醯亞胺層直接接觸並覆蓋所述鈍化層中與所述頂部金屬化層重疊並接觸的部份的上表面，且所述聚醯亞胺層的底表面與所述鈍化層的底表面處於同一水平面。

圖式簡單說明

結合附圖閱讀以下詳細說明，會最佳地理解本揭露的各個態樣。應注意，根據本行業中的標準慣例，圖式中的各種特徵並非按比例繪製。事實上，為使論述清晰起見，可任意增大或減小各種特徵的尺寸。

圖 1 根據本揭露內容的一些實施例示意性地示出半導體晶圓的俯視圖。

圖 2 根據本揭露內容的一些實施例示意性地示出圖 1 所示的半導體晶圓的沿剖線 X-X 截取的部分橫截面圖。

圖 3 是根據本揭露內容的一些實施例的示出半導體的製造方法及/或製程的流程圖。

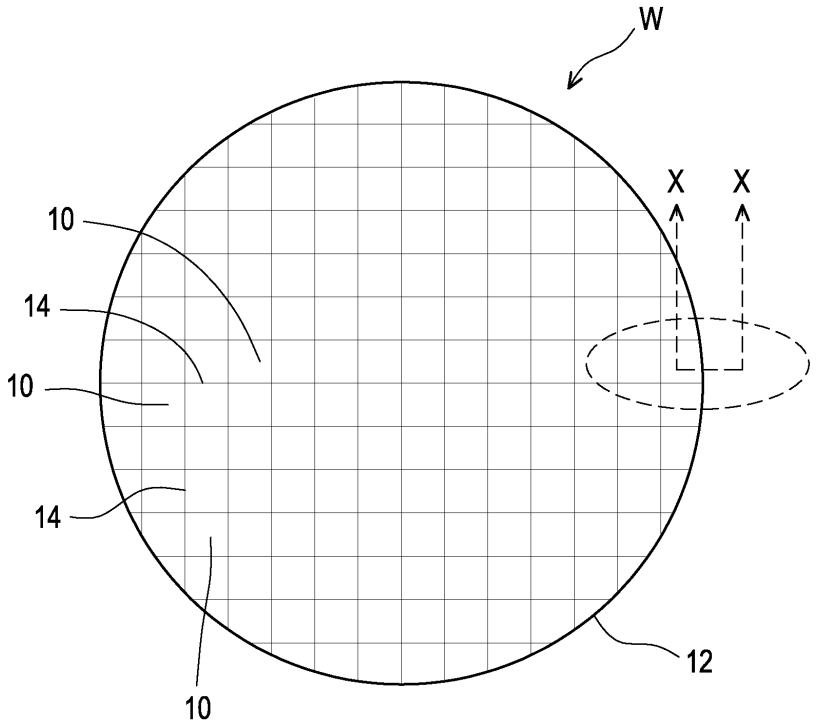
圖 4 是根據本揭露內容的一些實施例的更詳細地示出圖 3 所示的半導體的製造方法及/或製程的鈍化層的形成步驟的流程圖。

圖 5A 至圖 5E 根據本揭露內容的一些實施例示意性地示出半導體晶圓在製造製程的各個階段的截面圖。

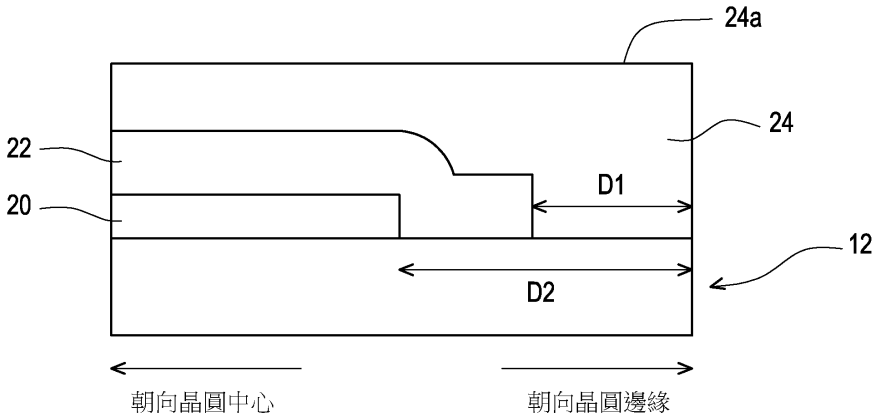
圖 6 是根據本揭露內容的一些實施例的示出所使用的晶圓邊緣曝光技術的示意圖。

圖 7 根據本揭露內容的一些實施例的示意性地示出半導體晶圓的橫截面圖。

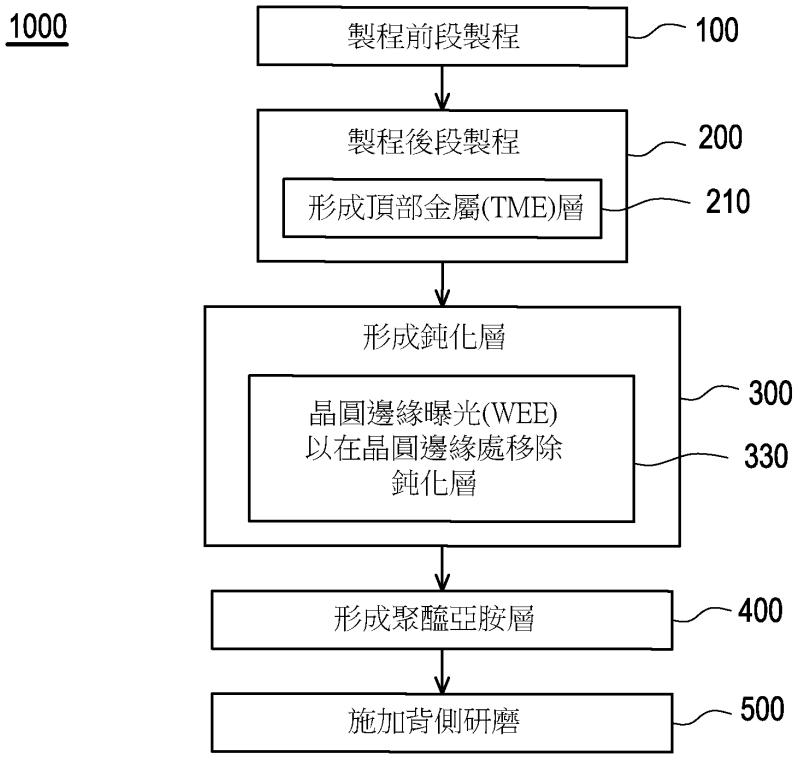
圖 8 是根據本揭露內容的一些實施例的示出半導體晶圓的俯視圖的進一步示意圖。



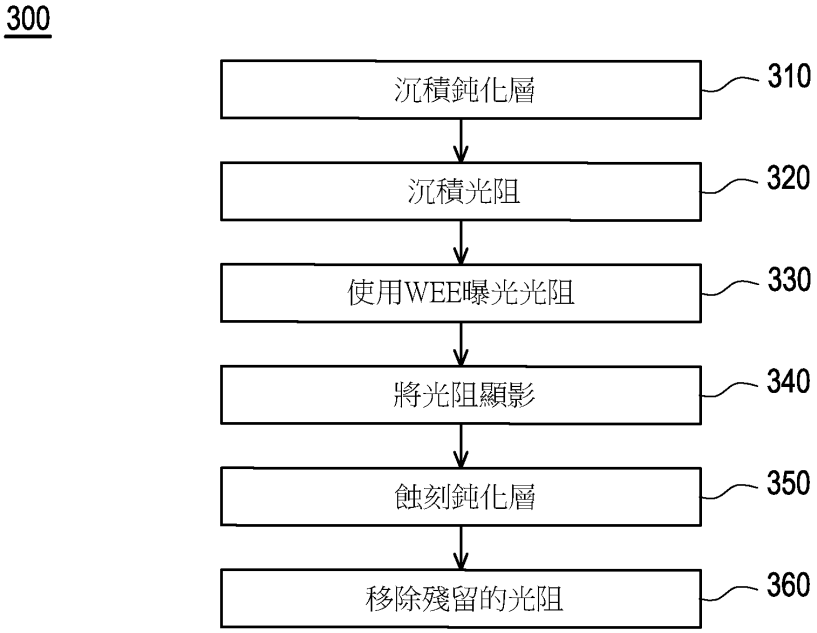
【圖1】



【圖2】


1000
製程前段製程
100
製程後段製程
200
形成頂部金屬(TME)層
210
形成鈍化層
晶圓邊緣曝光(WEE)
以在晶圓邊緣處移除
鈍化層
300
330
形成聚醯亞胺層
400
施加背側研磨
500

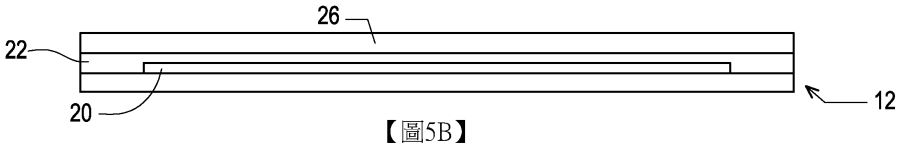
【圖3】


300
沉積鈍化層
310
沉積光阻
320
使用WEE曝光光阻
330
將光阻顯影
340
蝕刻鈍化層
350
移除殘留的光阻
360

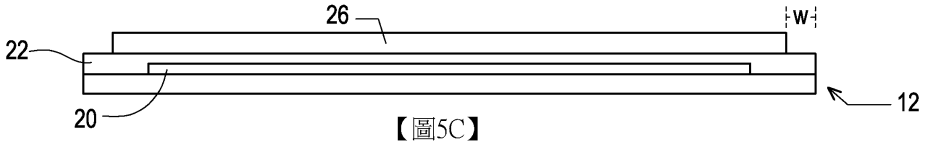
【圖4】



【圖5A】



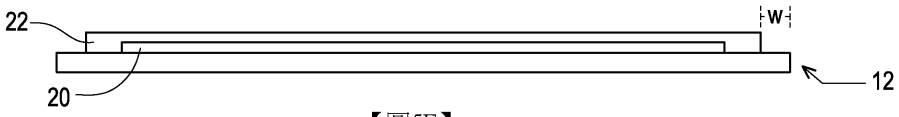
【圖5B】



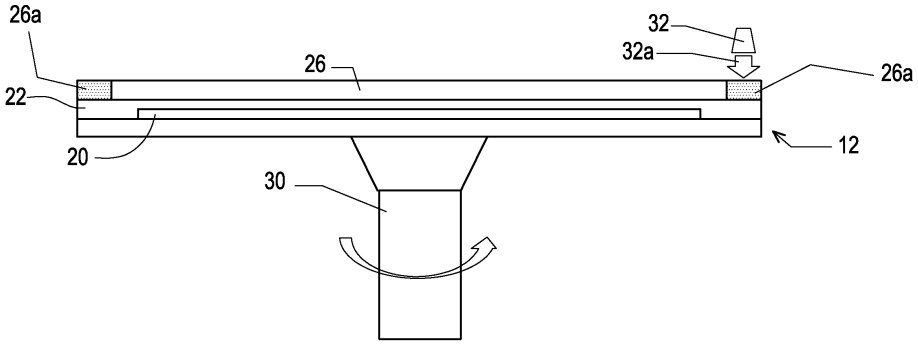
【圖5C】



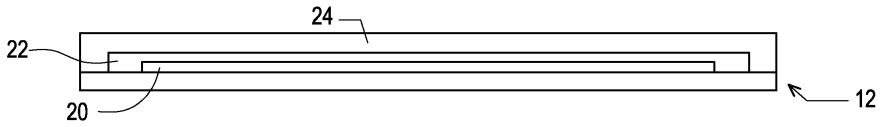
【圖5D】



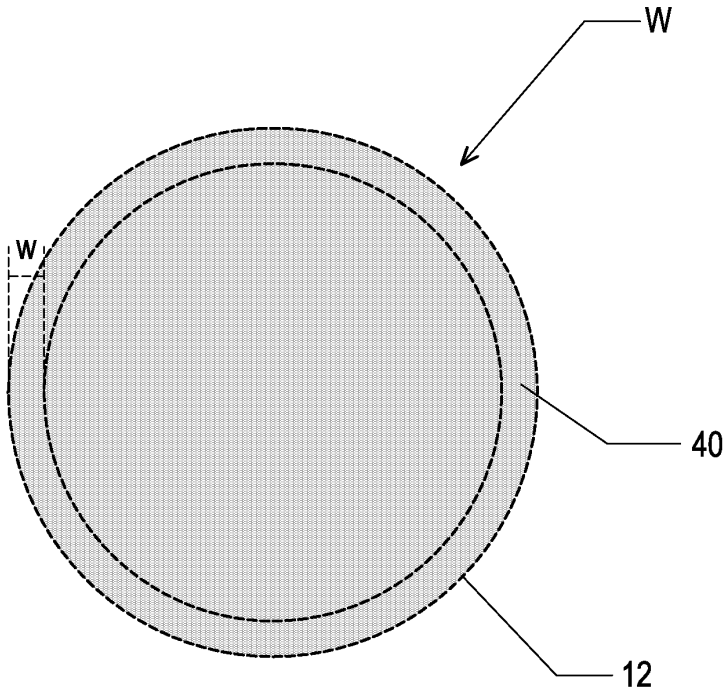
【圖5E】



【圖6】



【圖7】



【圖8】