【19】中華民國　　【12】專利公報　（B）

【11】證書號數：I940104
【45】公告日： 中華民國 115 (2026) 年 09 月 21 日
【51】Int. Cl.：　*H10W72/00　(2026.01)*　*H10W72/50　(2026.01)*
發明　全 9 頁

【54】名　稱：半導體結構、金屬鉚釘結構及製造半導體結構的方法
【21】申請案號：114117605　【22】申請日： 中華民國 114 (2025) 年 05 月 09 日
【11】公開編號：202630980　【43】公開日期： 中華民國 115 (2026) 年 07 月 16 日
【30】優 先 權： 2025/01/06　美國　19/011,432
【72】發 明 人： 劉昆明 (TW) LIOU, KUEN-MING；陳志壕 (TW) CHEN, CHIH-HAO；陳文彥 (TW) CHEN, WEN-YEN
【71】申 請 人： 台灣積體電路製造股份有限公司 TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.
新竹市新竹科學工業園區力行六路八號
【74】代 理 人： 秦建譜；許志銘
【56】參考文獻：

TW	202207378A	TW	202234640A
US	2022/0375868A1	US	2023/0386898A1

審查人員：徐孝倫

【57】申請專利範圍

1. 一種半導體結構，包含：
一基板；
一介電層，位於該基板上方；
一第二介電層，設置於該介電層上；
一金屬插塞，設置於該介電層中且包含該金屬插塞的一非平面頂表面，該金屬插塞的該非平面頂表面界定一凹槽；及
一金屬鉚釘結構，包含：
一軸部分，穿過該第二介電層且包含該軸部分的一底表面；及
一頭部部分，位於該介電層中且包含該頭部部分的一頂表面及該頭部部分的一非平面底表面，其中該頭部部分的該頂表面與該軸部分的該底表面共面，且該頭部部分的該非平面底表面與該金屬插塞的該非平面頂表面配合。
2. 如請求項 1 所述之半導體結構，其中該頭部部分包含與該金屬插塞接觸的一襯裡層及位於該襯裡層上的一金屬填充層。
3. 如請求項 1 所述之半導體結構，其中該軸部分包含一阻障層、一襯裡層及一金屬填充層，該阻障層橫向包圍該襯裡層，該襯裡層橫向包圍該金屬填充層。
4. 如請求項 1 所述之半導體結構，其中該頭部部分的該頂表面的一第一面積等於或大於該軸部分的該底表面的一第二面積。
5. 如請求項 1 所述之半導體結構，其中該金屬插塞包含鎢，且該金屬鉚釘結構的一金屬填充層包含銅。
6. 一種金屬鉚釘結構，其中該金屬鉚釘結構包含：
一軸部分，穿過一第二介電層且包含該軸部分的一底表面；及

一頭部部分，位於該第二介電層下方的一介電層中且包含該頭部部分的一頂表面及該頭部部分的一非平面底表面，其中該頭部部分的該頂表面與該軸部分的該底表面共面，且該頭部部分的該非平面底表面可操作以與一金屬插塞的一非平面頂表面配合。

7. 如請求項 6 所述之金屬鉚釘結構，其中該頭部部分包含與該金屬插塞接觸的一襯裡層及位於該襯裡層上的一金屬填充層。
8. 如請求項 6 所述之金屬鉚釘結構，其中該頭部部分是一半橢圓體。
9. 一種製造半導體結構的方法，包含：
在一介電層中形成一金屬插塞；
在該介電層上沉積一低 k 介電層；
在該低 k 介電層上沉積一硬光罩；
使該硬光罩圖案化並蝕刻該硬光罩；
使用經圖案化硬光罩蝕刻該低 k 介電層以形成一開口來暴露該金屬插塞的一頂表面；
進行一濕式蝕刻製程以移除：
該經圖案化硬光罩的至少一部分；及
該金屬插塞的一頂部部分，以形成一凹槽；
沉積一阻障層；
沉積一襯裡層；及
沉積一金屬填充層。
10. 如請求項 9 所述之方法，進一步包含：
在該凹槽中進行一表面改性製程，以防止該阻障層經沉積於該凹槽中的該金屬插塞的該頂表面上。

圖式簡單說明

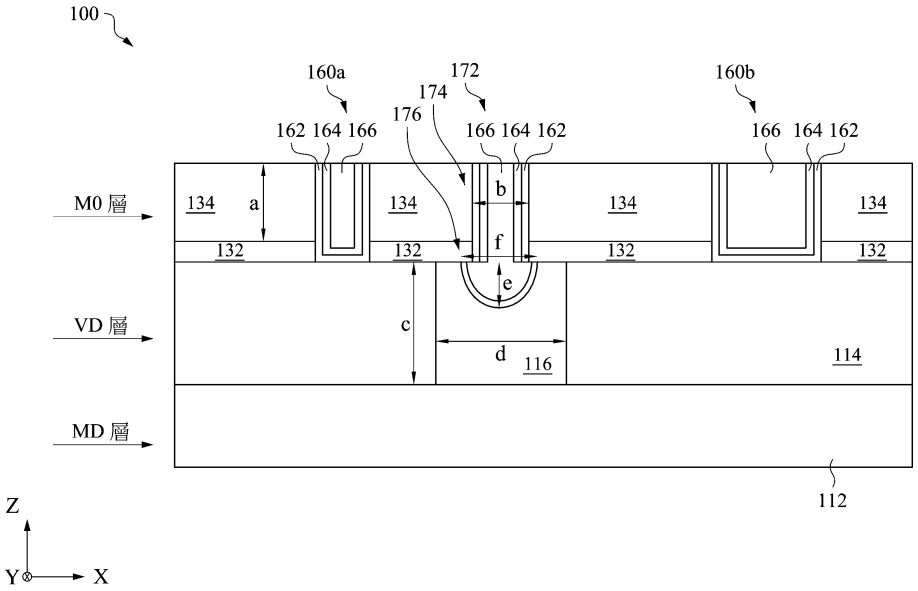
在結合隨附圖式閱讀以下詳細描述時可最佳地理解本揭示的各個態樣。應注意，根據業界中的標準慣例，各種特徵未按比例繪製。實際上，為了論述清楚，各種特徵的尺寸可任意地增大或減小。

第 1A 圖是說明根據一些實施例的實例半導體結構的橫截面圖。

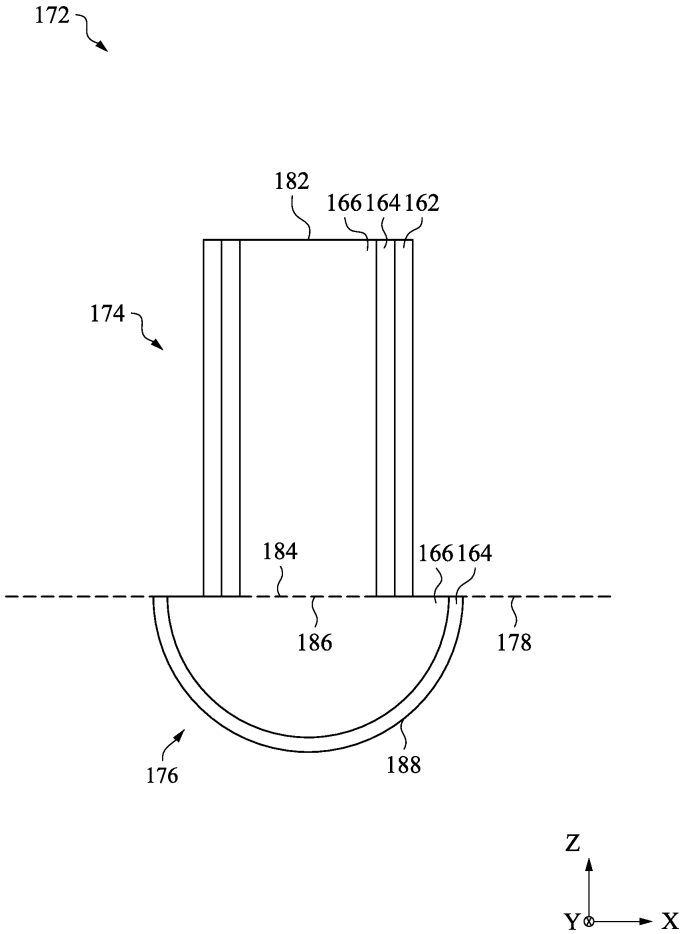
第 1B 圖是說明根據一些實施例的第 1A 圖的半導體結構的一部分的特寫視圖的圖。

第 2 圖是說明根據一些實施例的實例方法的流程圖。

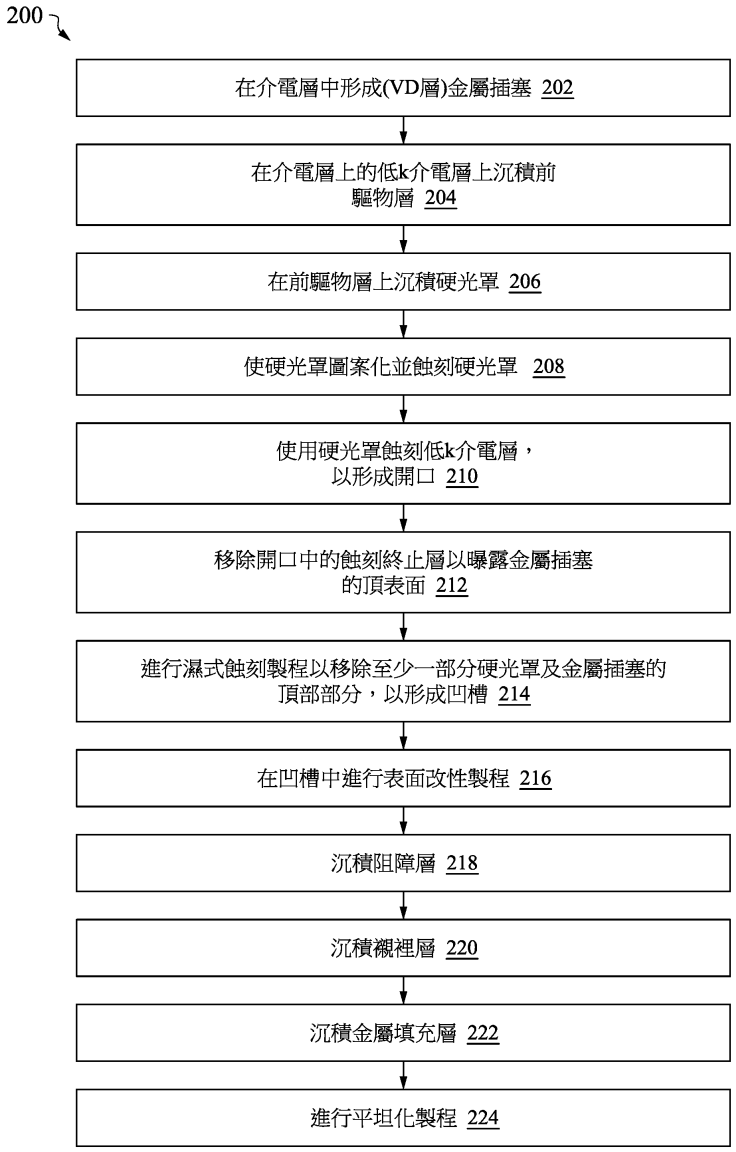
第 3A 圖至第 3D 圖是說明根據一些實施例的處於各個製造階段的結構的橫截面的橫截面圖。


100
160a
172
174
176
160b
162 164 166
166 164 162
166 164 162
M0 層
VD 層
MD 層
134
a
b
f
132
e
c
d
116
114
112
Z
Y
X

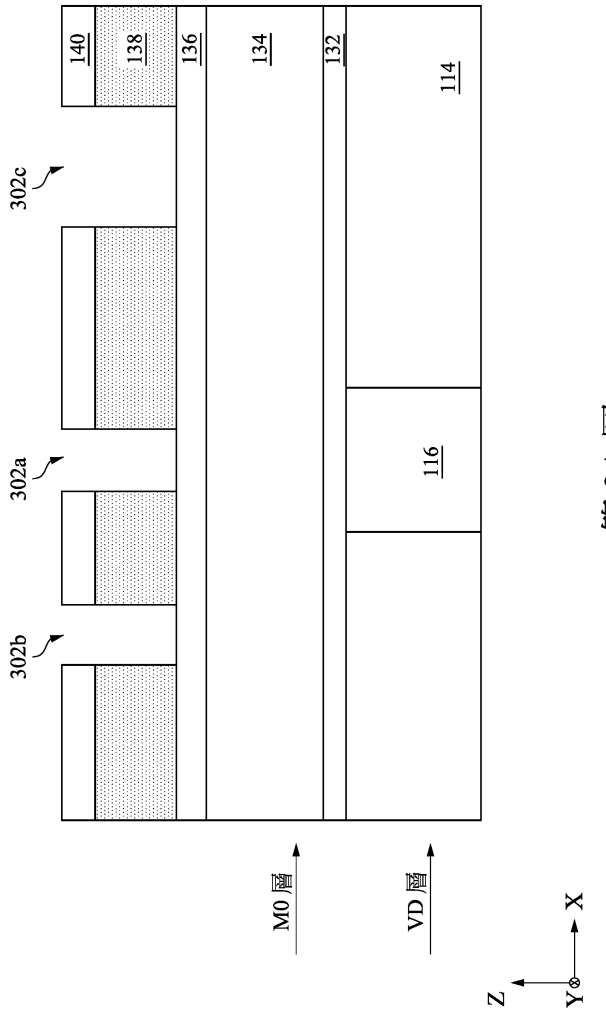
第 1A 圖



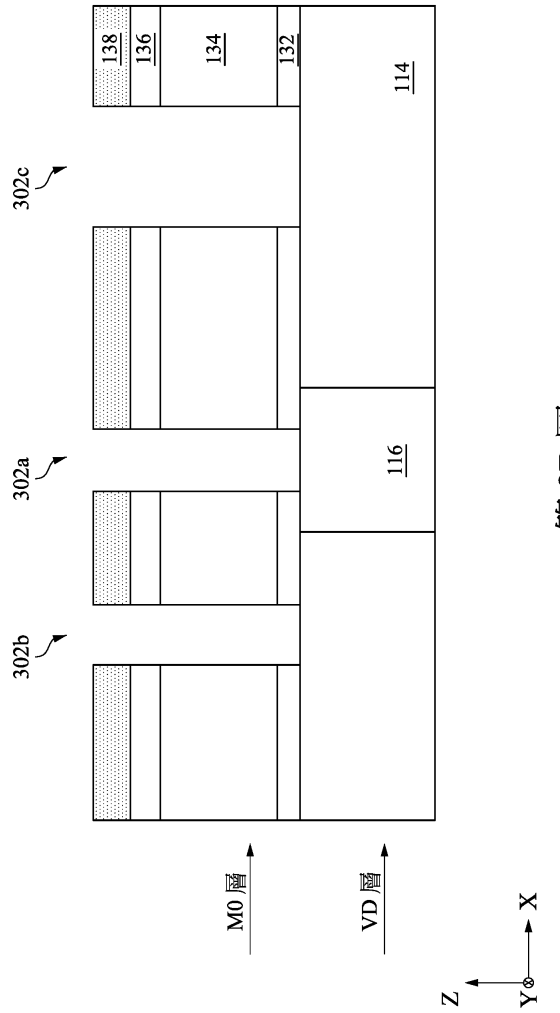
第 1B 圖


200
在介電層中形成(VD層)金屬插塞 202
在介電層上的低k介電層上沉積前驅物層 204
在前驅物層上沉積硬光罩 206
使硬光罩圖案化並蝕刻硬光罩 208
使用硬光罩蝕刻低k介電層，以形成開口 210
移除開口中的蝕刻終止層以曝露金屬插塞的頂表面 212
進行濕式蝕刻製程以移除至少一部分硬光罩及金屬插塞的頂部部分，以形成凹槽 214
在凹槽中進行表面改性製程 216
沉積阻障層 218
沉積襯裡層 220
沉積金屬填充層 222
進行平坦化製程 224

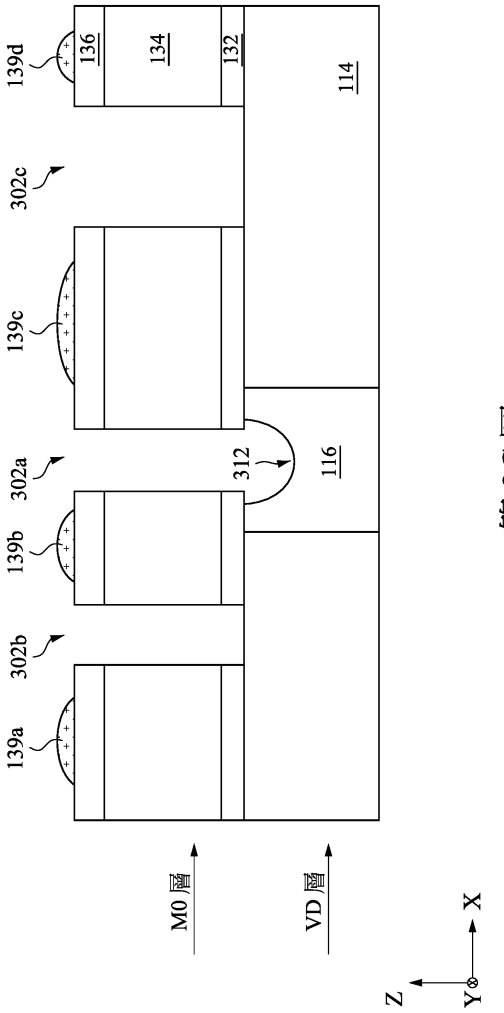
第 2 圖



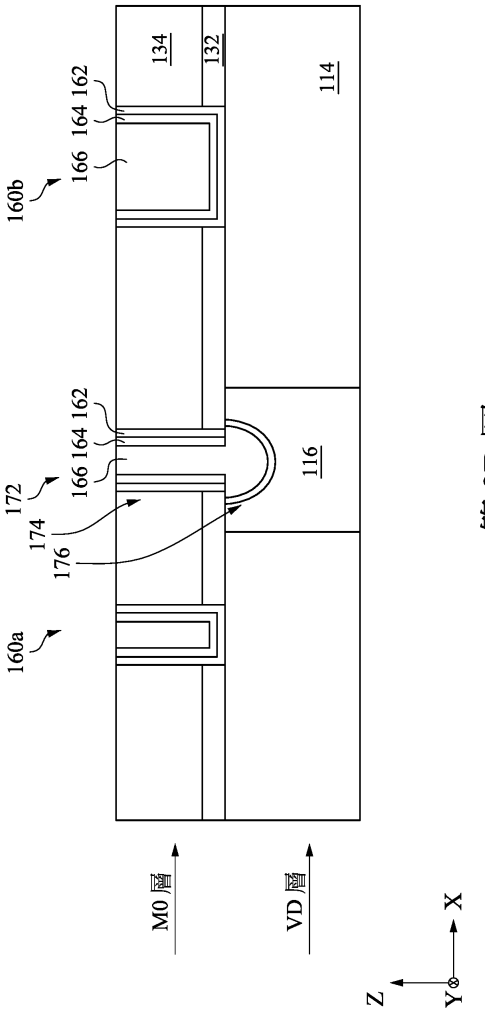
第 3A 圖



第 3B 圖


139d
136
134
132
114
302c
139c
312
116
302a
139b
302b
139a
M0 層
VD 層
Z
Y
X

第 3C 圖



第 3D 圖