【19】中華民國　　【12】專利公報　（B）

【11】證書號數：I940406
【45】公告日： 中華民國 115 (2026) 年 09 月 21 日
【51】Int. Cl.：　*H10P50/28　(2026.01)*　*H10P50/26　(2026.01)*
H10P50/00　(2026.01)

發明　　全 8 頁

【54】名　稱：半導體裝置及其製造方法

【21】申請案號：114145899　　【22】申請日： 中華民國 114 (2025) 年 11 月 25 日

【72】發 明 人： 梁雅涵 (TW) LIANG, YA-HAN；邱柏豪 (TW) CHIU, PO-HAO；許靜宜 (TW) HSU, CHING-YI；胡博勝 (TW) HU, PO-SHENG
【71】申 請 人： 世界先進積體電路股份有限公司 VANGUARD INTERNATIONAL SEMICONDUCTOR CORPORATION
新竹縣園區三路一二三號
【74】代 理 人： 吳豐任；戴俊彥；高銘良

【56】參考文獻：
US　2012/0256289A1　　US　2015/0303252A1
US　2020/0388527A1

審查人員：許勝宗

【57】申請專利範圍

1. 一種半導體裝置，包括：
一半導體層；以及
一深溝槽結構，設置於該半導體層中，且包括由下至上依序設置的一深溝槽、一第一淺溝槽、及一第二淺溝槽，該第一淺溝槽和該第二淺溝槽分別包括一第一側面和一第二側面，其中，
該第一淺溝槽還包括一第一底部開口和一第一頂部開口，該第一底部開口位於一第一平面且連接該深溝槽，該第一頂部開口位於一第二平面，該第一底部開口的寬度小於該第一頂部開口的寬度；以及
該第二淺溝槽還包括一第二底部開口和一第二頂部開口，該第二底部開口位於該第二平面且連接該第一淺溝槽，該第二頂部開口鄰近該半導體層的一頂面，該第二底部開口的寬度小於該第二頂部開口的寬度；
其中，該第一淺溝槽的該第一頂部開口的寬度不大於該第二淺溝槽的該第二底部開口的寬度。
2. 如請求項 1 所述的半導體裝置，其中，該半導體層包括一轉角，由該第一淺溝槽的該第一側面和該第二平面定義出，且該轉角為鈍角。
3. 如請求項 1 所述的半導體裝置，其中，該第一淺溝槽的垂直深度小於該第二淺溝槽的垂直深度。
4. 如請求項 1 所述的半導體裝置，進一步包括：
一半導體基板，設置於該半導體層之下；
一導電層，填充於該深溝槽結構內，且經由該導電層的一底面電連接該半導體基板；以及
一絕緣層，設置於該導電層和該半導體層之間，且該絕緣層環繞該導電層。
5. 如請求項 4 所述的半導體裝置，其中該絕緣層包括：
一下部絕緣層，位於該深溝槽內；

一中間絕緣層，位於該第一淺溝槽內；以及
一上部絕緣層，位於該第二淺溝槽內；
其中，沿著由下至上的方向，該中間絕緣層的一內壁包括向外傾斜的斜面，且該上部絕緣層的一內壁包括向內傾斜的斜面。

6. 如請求項 5 所述的半導體裝置，其中，該中間絕緣層的該內壁比該第一淺溝槽的該第一側面陡峭。
7. 如請求項 5 所述的半導體裝置，其中，該中間絕緣層的一厚度從該第一平面往該第二平面逐漸增加，且該上部絕緣層的一厚度從該第二平面往該半導體層的該頂面逐漸增加，其中該些厚度的方向平行於一水平方向。
8. 如請求項 5 所述的半導體裝置，其中，該中間絕緣層的一平均厚度大於該下部絕緣層的一平均厚度，且該上部絕緣層的一平均厚度大於該中間絕緣層的該平均厚度，其中該些平均厚度的方向平行於一水平方向。
9. 如請求項 5 所述的半導體裝置，其中，該中間絕緣層包括一絕緣突出部，位於該第二淺溝槽中且嵌入該上部絕緣層中，且該絕緣突出部的一底面寬度大於該絕緣突出部的一頂面寬度。
10. 如請求項 9 所述的半導體裝置，其中，該導電層的一部分位於該第二淺溝槽中，該部分側向分離於該絕緣突出部。
11. 如請求項 4 所述的半導體裝置，其中，
該導電層由下至上包括一本體部和一導電突出部，該導電突出部位於本體部的一頂面上而位於該第二淺溝槽中，且包括一第三側面。
12. 如請求項 11 所述的半導體裝置，其中，該導電突出部的該第三側面和該本體部的該頂面之間包括一外角，該外角大於 90 度。
13. 如請求項 11 所述的半導體裝置，其中，該導電突出部的一頂面寬度小於該導電突出部的一底面寬度，且該導電突出部的該底面寬度小於該本體部的該頂面寬度，其中該本體部的該頂面、該第三側面和該導電突出部的該頂面形成一臺階狀輪廓。
14. 如請求項 1 所述的半導體裝置，其中，在一俯視圖中，該深溝槽結構為類環狀。
15. 一種半導體裝置的製造方法，包括：
形成一第一深溝槽在一半導體層中，其中該第一深溝槽由下至上依序包括一下部溝槽和一上部溝槽，該上部溝槽的一底部開口於一第一平面連接該下部溝槽的頂部開口，其中，沿著由下至上的方向，該上部溝槽包括向外傾斜的一第一側面；
形成一絕緣襯層於該下部溝槽的內壁和該上部溝槽的內壁；
填入一導電材料至該下部溝槽和該上部溝槽中，使得該絕緣襯層環繞該導電材料；
蝕刻該半導體層、該絕緣襯層、及該導電材料，以形成由下至上依序設置的一第一淺溝槽及一第二淺溝槽，其中該第二淺溝槽於一第二平面連接該第一淺溝槽，且該絕緣襯層及該導電材料從該第一淺溝槽中向上延伸至該第二淺溝槽中；以及
形成一上部絕緣層於該第二淺溝槽中；
其中，該第一淺溝槽包括一第一底部開口和一第一頂部開口，該第一底部開口的一寬度小於該第一頂部開口的一寬度；
其中，該第二淺溝槽包括一第二底部開口和一第二頂部開口，該第二底部開口的一寬度小於該第二頂部開口的一寬度。
16. 如請求項 15 所述的半導體裝置的製造方法，其中：
該第一淺溝槽的該第一頂部開口小於該第二淺溝槽的該第二底部開口。
17. 如請求項 15 所述的半導體裝置的製造方法，其中，在蝕刻該絕緣襯層及該導電材料時，該第二淺溝槽中會形成一絕緣突出部和一導電突出部。

18. 如請求項 17 所述的半導體裝置的製造方法，其中該絕緣突出部側向分離於該導電突出部。
19. 如請求項 17 所述的半導體裝置的製造方法，其中該絕緣突出部的一頂面低於該導電突出部的一頂面。
20. 如請求項 15 所述的半導體裝置的製造方法，其中，在填入該導電材料至該下部溝槽和該上部溝槽中之前，該絕緣襯層包括一內壁，該上部溝槽包括一側面，且該絕緣襯層的該內壁比該上部溝槽的該第一側面陡峭。

圖式簡單說明

為了使下文更容易被理解，在閱讀本揭露時可同時參考圖式及其詳細文字說明。透過本文中之具體實施例並參考相對應的圖式，俾以詳細解說本揭露之具體實施例，並用以闡述本揭露之具體實施例之作用原理。此外，為了清楚起見，圖式中的各特徵可能未按照實際的比例繪製，因此某些圖式中的部分特徵的尺寸可能被刻意放大或縮小。

第 1 圖是本揭露一實施例之半導體裝置的剖視示意圖。

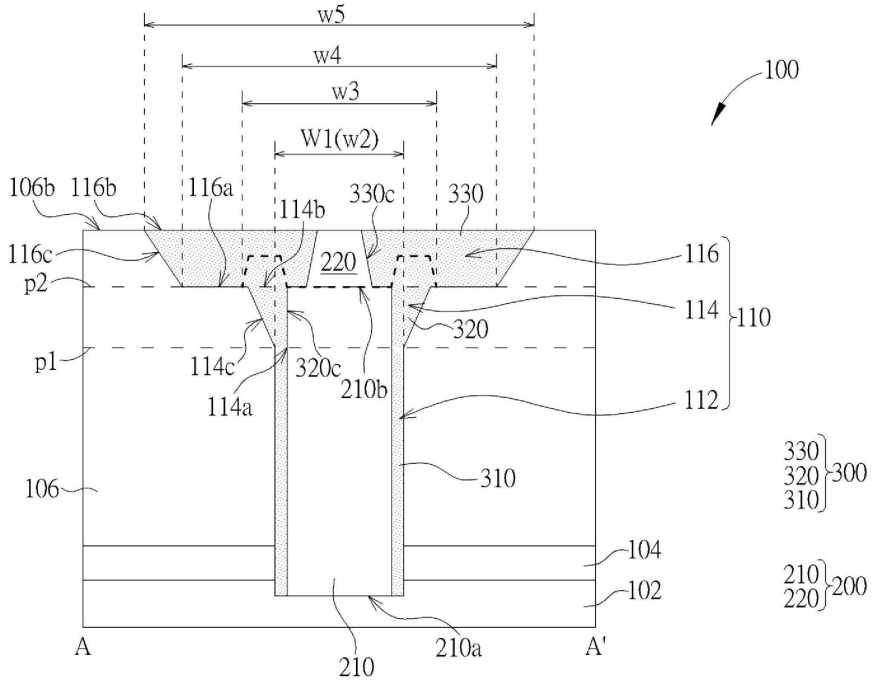
第 2 圖是本揭露一實施例之半導體裝置針對深溝槽結構的局部放大的剖視示意圖。

第 3 圖是本揭露一實施例之包括連續地環繞半導體元件的深溝槽結構的半導體裝置的俯視示意圖。

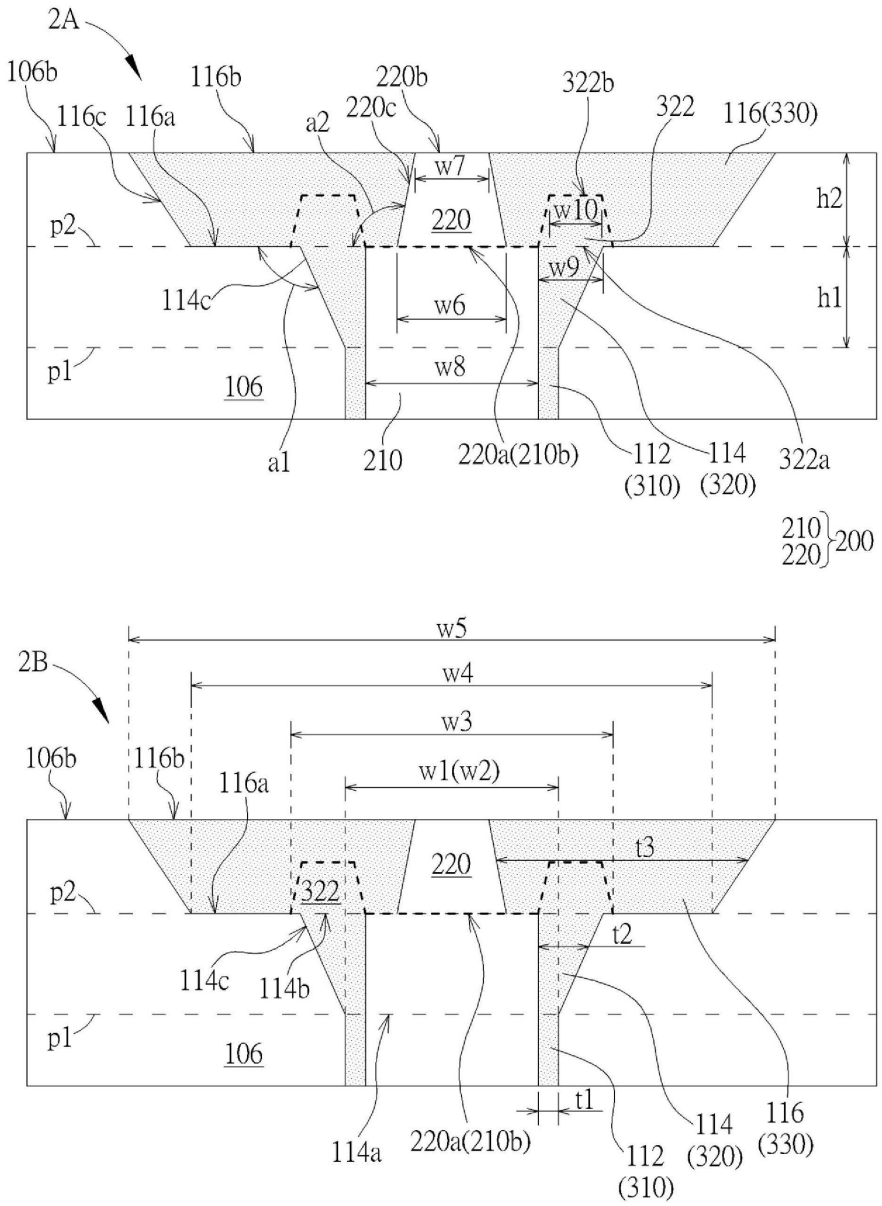
第 4 圖是本揭露另一實施例之半導體裝置的剖視示意圖。

第 5 圖至第 8 圖是本揭露一些實施例的半導體裝置的製造方法之不同階段的剖面圖。

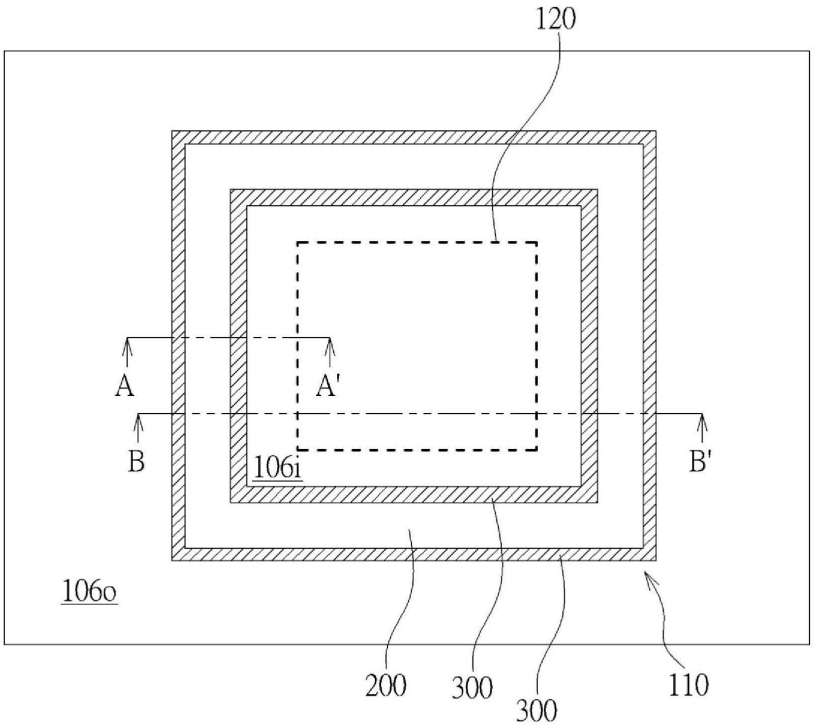
第 9 圖是本揭露一些實施例用於本揭露的半導體裝置的製造方法的流程圖。



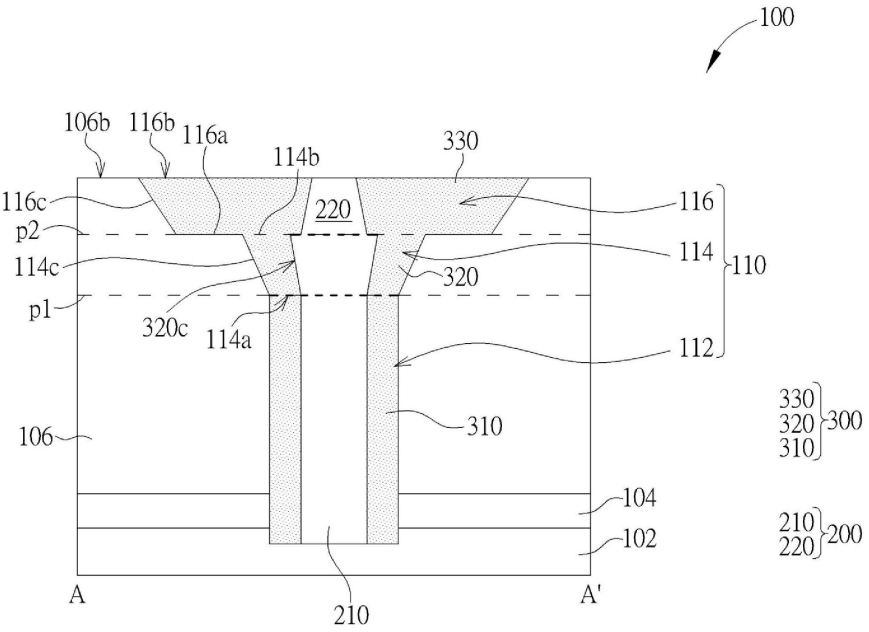
第1圖


2A
106b
116c
116a
116b
a2
220b
220c
322b
322
116(330)
w7
w10
h2
p2
220
w9
h1
114c
w6
p1
106
w8
a1
210
220a(210b)
112
(310)
114
(320)
322a
210
220
200
2B
w5
w4
w3
w1(w2)
106b
116b
116a
t3
220
322
p2
t2
114c
114b
p1
106
t1
114a
220a(210b)
112
(310)
114
(320)
116
(330)

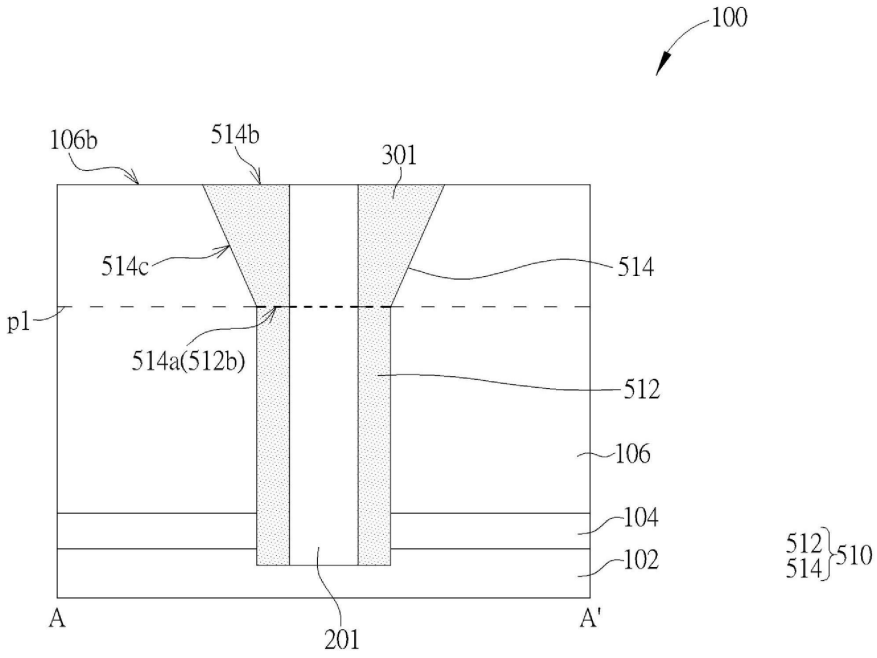
第2圖


120
A
A'
B
B'
106i
106o
200
300
300
110

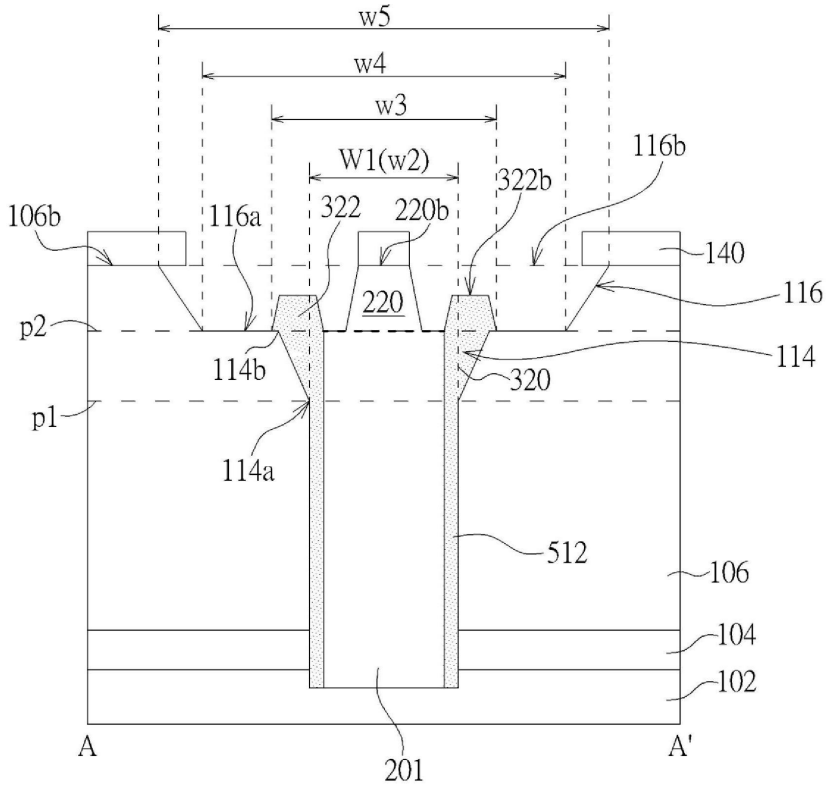
第3圖


100
106b
116b
116a
114b
330
116c
220
116
p2
114
110
114c
320
p1
320c
114a
112
330
320
310
300
106
310
104
210
220
200
102
A
A'
210

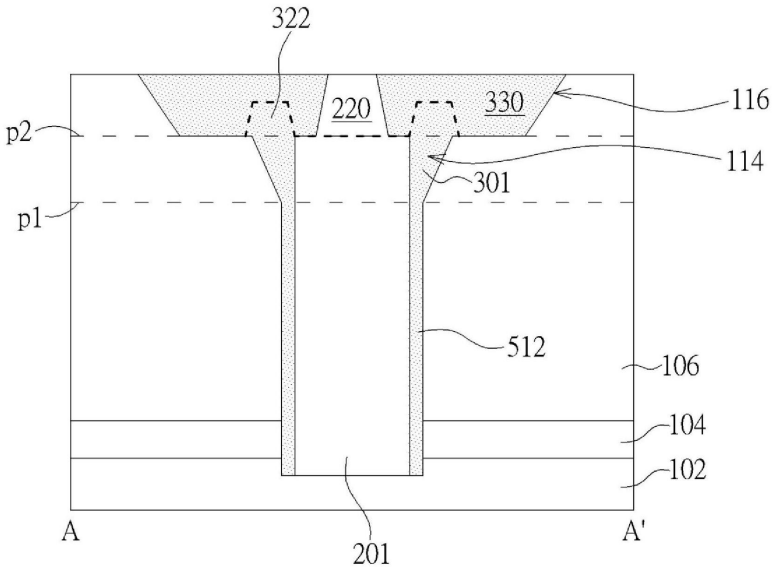
第4圖


100
106b
514b
301
514c
514
p1
514a(512b)
512
106
104
102
512
514
510
A
201
A'

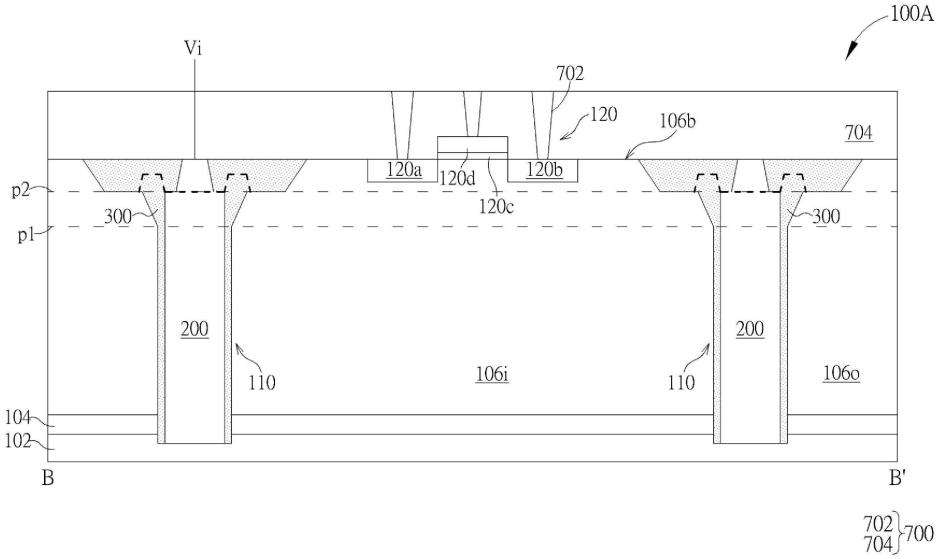
第5圖


w5
w4
w3
W1(w2)
116b
322b
106b
116a
322
220b
140
116
220
p2
114b
114
320
p1
114a
512
106
104
102
A
201
A'

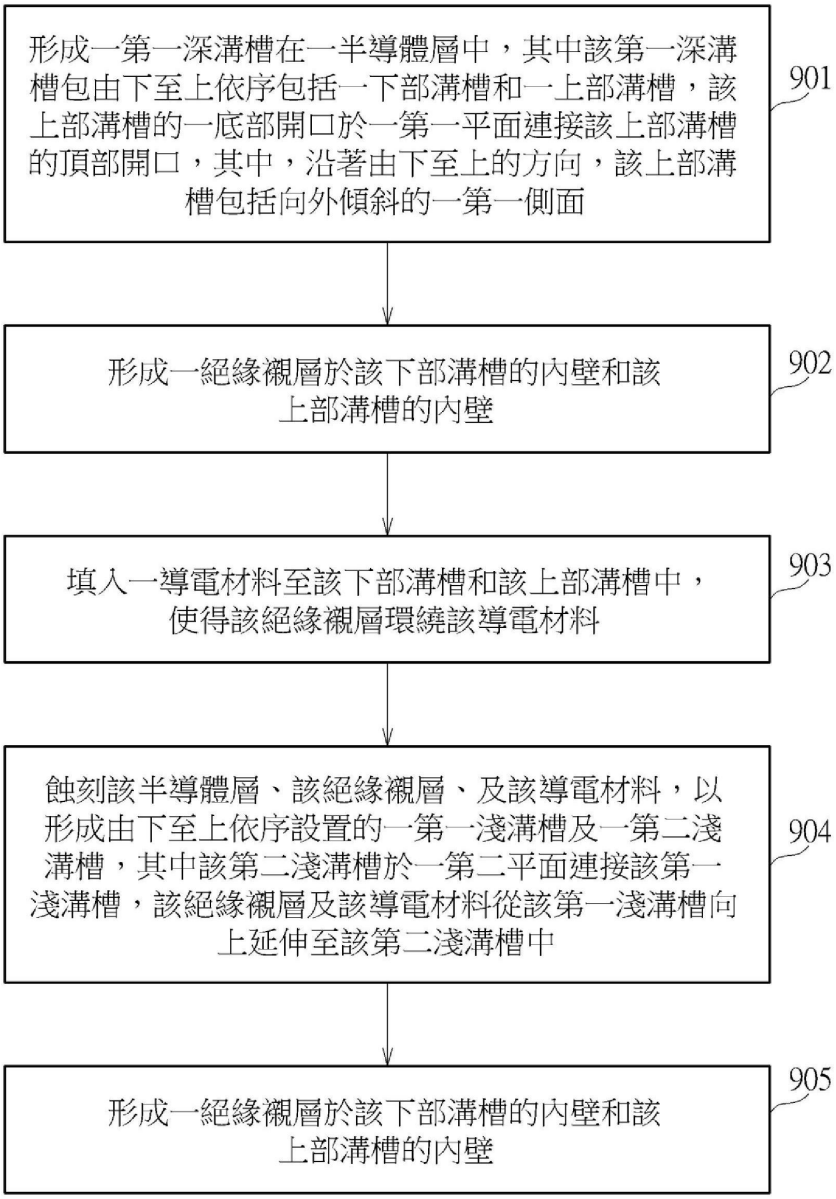
第6圖


322
220
330
116
p2
114
301
p1
512
106
104
102
A
201
A'

第7圖


100A
Vi
702
120
106b
704
120a
120d
120b
120c
p2
300
300
p1
200
200
110
106i
110
106o
104
102
B
B'
702
704
700

第8圖


形成一第一深溝槽在一半導體層中，其中該第一深溝槽包由下至上依序包括一下部溝槽和一上部溝槽，該上部溝槽的一底部開口於一第一平面連接該上部溝槽的頂部開口，其中，沿著由下至上的方向，該上部溝槽包括向外傾斜的一第一側面
901
形成一絕緣襯層於該下部溝槽的內壁和該上部溝槽的內壁
902
填入一導電材料至該下部溝槽和該上部溝槽中，使得該絕緣襯層環繞該導電材料
903
蝕刻該半導體層、該絕緣襯層、及該導電材料，以形成由下至上依序設置的一第一淺溝槽及一第二淺溝槽，其中該第二淺溝槽於一第二平面連接該第一淺溝槽，該絕緣襯層及該導電材料從該第一淺溝槽向上延伸至該第二淺溝槽中
904
形成一絕緣襯層於該下部溝槽的內壁和該上部溝槽的內壁
905

第9圖