【19】中華民國　　【12】專利公報　（B）

【11】證書號數：I940799
【45】公告日： 中華民國 115 (2026) 年 10 月 01 日
【51】Int. Cl.：　*H10D84/80　(2025.01)*　　*H10D84/03　(2025.01)*
發明　　全 9 頁

【54】名　　稱：半導體結構以及其形成方法

【21】申請案號：112116566　　【22】申請日： 中華民國 112 (2023) 年 05 月 04 日
【11】公開編號：202445838　　【43】公開日期： 中華民國 113 (2024) 年 11 月 16 日

【72】發 明 人： 吳家榮 (TW) WU, JIA-RONG；張翊凡 (TW) CHANG, I-FAN；黃瑞民 (TW) HUANG, RAI-MIN；許博凱 (TW) HSU, PO-KAI
【71】申 請 人： 聯華電子股份有限公司　UNITED MICROELECTRONICS CORP.
新竹市新竹科學工業園區力行二路三號
【74】代 理 人： 吳豐任；戴俊彥

【56】參考文獻：

TW	202030896A	TW	202127673A
TW	202143522A	TW	202213825A
TW	202224146A	TW	202310465A
US	9040405B2	US	2022/0059618A1
US	2022/0093684A1	US	2022/0383921A1

審查人員：李景松

【57】申請專利範圍

1. 一種半導體結構，包含:
多個 MTJ(Magnetic tunnel junctions，磁性穿隧接面)元件，從一上視圖來看，該多個 MTJ 元件排列成一陣列；
至少一第二接觸結構，位於該 MTJ 元件所排成的陣列之中；
至少一第一遮罩層，覆蓋於各該 MTJ 元件的一頂面與兩側壁，其中從一剖面圖來看，該第一遮罩層的一斷面側壁與該第二接觸結構下方的一第二金屬層的一側壁切齊。
2. 如申請專利範圍第 1 項所述的半導體結構，其中從該上視圖來看，該 MTJ 元件所排列成的該陣列包含有多行，每一行沿著一縱向方向排列，該多行中包含有相鄰的一第一行以及一第二行，且該第二接觸結構位於該第一行與該第二行之間。
3. 如申請專利範圍第 2 項所述的半導體結構，其中該第一行中包含有一第一 MTJ 元件、一第三 MTJ 元件，該第二行中包含有一第二 MTJ 元件以及一第四 MTJ 元件，其中從該上視圖來看，該第一 MTJ 元件與該第二 MTJ 元件沿著一橫向方向的距離，等於該第三 MTJ 元件與該第四 MTJ 元件沿著該橫向方向的距離。
4. 如申請專利範圍第 3 項所述的半導體結構，其中沿著該橫向方向，該第一 MTJ 元件與該第二 MTJ 元件之間的一連線通過該第二接觸結構，但該第三 MTJ 元件與該第四 MTJ 元件之間的一連線不通過該第二接觸結構。
5. 如申請專利範圍第 1 項所述的半導體結構，其中更包含有多個接觸結構，每一個該接觸結構位於其中一個該 MTJ 元件下方，並且與該 MTJ 元件電性連接。
6. 如申請專利範圍第 1 項所述的半導體結構，其中該第一遮罩層的一底面與該第二金屬層的一頂面切齊。
7. 如申請專利範圍第 1 項所述的半導體結構，其中各該 MTJ 元件不位於該第二金屬層上。

8. 一種半導體結構的形成方法，包含:
形成多個 MTJ (Magnetic tunnel junctions，磁性穿隧接面)元件，從一上視圖來看，該多個 MTJ 元件排列成一陣列；
形成至少一第二金屬層，位於該 MTJ 元件所排成的陣列之中；
形成一第一遮罩層覆蓋各該 MTJ 元件的一頂面與兩側壁以及該第二金屬層的一頂面；
形成一第二遮罩層，覆蓋於該第一遮罩層上；
進行一第一蝕刻步驟，移除該第二金屬層上方的該第二遮罩層；以及
進行一第二蝕刻步驟，移除該第二金屬層上方的該第一遮罩層，並曝露出該第二金屬層的該頂面，其中在該第二蝕刻步驟之後，從一剖面圖來看，該第一遮罩層的一斷面側壁與該第二金屬層的一側壁切齊。

9. 如申請專利範圍第 8 項所述的半導體結構的形成方法，其中進行該第一蝕刻步驟又包含:
形成一第一圖案化光阻層，該第一圖案化光阻層包含有多個條狀圖案沿著一縱向方向排列，並覆蓋各該 MTJ 元件；
進行該第一蝕刻步驟，蝕刻未被該第一圖案化光阻層所覆蓋的區域，並且移除該第二金屬層上方的該第二遮罩層；以及
移除該第一圖案化光阻層。

10. 如申請專利範圍第 9 項所述的半導體結構的形成方法，其中進行該第二蝕刻步驟又包含:
形成一第二圖案化光阻層覆蓋一部分該多個 MTJ 元件，該第二圖案化光阻層包含有一開口沿著一橫向方向延伸，該開口曝露出另一部分該 MTJ 元件以及該第二金屬層；
進行該第二蝕刻步驟，蝕刻未被該第二圖案化光阻層所覆蓋的區域，並且移除該第二金屬層上方的該第一遮罩層；以及
移除該第二圖案化光阻層。

11. 如申請專利範圍第 10 項所述的半導體結構的形成方法，其中在進行該第二蝕刻步驟後，該第二遮罩層仍覆蓋於該第一遮罩層上。

12. 如申請專利範圍第 8 項所述的半導體結構的形成方法，其中在該第二蝕刻步驟後，更包含移除該第二遮罩層。

13. 如申請專利範圍第 8 項所述的半導體結構的形成方法，其中更包含形成一第二接觸結構位於該第二金屬層上，且從該上視圖來看，該 MTJ 元件所排列成的該陣列包含有多行，每一行沿著一縱向方向排列，該多行中包含有相鄰的一第一行以及一第二行，且該第二接觸結構位於該第一行與該第二行之間。

14. 如申請專利範圍第 13 項所述的半導體結構的形成方法，其中該第一行中包含有一第一 MTJ 元件、一第三 MTJ 元件，該第二行中包含有一第二 MTJ 元件以及一第四 MTJ 元件，其中從該上視圖來看，該第一 MTJ 元件與該第二 MTJ 元件沿著一橫向方向的距離，等於該第三 MTJ 元件與該第四 MTJ 元件沿著該橫向方向的距離。

15. 如申請專利範圍第 14 項所述的半導體結構的形成方法，其中沿著該橫向方向，該第一 MTJ 元件與該第二 MTJ 元件之間的一連線通過該第二接觸結構，但該第三 MTJ 元件與該第四 MTJ 元件之間的一連線不通過該第二接觸結構。

16. 如申請專利範圍第 8 項所述的半導體結構的形成方法，其中更包含有形成多個接觸結構，每一個該接觸結構位於其中一個該 MTJ 元件下方，並且與該 MTJ 元件電性連接。

17. 如申請專利範圍第 8 項所述的半導體結構的形成方法，其中該第一遮罩層的一底面與該第二金屬層的一頂面切齊。

18. 如申請專利範圍第 8 項所述的半導體結構的形成方法，其中各該 MTJ 元件不位於該第二金屬層上。

圖式簡單說明

第 1 圖繪示根據本發明第一實施例的 MTJ 元件、第二金屬層與接觸結構的排列上視示意圖。

第 2 圖繪示根據本發明第二實施例的 MTJ 元件、第二金屬層與接觸結構的排列上視示意圖。

第 3 圖繪示沿著第 2 圖的剖面線 A-A’與剖面線 B-B’所得的剖面結構示意圖。

第 4 圖繪示本發明形成第一光阻層後的半導體結構的上視示意圖。

第 5 圖繪示根據第 3 圖的剖面結構，形成第一光阻層後的剖面結構示意圖。

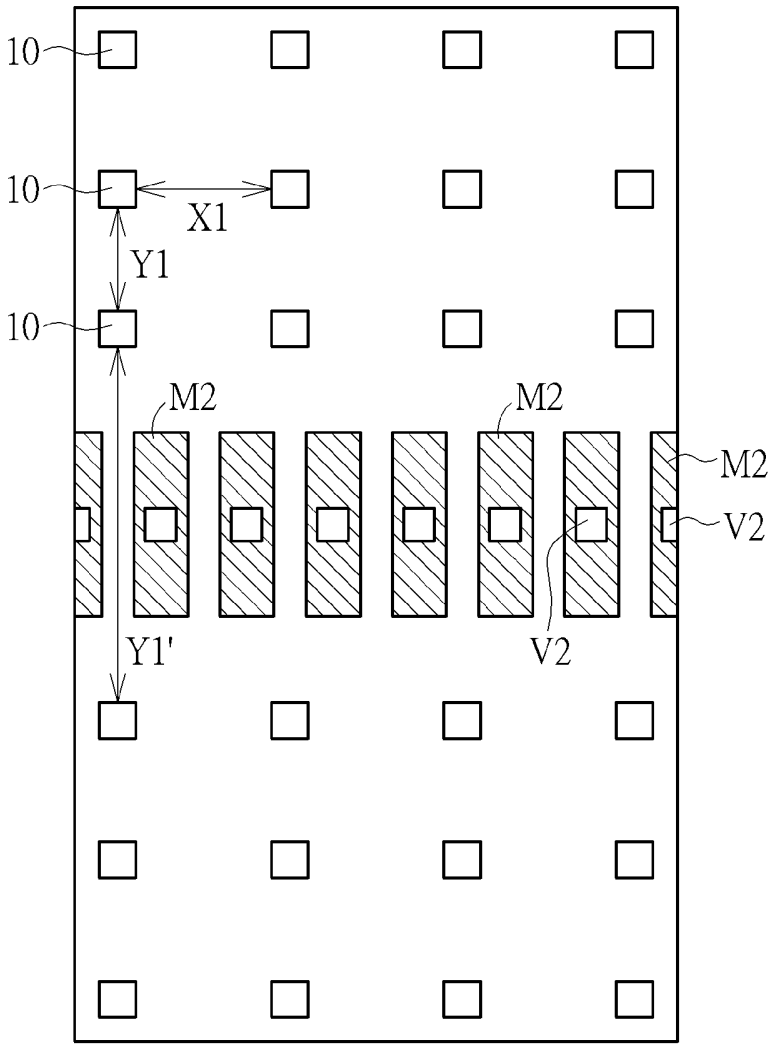
第 6 圖繪示根據第 5 圖的剖面結構，移除部分第二遮罩層後的剖面結構示意圖。

第 7 圖繪示本發明形成第二光阻層後的半導體結構的上視示意圖。

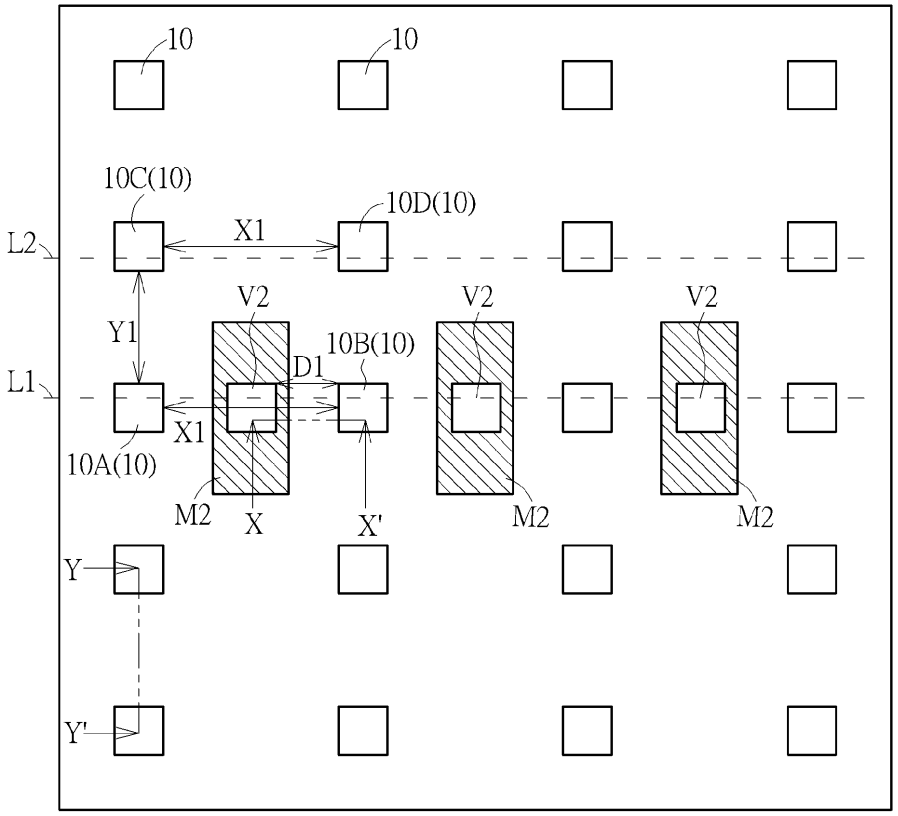
第 8 圖繪示根據第 6 圖的剖面結構，形成第二光阻層後的剖面結構示意圖。

第 9 圖繪示根據第 8 圖的剖面結構，移除部分第一遮罩層與第二光阻層後的剖面結構示意圖。

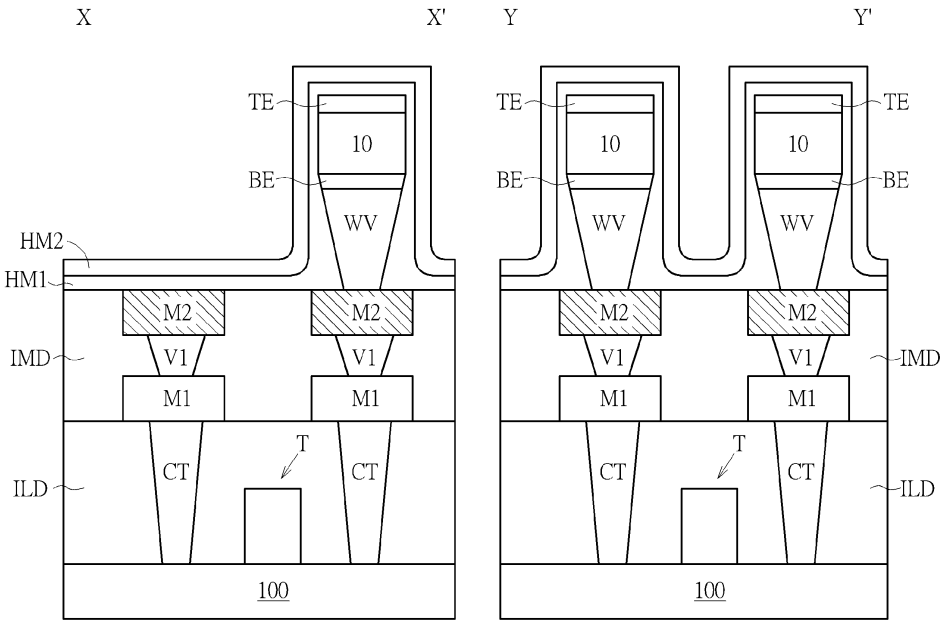
第 10 圖繪示根據第 9 圖的剖面結構，完全移除第二遮罩層以及形成第二接觸結構後的剖面結構示意圖。



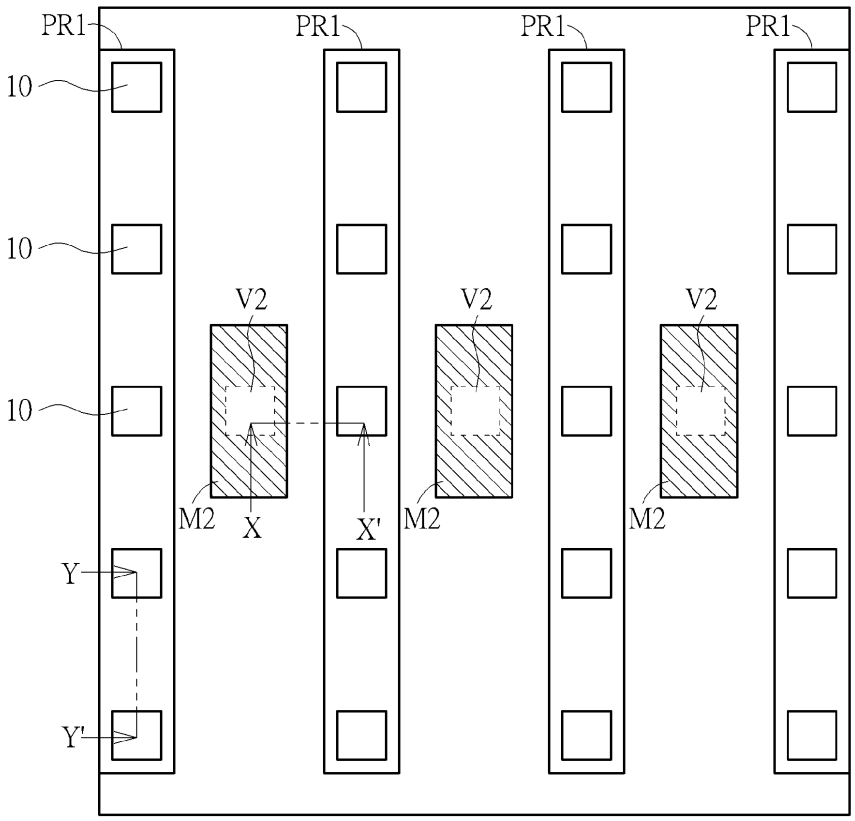
第1圖


10
10
10C(10)
10D(10)
X1
L2
Y1
V2
V2
V2
10B(10)
D1
L1
X1
10A(10)
M2
X
X'
M2
M2
Y
Y'

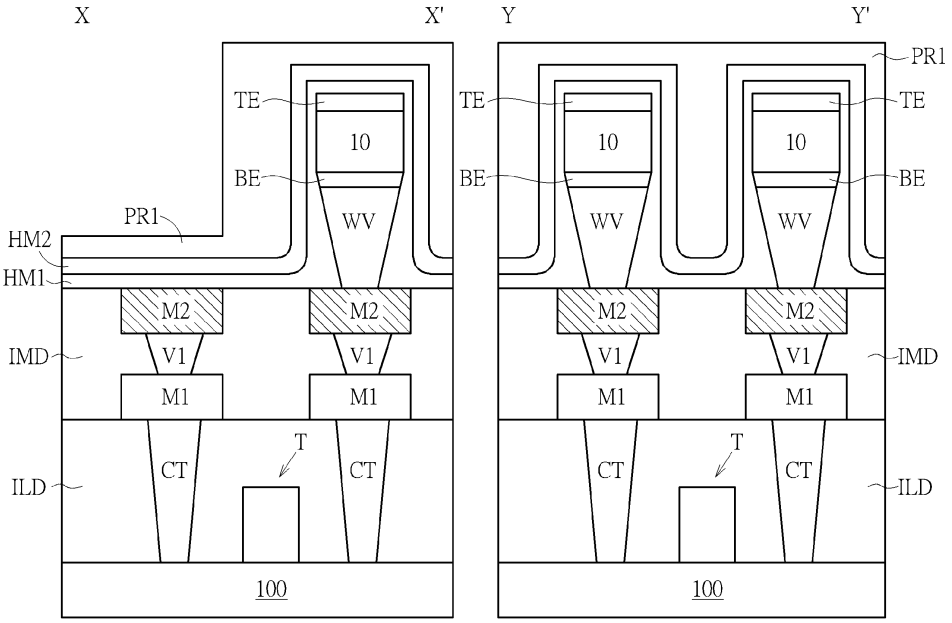
第2圖


X
X'
Y
Y'
TE
10
BE
WV
HM2
HM1
M2
V1
M1
IMD
CT
T
ILD
100

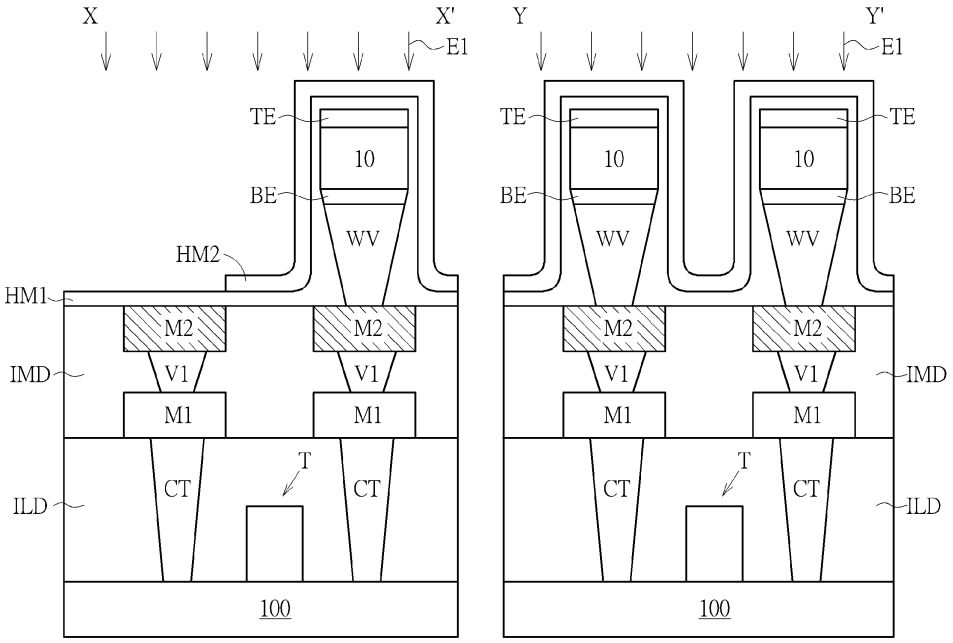
第3圖


PR1
PR1
PR1
PR1
10
10
10
V2
V2
V2
M2
X
X'
M2
M2
Y
Y'

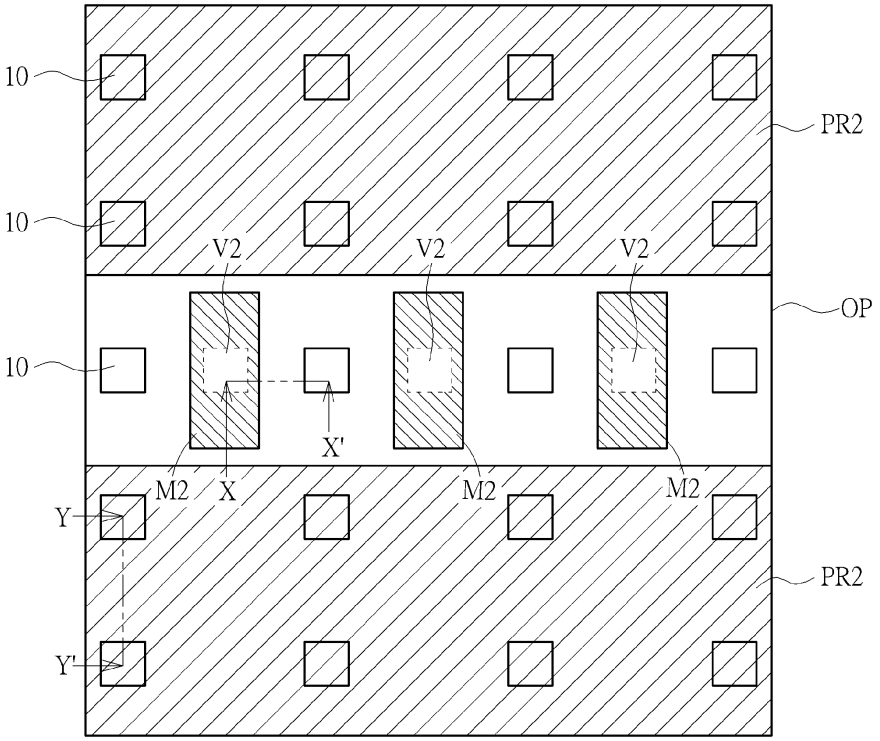
第4圖


X
X'
Y
Y'
PR1
TE
TE
TE
10
10
10
BE
BE
BE
WV
WV
WV
PR1
HM2
HM1
M2
M2
M2
M2
IMD
V1
V1
V1
V1
IMD
M1
M1
M1
M1
T
T
CT
CT
CT
CT
ILD
ILD
100
100

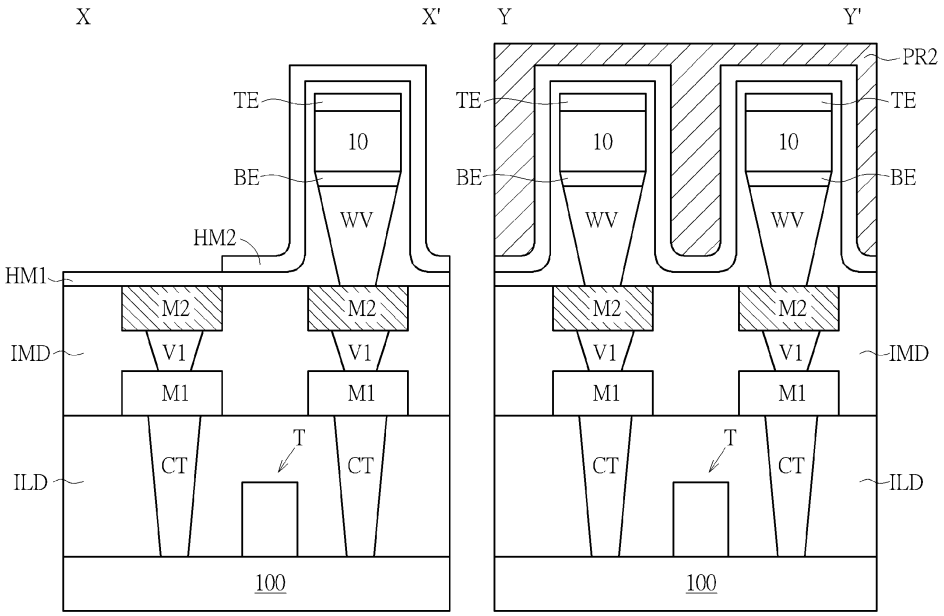
第5圖


X
X'
E1
TE
10
BE
WV
HM2
HM1
M2
IMD
V1
M1
T
CT
ILD
100
Y
Y'

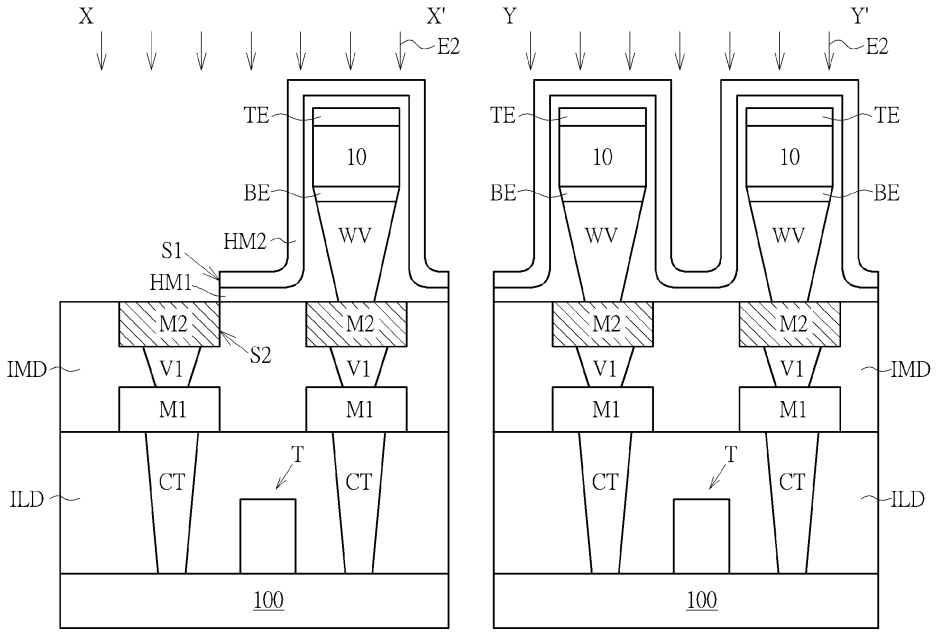
第6圖


10
PR2
V2
OP
X'
M2
X
Y
Y'

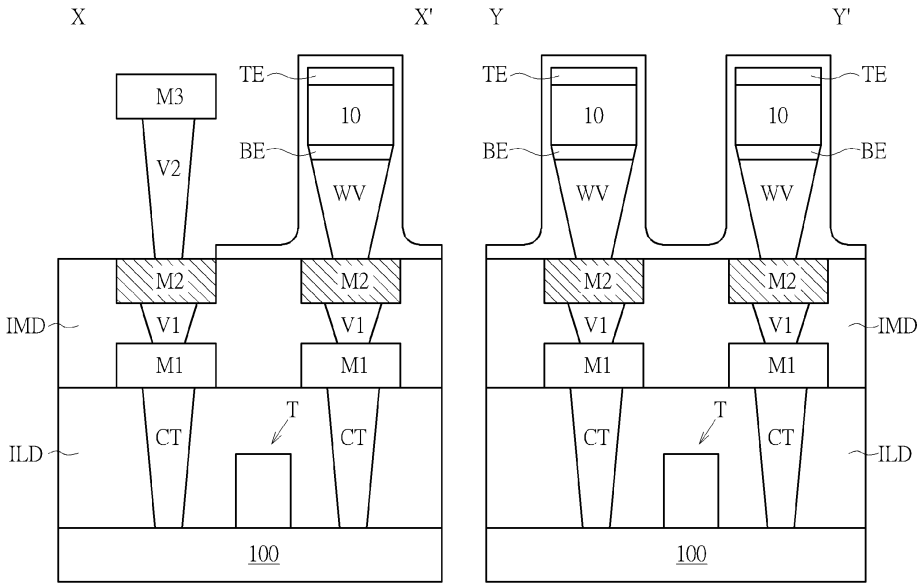
第7圖


X
X'
Y
Y'
PR2
TE
10
BE
WV
HM2
HM1
M2
V1
M1
IMD
ILD
CT
T
100

第8圖


X
X'
Y
Y'
E2
TE
10
BE
WV
S1
HM2
HM1
M2
S2
V1
M1
IMD
ILD
CT
T
100

第9圖



第10圖