【19】中華民國　　【12】專利公報　（B）

【11】證書號數：I940929
【45】公告日： 中華民國 115 (2026) 年 10 月 01 日
【51】Int. Cl.：　*H10W72/50 (2026.01)*　*H10W70/62 (2026.01)*
發明　全 14 頁

【54】名　稱：製造半導體裝置的方法和半導體晶粒

【21】申請案號：113131899　【22】申請日： 中華民國 113 (2024) 年 08 月 23 日
【11】公開編號：202524604　【43】公開日期： 中華民國 114 (2025) 年 06 月 16 日
【30】優 先 權： 2023/08/25　美國　18/456,093

【72】發 明 人： 辛柏寰 (TW) HSIN, BO-HUAN；邱盈翰 (TW) CHIOU, YING-HAN；張仕承 (TW) CHANG, SHIH-CHENG
【71】申 請 人： 台灣積體電路製造股份有限公司 TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.
新竹市新竹科學工業園區力行六路八號
【74】代 理 人： 李世章；秦建譜

【56】參考文獻：
CN　113851439A　US　11476220B2
US　2022/0367396A1

審查人員：施喻懷

【57】申請專利範圍

1. 一種製造半導體裝置的方法，包含：
形成一半導體晶粒，該半導體晶粒在一密集區域中和在一隔離區域中具有多個凸塊下金屬(UBM)焊墊；
形成與該些凸塊下金屬焊墊接觸的多個外部電性連接器；以及
將該些外部電性連接器限制為一預選的垂直高度；
其中，在該密集區域中的該些凸塊下金屬焊墊的各者與一最鄰近的凸塊下金屬焊墊間隔一第一距離，在該隔離區域中的至少一個凸塊下金屬焊墊與一相對最鄰近的凸塊下金屬焊墊間隔大於該第一距離的一第二距離；和將該些外部電性連接器限制為該預選的垂直高度包含：
在該隔離區域中距離該至少一個凸塊下金屬焊墊一第三距離處形成一虛設焊墊，其中該第三距離少於該第二距離，該第三距離在該第一距離的 20%以內，該虛設焊墊與該半導體晶粒的任何電性路徑斷開；和
形成與該虛設焊墊接觸的一外部電性連接器，同時形成與該些凸塊下金屬焊墊接觸的該些外部電性連接器。
2. 如請求項 1 所述之製造半導體裝置的方法，還包含：
在該些凸塊下金屬焊墊上方形成多個開口，其中形成與該些凸塊下金屬墊接觸的該些外部電性連接器包含在該些開口中形成該些外部電性連接器。
3. 如請求項 1 所述之製造半導體裝置的方法，其中所述將該些外部電性連接器限制為該預選的垂直高度包含：
在該密集區域中形成具有一第一關鍵尺寸的該些凸塊下金屬焊墊；以及
在該隔離區域中形成具有大於該第一關鍵尺寸的一第二關鍵尺寸的該些凸塊下金屬焊墊。
4. 如請求項 3 所述之製造半導體裝置的方法，其中：

該密集區域具有每單位面積的該些凸塊下金屬焊墊的一第一比率，該隔離區域具有每單位面積的該些凸塊下金屬焊墊的一第二比率，該第一比率大於該第二比率。

5. 如請求項 1 所述之製造半導體裝置的方法，其中：
所述將該些外部電性連接器限制為該預選的垂直高度包含：
在該密集區域中形成具有一第一關鍵尺寸的該些凸塊下金屬焊墊；和
在該隔離區域中形成具有大於該第一關鍵尺寸的一第二關鍵尺寸的該些凸塊下金屬焊墊。

6. 一種製造半導體裝置的方法，包含：
確定一積體電路佈局設計，其中該積體電路佈局設計包含一密集區域和一隔離區域，該密集區域包括在多個凸塊下金屬(UBM)焊墊上密集地排列的多個外部電性連接器，該隔離區域包括在多個凸塊下金屬(UBM)焊墊上的多個隔離的外部電性連接器，其中確定該積體電路佈局設計包含在多個凸塊下金屬(UBM)焊墊上提供具有一第一高度的密集地排列的多個外部電性連接器，並且其中確定該積體電路佈局設計包含在多個凸塊下金屬(UBM)焊墊上提供具有等於該第一高度的一第二高度的該些隔離的外部電性連接器，其中確定該積體電路佈局設計還包含在該隔離區域中提供多個虛設凸塊下金屬焊墊，並且該些虛設凸塊下金屬焊墊與該積體電路佈局設計的任何電性路徑斷開；
在該密集區域中和在該隔離區域中形成該些凸塊下金屬焊墊，其中該密集區域具有每單位面積的多個凸塊下金屬焊墊的一第一比率，該隔離區域具有每單位面積的多個凸塊下金屬焊墊和多個虛設凸塊下金屬焊墊的一組合比率，該第一比率與該組合比率的差異在20%以內；以及
在該密集區域中和在該隔離區域中在該些凸塊下金屬(UBM)焊墊上方形成多個外部電性連接器。

7. 如請求項 6 所述之製造半導體裝置的方法，其中確定該積體電路佈局設計包含在該密集區域中提供具有一第一側向關鍵尺寸的該些凸塊下金屬(UBM)焊墊，並且在該隔離區域中提供具有不同於該第一側向關鍵尺寸的一第二側向關鍵尺寸的該些凸塊下金屬(UBM)焊墊。

8. 一種半導體晶粒，包含：
一密集區域，包括多個第一凸塊下金屬(UBM)焊墊，其中該密集區域具有每單位面積的多個第一凸塊下金屬焊墊的一第一比率；
多個第一外部電性連接器，與該些第一凸塊下金屬焊墊接觸，其中該些第一外部電性連接器的各者具有一第一垂直高度；
一隔離區域，包括多個第二凸塊下金屬(UBM)焊墊，其中該隔離區域具有每單位面積的多個第二凸塊下金屬焊墊的一第二比率，其中該第一比率大於該第二比率；以及
多個第二外部電性連接器，與該些第二凸塊下金屬焊墊接觸，其中該些第二外部電性連接器的各者具有一第二垂直高度；
其中該半導體晶粒配置為該第一垂直高度等於該第二垂直高度，經由在該隔離區域中包含多個虛設凸塊下金屬焊墊，該虛設凸塊下金屬焊墊與該半導體晶粒的任何電性路徑斷開，該隔離區域具有總多個凸塊下金屬焊墊的一第三比率，所述總多個凸塊下金屬焊墊包含每單位面積的該些第二凸塊下金屬焊墊和該些虛設凸塊下金屬焊墊，該第三比率大於該第二比率，該第一比率與該第三比率的差異在 20%以內。

9. 如請求項 8 所述之半導體晶粒，其中該些第一外部電性連接器具有一第一側向關鍵尺寸，並且其中該半導體晶粒配置為該第一垂直高度等於該第二垂直高度，經由向該些第二外部電性連接器提供不同於該第一側向關鍵尺寸的一第二側向關鍵尺寸。

10. 如請求項 9 所述之半導體晶粒，還包含：

一介電質層，覆蓋該密集區域和該隔離區域，其中多個開口形成在覆蓋該些第一凸塊下金屬焊墊和覆蓋該些第二凸塊下金屬焊墊的該介電質層中，並且其中該些開口將該些第一外部電性連接器限制為該第一側向關鍵尺寸並且將該些第二外部電性連接器限制為該第二側向關鍵尺寸。

圖式簡單說明

本揭示內容的多個方面可由以下的詳細描述並且與所附圖式一起閱讀，得到最佳的理解。注意的是，根據產業中的標準做法，各個特徵並未按比例繪製。事實上，為了討論的清楚起見，可任意地增加或減少各個特徵的尺寸。

第 1 圖至第 8 圖是根據一些實施方式在用於形成封裝結構的製程期間的多個中間步驟的截面視圖。

第 9 圖至第 16 圖是根據一些實施方式的多個截面視圖，聚焦於在用於形成封裝結構的製程的多個步驟期間凸塊下金屬(under bump metal, UBM)結構和焊料凸塊的形成。

第 17 圖是根據一些實施方式在晶粒的多個區域中的凸塊下金屬(UBM)結構和焊料凸塊位置的佈局圖。

第 18 圖和第 19 圖是在第 17 圖中在不同區域中的多個位置處的凸塊下金屬(UBM)結構和焊料凸塊的截面視圖。

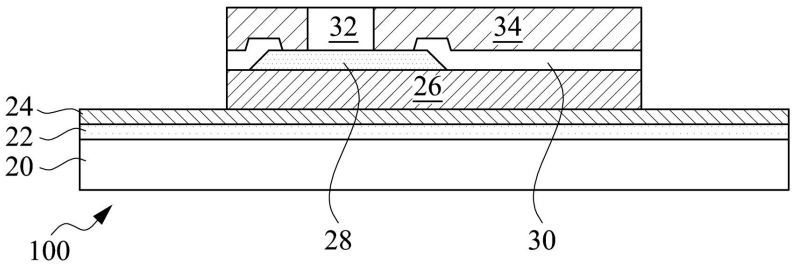
第 20 圖是根據一些實施方式在晶粒的多個區域中的凸塊下金屬(UBM)結構和焊料凸塊位置的佈局圖。

第 21 圖至第 23 圖是在第 20 圖中在不同區域的多個位置處的凸塊下金屬(UBM)結構和焊料凸塊的截面視圖。

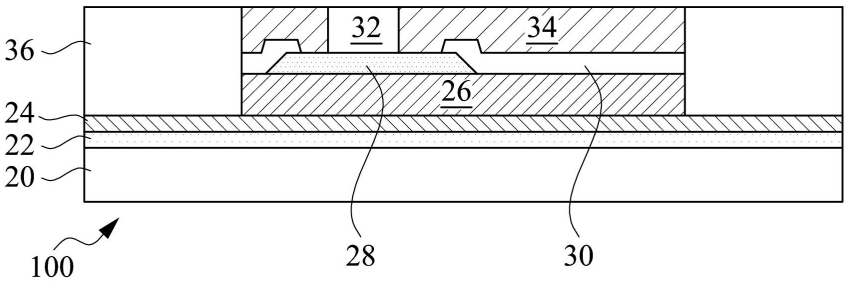
第 24 圖是根據一些實施方式在晶粒的多個區域中的凸塊下金屬(UBM)結構和焊料凸塊位置的佈局圖。

第 25 圖是根據一些實施方式的凸塊下金屬(UBM)結構的形狀的佈局圖。

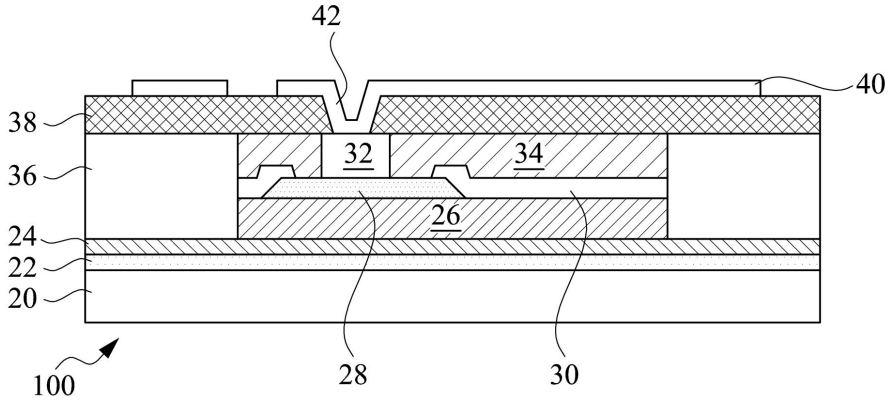
第 26 圖是根據一些實施方式的方法的流程圖。



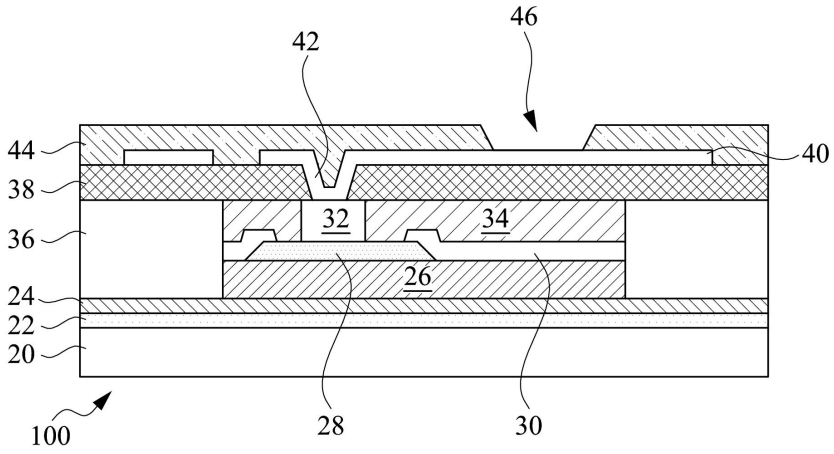
第 1 圖


36
32
34
26
24
22
20
100
28
30

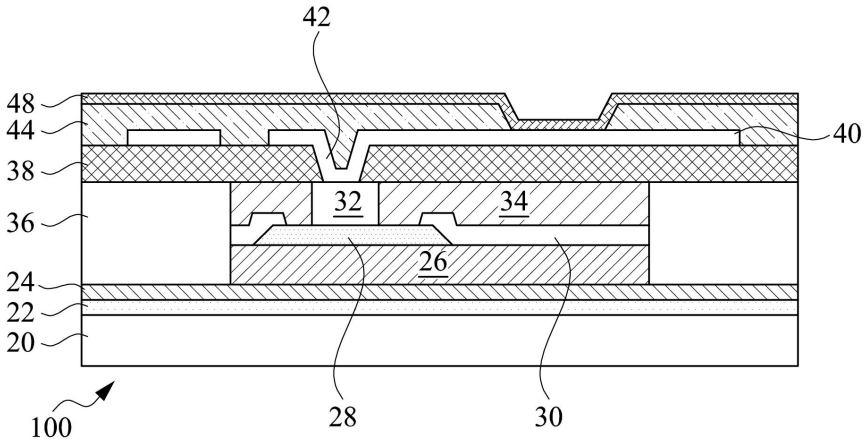
第 2 圖


42
40
38
36
32
34
26
24
22
20
100
28
30

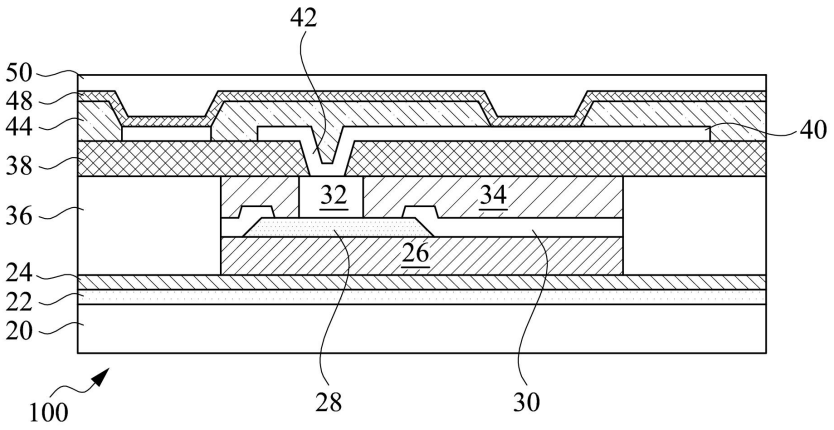
第 3 圖


46
42
44
40
38
36
32
34
26
24
22
20
100
28
30

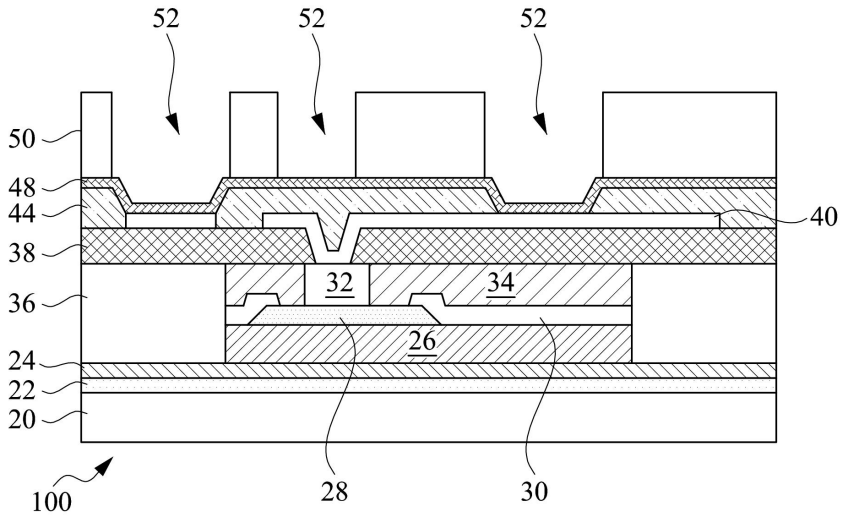
第 4 圖


42
48
44
40
38
32
34
36
26
24
22
20
100
28
30

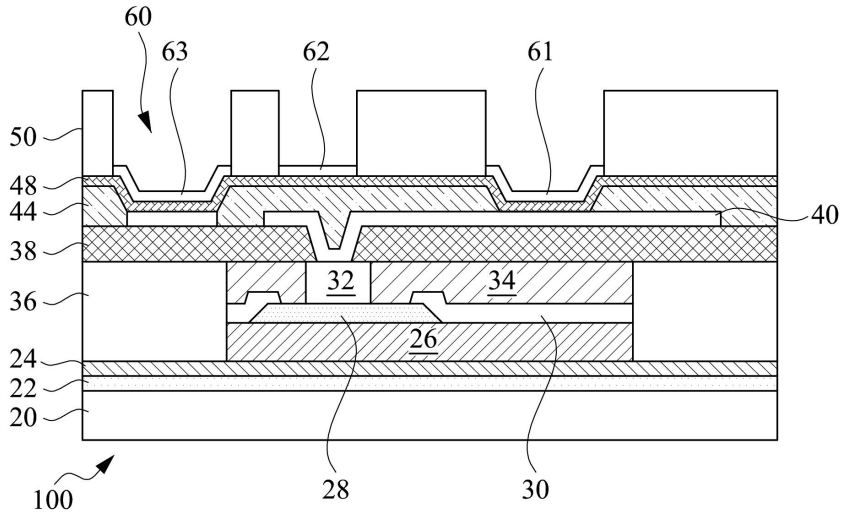
第 5 圖


42
50
48
44
40
38
32
34
36
26
24
22
20
100
28
30

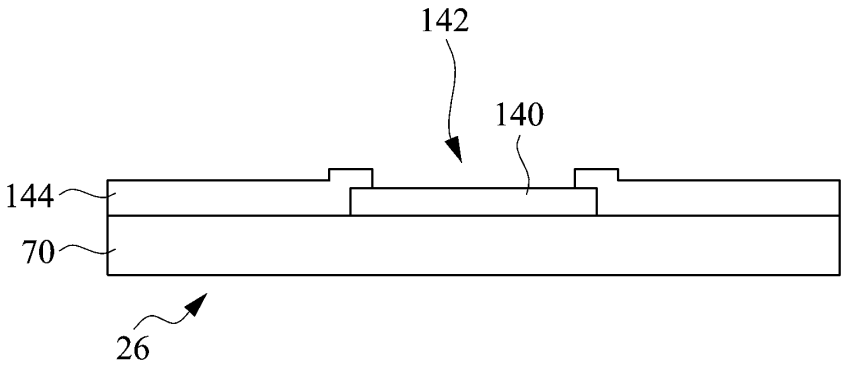
第 6 圖


52
52
52
50
48
44
40
38
32
34
36
26
24
22
20
28
30
100

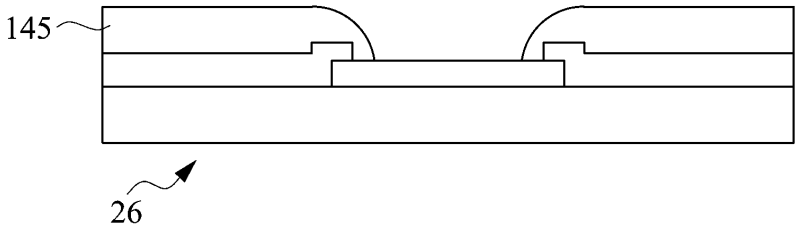
第 7 圖


60
63
62
61
50
48
44
40
38
32
34
36
26
24
22
20
28
30
100

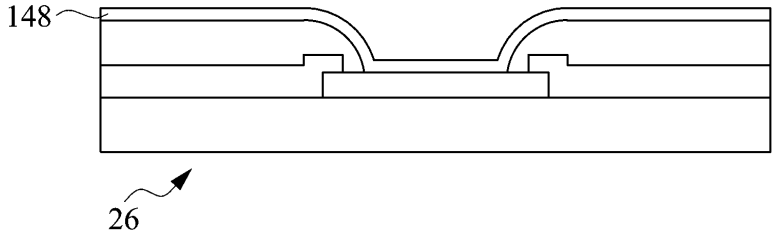
第 8 圖



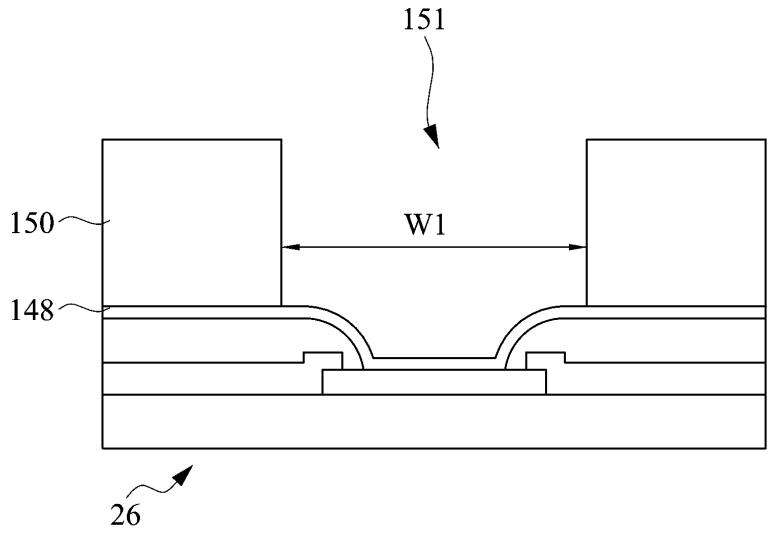
第 9 圖



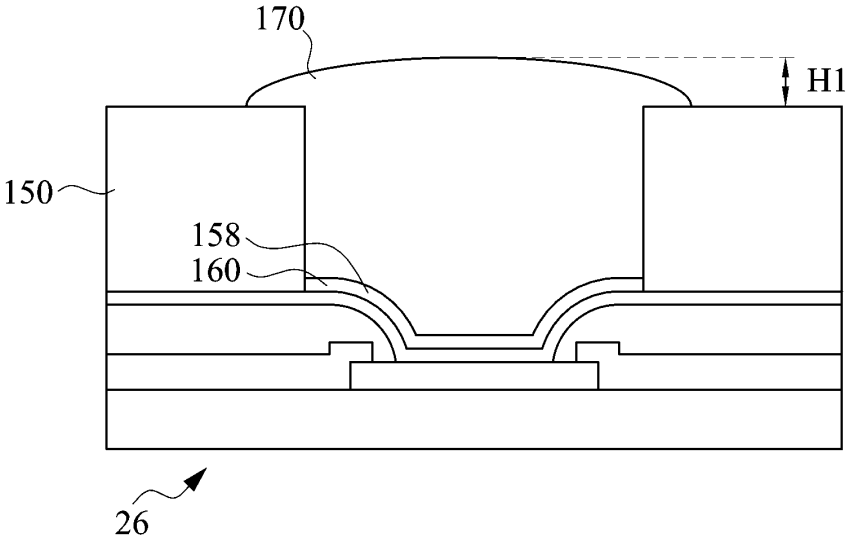
第 10 圖



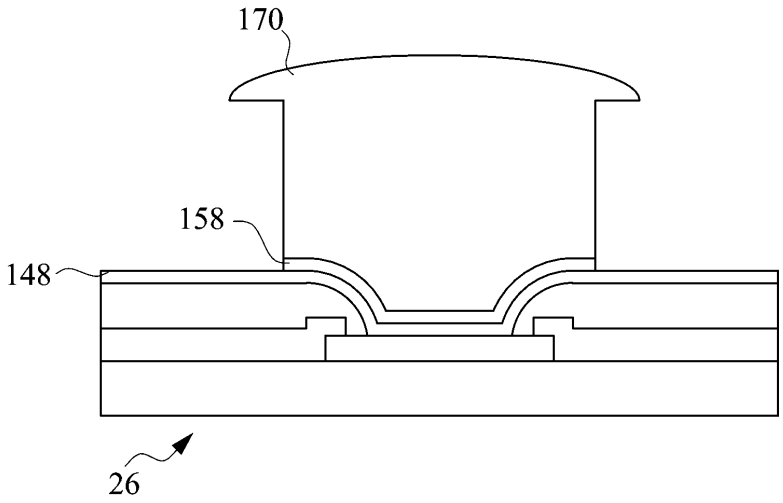
第 11 圖



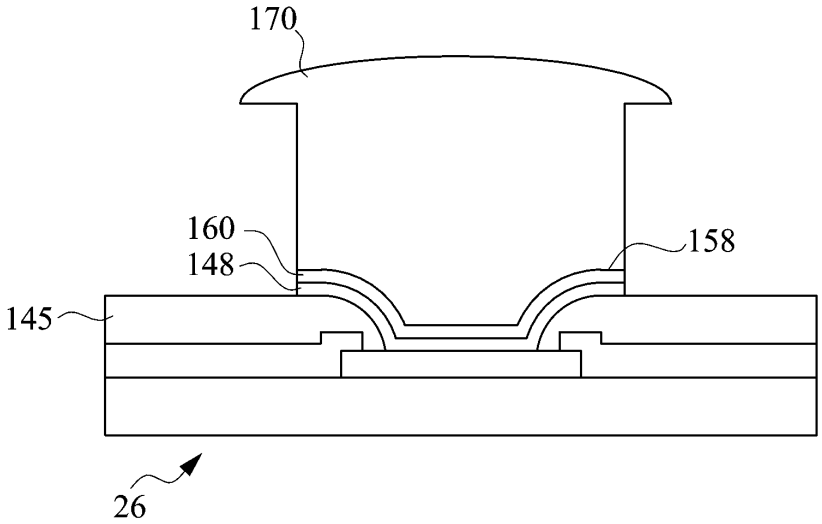
第 12 圖



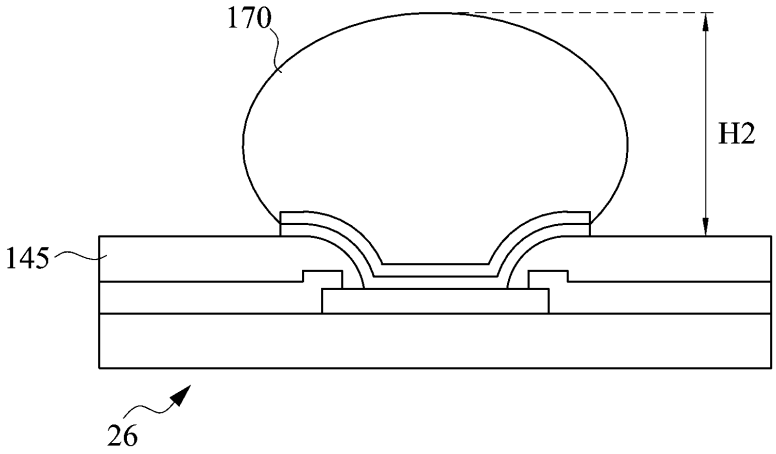
第 13 圖



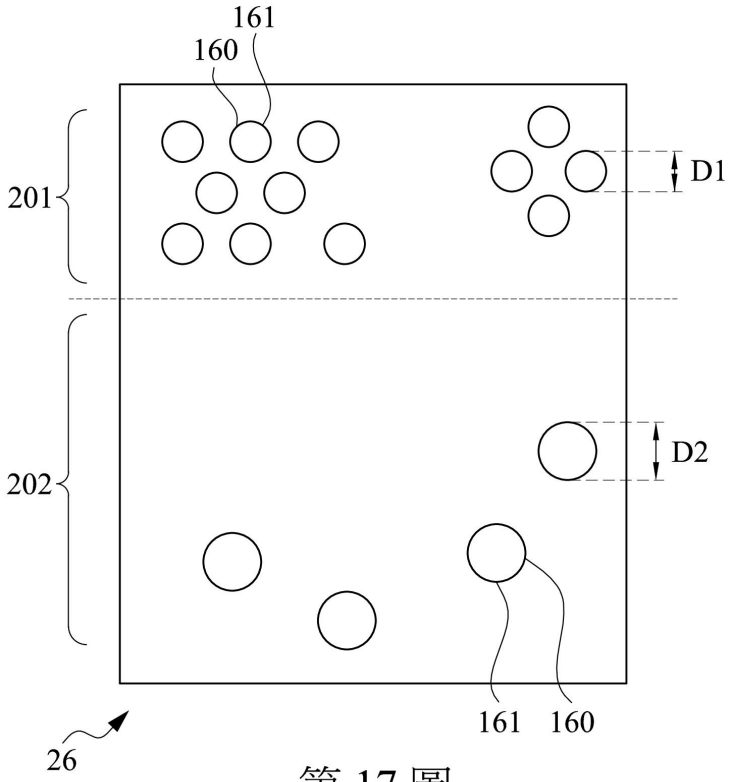
第 14 圖



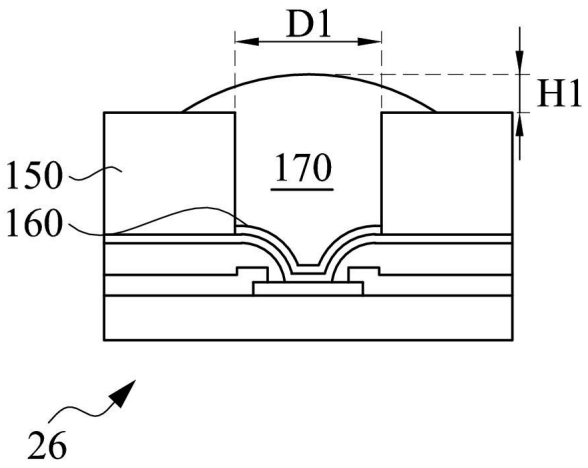
第 15 圖



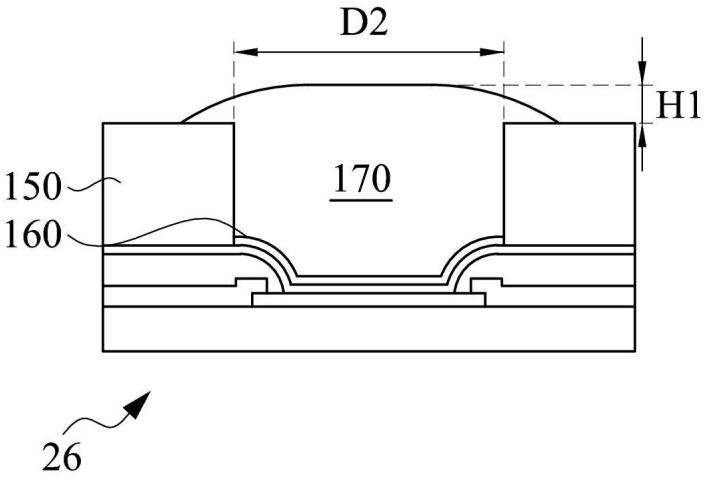
第 16 圖



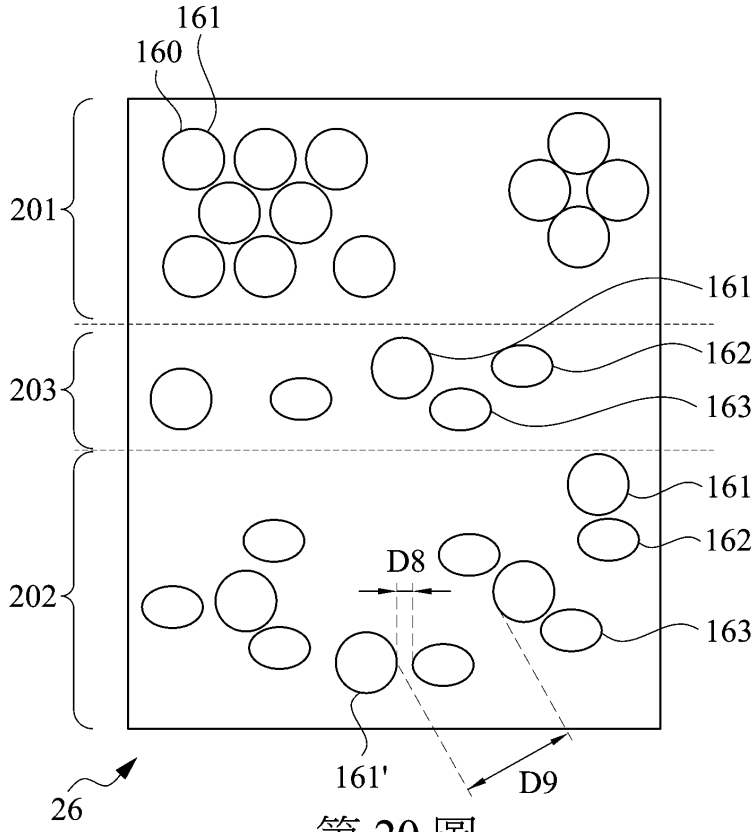
第 17 圖



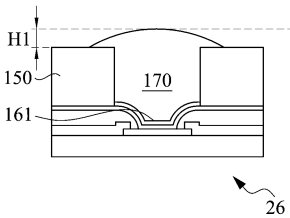
第 18 圖



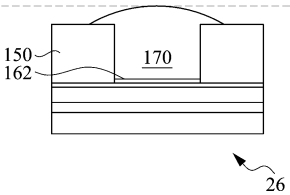
第 19 圖



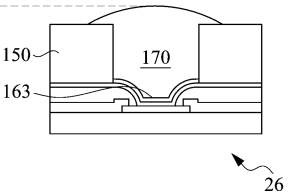
第 20 圖



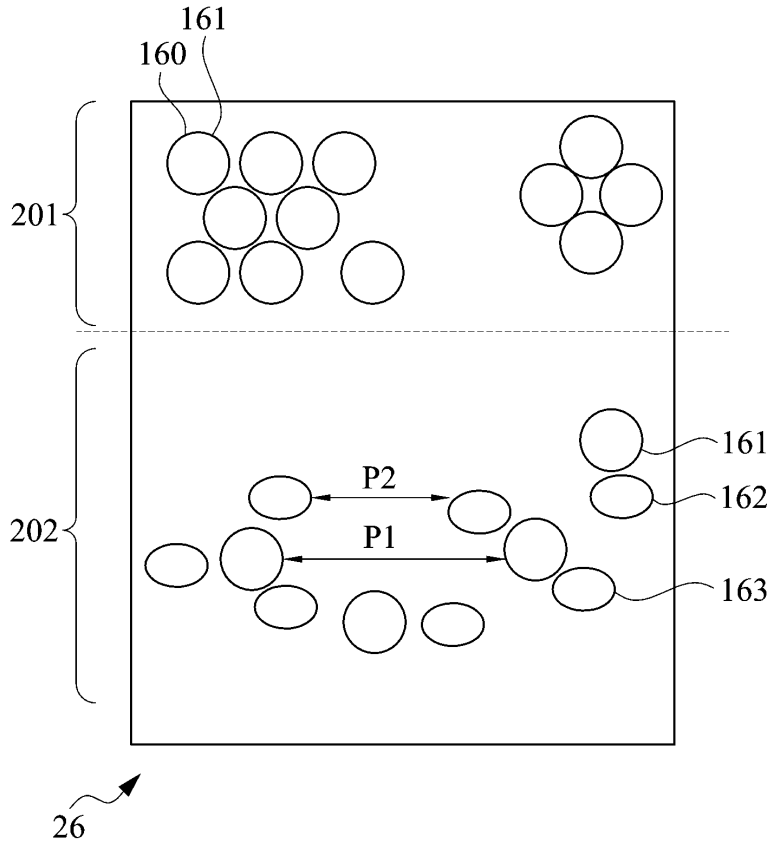
第 21 圖



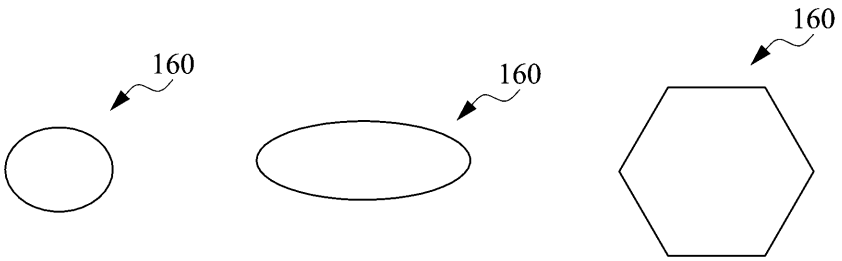
第 22 圖



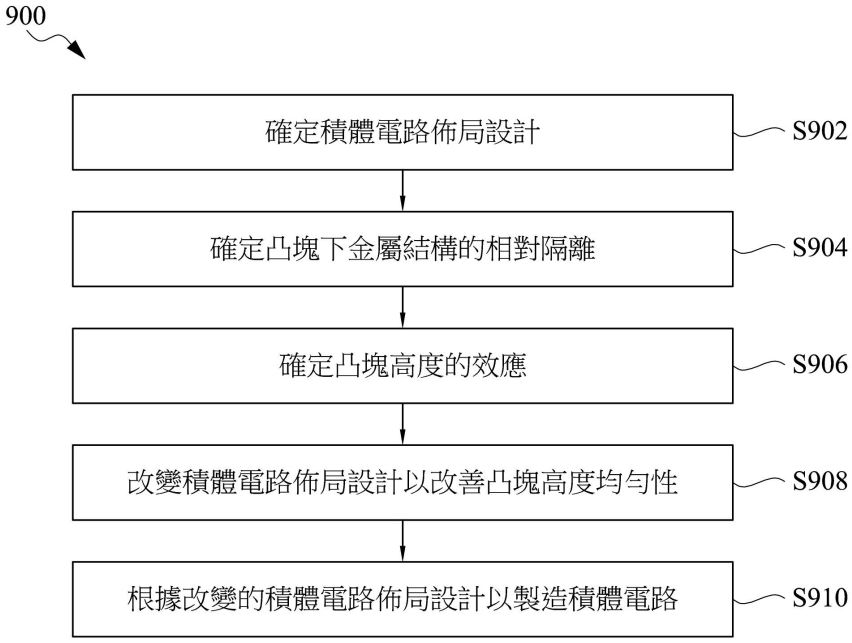
第 23 圖



第 24 圖



第 25 圖


900
確定積體電路佈局設計
S902
確定凸塊下金屬結構的相對隔離
S904
確定凸塊高度的效應
S906
改變積體電路佈局設計以改善凸塊高度均勻性
S908
根據改變的積體電路佈局設計以製造積體電路
S910

第 26 圖