【19】中華民國　　【12】專利公報　（B）

【11】證書號數：I941108
【45】公告日： 中華民國 115 (2026) 年 10 月 01 日
【51】Int. Cl.：　*H10D84/83　(2025.01)*　　*H10D30/60　(2025.01)*
發明　　全 7 頁

【54】名　　稱：半導體裝置

【21】申請案號：114108896　　【22】申請日： 中華民國 114 (2025) 年 03 月 11 日
【11】公開編號：202638786　　【43】公開日期： 中華民國 115 (2026) 年 09 月 16 日

【72】發 明 人： 李琮雄 (TW) LEE, TSUNG-HSIUNG；鄒振東 (TW) TZOU, CHEN-DONG；
李家豪 (TW) LEE, CHIA-HAO
【71】申 請 人： 世界先進積體電路股份有限公司 VANGUARD INTERNATIONAL SEMICONDUCTOR CORPORATION
新竹縣園區三路 123 號
【74】代 理 人： 洪澄文

【56】參考文獻：
TW　202510325A　　US　2024/0234566A1

審查人員：詹惟雯

【57】申請專利範圍

1. 一種半導體裝置，包括：
一絕緣層上半導體（semiconductor on insulator, SOI）基板，其中該絕緣層上半導體基板具有一第一磊晶層；
一垂直主動元件，設置於該絕緣層上半導體基板的一第一區中，包括：
一對源極區，設置於該絕緣層上半導體基板中；
一對閘極電極，分別設置於該對源極區的兩側；
一對汲極電極，分別設置於該對閘極電極的兩側；以及
一埋層，位於該對源極區和該對閘極電極下方，且電性連接該對汲極電極，其中該對汲極電極延伸穿過該第一磊晶層；
一水平主動元件，設置於該絕緣層上半導體基板的一第二區中；以及
一隔離結構，將該垂直主動元件與該水平主動元件分隔開。
2. 如請求項 1 之半導體裝置，其中該垂直主動元件為一分離式元件（discrete device），而該水平主動元件為一雙載子-互補式金屬氧化物半導體-雙擴散式金屬氧化物半導體（bipolar complementary metal oxide semiconductor - double diffused metal oxide semiconductor, BCD）電晶體。
3. 如請求項 2 之半導體裝置，其中該分離式元件包括一分裂閘極電晶體（split-gate transistor, SGT）。
4. 如請求項 2 之半導體裝置，更包括一重摻雜區，包夾於該對源極區之間，其中該重摻雜區具有一第一導電類型，而該對源極區具有一第二導電類型，其中該第一導電類型不同於該第二導電類型。
5. 如請求項 4 之半導體裝置，其中該重摻雜區橫向地鄰接該對源極區。
6. 如請求項 4 之半導體裝置，其中該重摻雜區和該對源極區設置於一井區中，其中該井區具有該第一導電類型。
7. 如請求項 4 之半導體裝置，其中該絕緣層上半導體基板更包括：

一基底，具有該第二導電類型；以及

一絕緣層，設置於該基底上，其中該第一磊晶層設置於該絕緣層上且具有該第二導電類型。

8. 如請求項 7 之半導體裝置，其中該絕緣層連續性地延伸橫越該第一區和該第二區。
9. 如請求項 7 之半導體裝置，其中該絕緣層上半導體基板更包括一第二磊晶層，設置於該絕緣層與該第一磊晶層之間，且具有該第二導電類型。
10. 如請求項 9 之半導體裝置，其中該埋層設置於該第二磊晶層內。
11. 如請求項 10 之半導體裝置，其中該埋層由該第二磊晶層與該第一磊晶層之間的界面往上延伸。
12. 如請求項 11 之半導體裝置，其中該對汲極電極為一對金屬沉塊（metal sinker），該對金屬沉塊延伸穿過該第一磊晶層並物理接觸該埋層。
13. 如請求項 9 之半導體裝置，其中該隔離結構為一深溝槽隔離（deep trench isolation, DTI）結構，該深溝槽隔離結構延伸穿過該第一磊晶層和該第二磊晶層，且觸及該絕緣層。
14. 如請求項 1 之半導體裝置，更包括一對阻擋塊，橫向地將該對汲極電極與該對閘極電極分隔開。
15. 如請求項 1 之半導體裝置，其中該對閘極電極更包括：

一第一結構，具有一第一尺寸；以及

一第二結構，於該第一結構之上，其中該第二結構具有一第二尺寸，該第二尺寸大於該第一尺寸。

16. 如請求項 15 之半導體裝置，更包括一閘極介電層，包括：

一第一部，設置於該第一結構的相對兩側和底部上；以及

一第二部，設置於該第一結構與該第二結構之間、以及該第二結構的相對兩側上。

17. 如請求項 4 之半導體裝置，其中該水平主動元件更包括：

一第一電晶體，具有該第二導電類型；

一第二電晶體，鄰接該第一電晶體，且具有該第一導電類型；以及

一第三電晶體，藉由該隔離結構與該第二電晶體分隔開，且具有該第二導電類型。

18. 如請求項 17 之半導體裝置，其中該第一電晶體和該第二電晶體為金屬氧化物半導體（metal-oxide semiconductor, MOS）電晶體，而該第三電晶體為橫向擴散金屬氧化物半導體（lateral-diffused metal-oxide semiconductor, LDMOS）電晶體。
19. 如請求項 18 之半導體裝置，其中該第一電晶體、該第二電晶體、以及該第三電晶體構成該雙載子-互補式金屬氧化物半導體-雙擴散式金屬氧化物半導體電晶體。
20. 如請求項 1 之半導體裝置，更包括：

一對源極接觸件，設置穿過一層間介電（interlayer dielectric, ILD）層並物理接觸該對源極區；

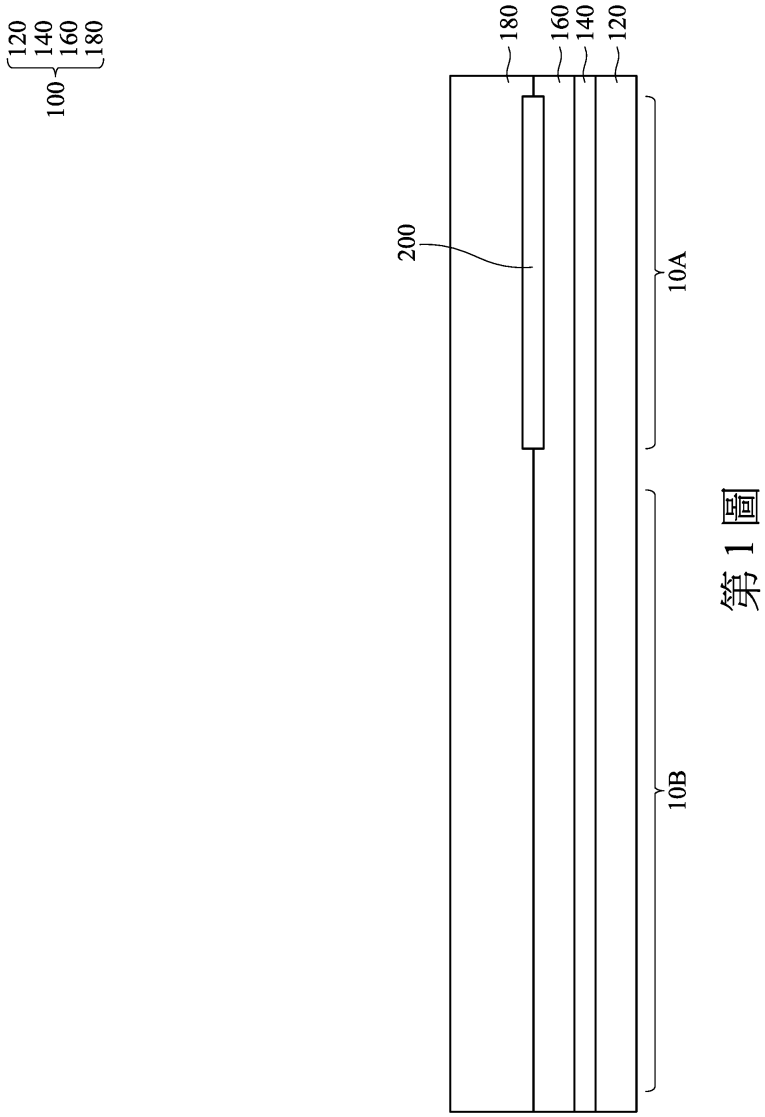
一對閘極接觸件，設置穿過該層間介電層並物理接觸該對閘極電極；以及

一對汲極接觸件，設置穿過該層間介電層並物理接觸該對汲極電極。

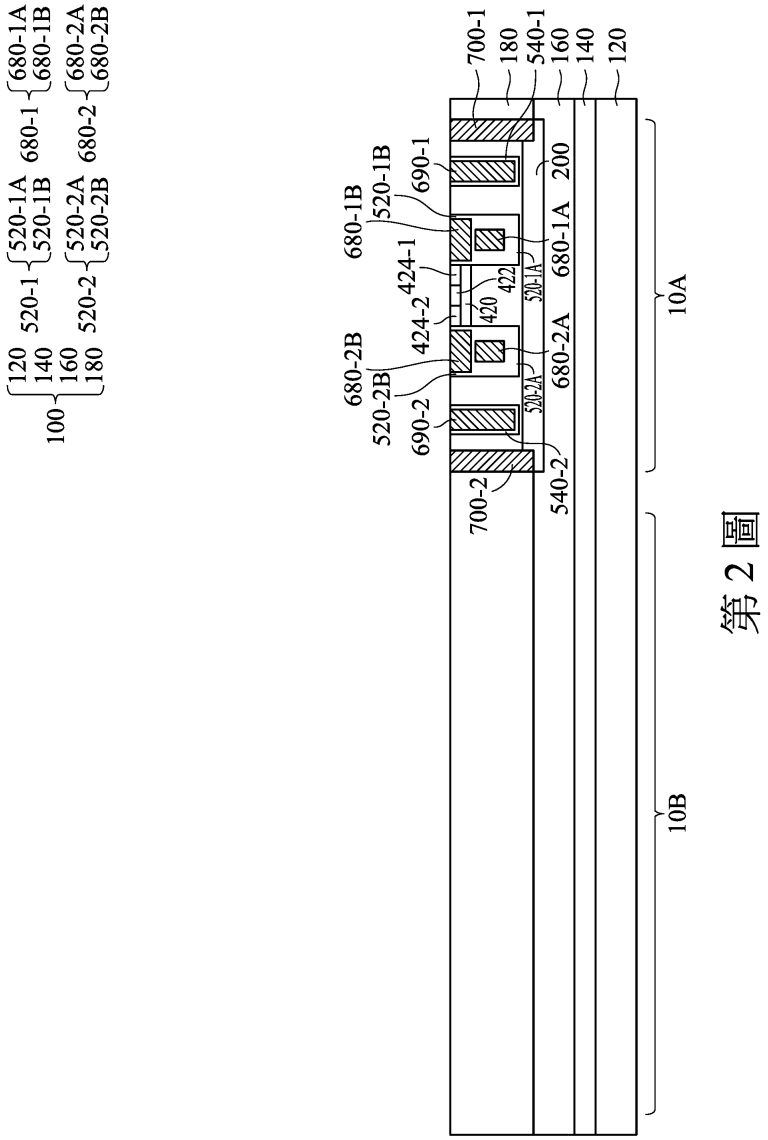
圖式簡單說明

以下將配合所附圖式詳述本揭露實施例之各面向。應注意的是，依據在業界的標準做法，各種特徵並未按照比例繪製。事實上，可任意地放大或縮小各種元件的尺寸，以清楚地表現出本揭露實施例的特徵。

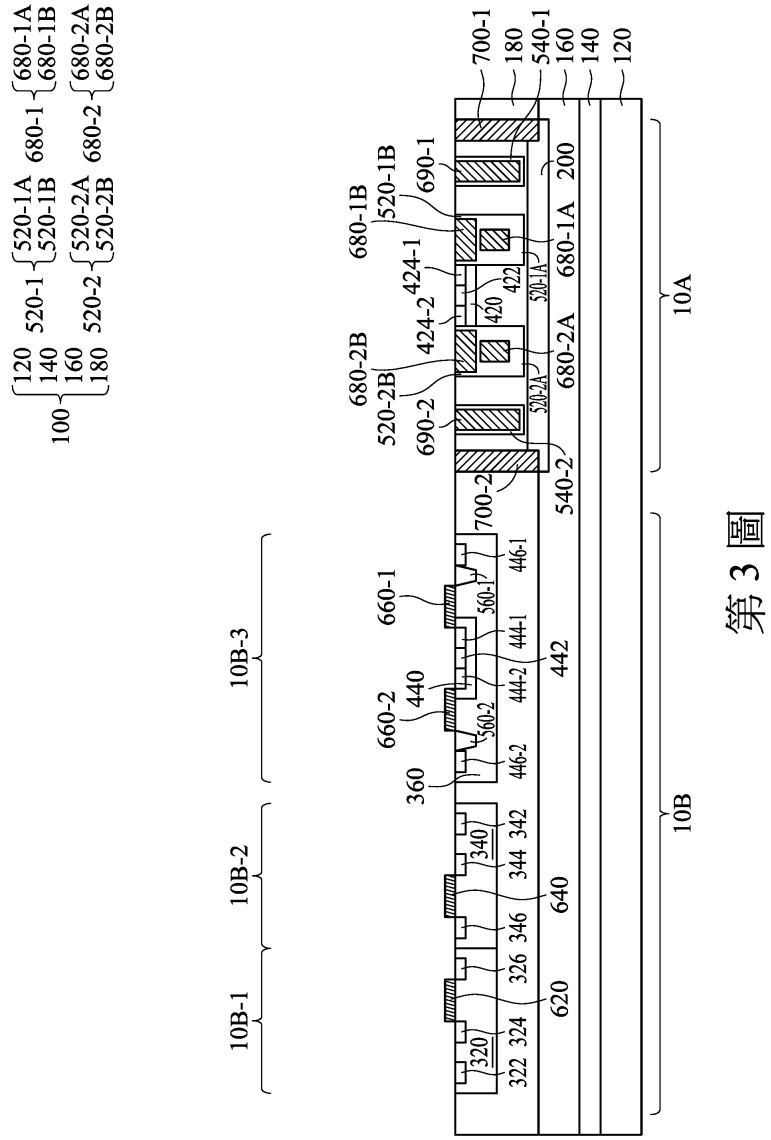
第 1 ～ 5 圖是根據本揭露的一些實施例，繪示出形成半導體裝置的中間階段的剖面示意圖。



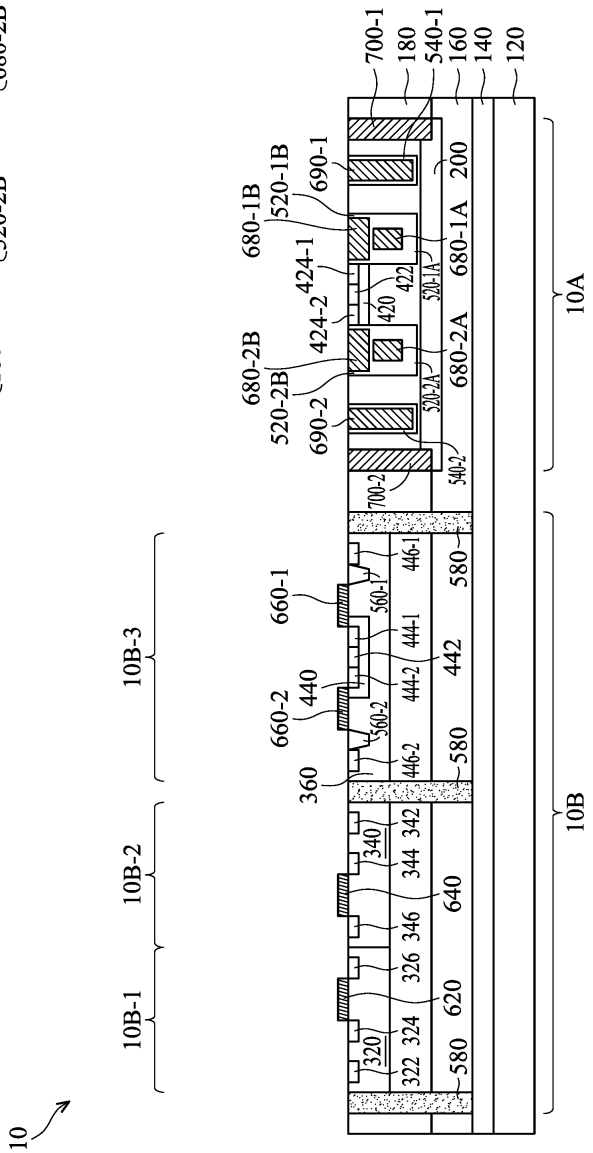
第 1 圖


100
120
140
160
180
520-1
520-1A
520-1B
680-1
680-1A
680-1B
520-2
520-2A
520-2B
680-2
680-2A
680-2B
700-1
180
540-1
160
140
120
690-1
680-1B
520-1B
424-1
422
420
520-1A
680-1A
200
680-2B
520-2B
424-2
690-2
520-2A
680-2A
700-2
540-2
10A
10B

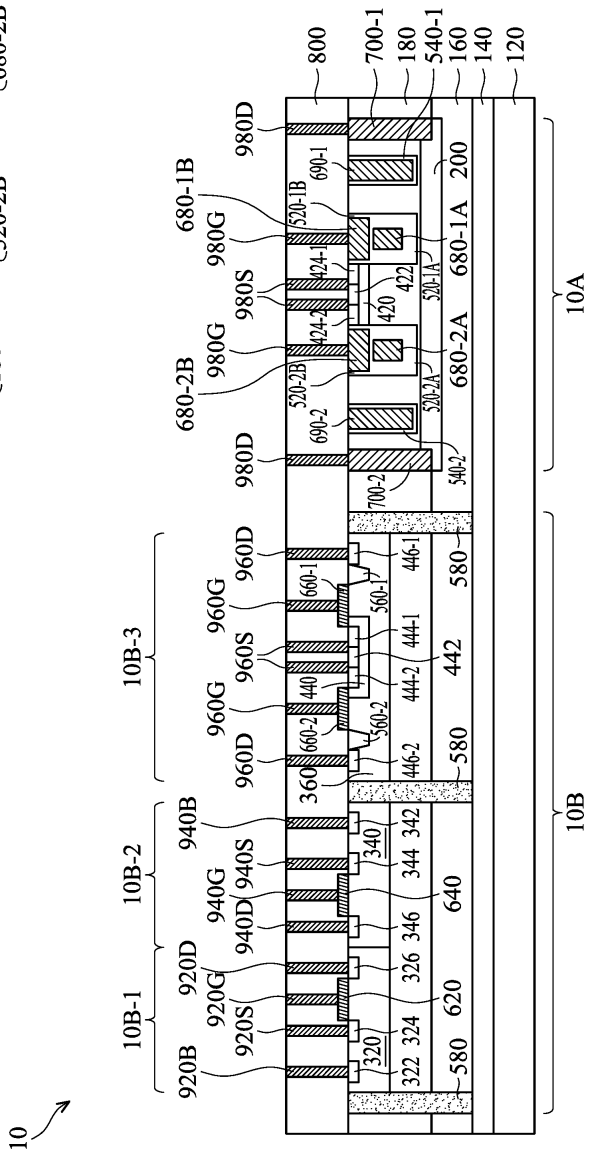
第 2 圖


100
120
140
160
180
520-1
520-1A
520-1B
520-2
520-2A
520-2B
680-1
680-1A
680-1B
680-2
680-2A
680-2B
10B-1
10B-2
10B-3
10A
10B
320
322
324
326
340
342
344
346
360
440
442
444-1
444-2
446-1
446-2
560-1
560-2
620
640
660-1
660-2
690-1
690-2
700-1
700-2
180
200
420
422
424-1
424-2
540-1
540-2
160
140
120

第 3 圖


10
10B-1
10B-2
10B-3
320
322
324
326
340
342
344
346
360
620
640
660-1
660-2
440
442
444-1
444-2
446-1
446-2
560-1
560-2
580
700-1
700-2
180
540-1
540-2
160
140
120
200
690-1
690-2
680-1B
520-1B
680-2B
520-2B
424-1
424-2
420
422
520-1A
520-2A
680-1A
680-2A
10A
10B
100
120
140
160
180
520-1
520-2
680-1
680-2

第 4 圖


10
100
120
140
160
180
520-1
520-1A
520-1B
680-1
680-1A
680-1B
520-2
520-2A
520-2B
680-2
680-2A
680-2B
800
700-1
180
540-1
160
140
120
980D
980G
980S
690-1
520-1B
424-1
422
420
520-1A
200
680-1A
680-2A
690-2
520-2B
424-2
520-2A
540-2
700-2
10A
10B
10B-1
10B-2
10B-3
920B
920G
920S
920D
940B
940G
940S
940D
960D
960G
960S
660-1
560-1
446-1
444-1
580
442
440
660-2
560-2
444-2
446-2
360
320
322
324
326
340
342
344
346
620
640

第 5 圖