【19】中華民國　　【12】專利公報　（B）

【11】證書號數：I941284
【45】公告日： 中華民國 115 (2026) 年 10 月 01 日
【51】Int. Cl.：　*H10W74/00 (2026.01)*　*H10W72/20 (2026.01)*
H10W20/20 (2026.01)

發明　　全 6 頁

【54】名　稱：封裝基板之佈線層、封裝基板與半導體封裝結構

【21】申請案號：114124150　　【22】申請日： 中華民國 114 (2025) 年 06 月 26 日

【72】發 明 人： 蔡宜親 (TW) TSAI, YI-CHIN；陳耀祖 (TW) CHEN, YAO-TSU；廖桓毅 (TW) LIAO, HUAN-YI；楊昇帆 (TW) YANG, SHENG-FAN；卓岩德 (TW) CHO, YEN-TE；李云家 (TW) LI, YUN-JIA
【71】申 請 人： 創意電子股份有限公司　GLOBAL UNICHIP CORPORATION
新竹科學園區力行六路 10 號
台灣積體電路製造股份有限公司　TAIWAN SEMICONDUCTOR MANUFACTURING COMPANY, LTD.
新竹市新竹科學工業園區力行六路八號
【74】代 理 人： 秦建譜；許志銘

【56】參考文獻：

TW	201703206A	TW	201929158A
TW	202416505A	CN	118969767A
CN	1011945530A	US	10804210B2
US	11917749B1	US	2023/0290740A1

審查人員：郭德豐

【57】申請專利範圍

1. 一種封裝基板之佈線層，包含：
一信號通孔；
一隔離焊盤，以該信號通孔為中心圍繞設置，且具有一第一半徑；
一排氣孔禁置區，以該信號通孔為中心圍繞設置，且具有一第二半徑，其中該第二半徑大於該第一半徑；
一排氣孔，該排氣孔與該信號通孔的距離係大於或等於該第二半徑；
一緩衝區，以該信號通孔為中心圍繞設置，且具有一第三半徑，其中該第三半徑大於或等於該第一半徑以及小於或等於該第二半徑；以及
多個接地通孔，設置在該緩衝區中，且以該信號通孔為中心對稱且均勻分布在該緩衝區中。
2. 如請求項 1 所述之佈線層，其中該第二半徑與該第一半徑的差值為 100 微米至 1000 微米。
3. 如請求項 1 所述之佈線層，其中該些接地通孔的數量在 4 到 30 之間。
4. 如請求項 1 所述之佈線層，其中該些接地通孔在該緩衝區中的面積總佔比為 10%與 100%之間。
5. 一種封裝基板，包含：
一第一佈線層；
一第二佈線層；

一信號通孔，具有一第一部分與一第二部分，該第一部分設置於該第一佈線層，該第二部分設置於該第二佈線層，其中該第二部分的直徑係小於該第一部分；
一隔離焊盤，設置於該第一佈線層，以該信號通孔之該第一部分為中心圍繞設置，且具有一第一半徑；
一排氣孔禁置區，設置於該第一佈線層，以該信號通孔之該第一部分為中心圍繞設置，且具有一第二半徑，其中該第二半徑大於該第一半徑；
一排氣孔，設置於該第一佈線層，該排氣孔與該信號通孔之該第一部分的距離係大於或等於該第二半徑；
一緩衝區，設置於該第一佈線層，以該信號通孔之該第一部分為中心圍繞設置，且具有一第三半徑，其中該第三半徑大於或等於該第一半徑以及小於或等於該第二半徑；以及
多個接地通孔，設置於該第一佈線層之該緩衝區中，且以該信號通孔之該第一部分為中心對稱且均勻分布在該緩衝區中。

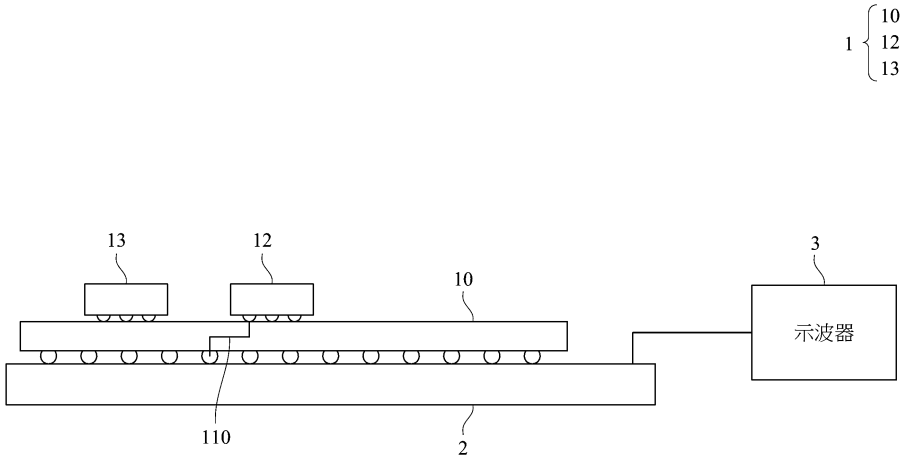
6. 如請求項 5 所述之封裝基板，其中該信號通孔之該第一部分為一核心通孔，該信號通孔之該第二部分為一雷射通孔。
7. 如請求項 5 所述之封裝基板，其中該第二半徑與該第一半徑的差值為 100 微米至 1000 微米。
8. 如請求項 5 所述之封裝基板，其中該些接地通孔的數量在 4 到 30 之間。
9. 如請求項 5 所述之封裝基板，其中該些接地通孔在該緩衝區中的面積總佔比為 10%與 100%之間。
10. 一種半導體封裝結構，包含：
一第一晶片，具有一量測腳位；
一封裝基板，具有多個佈線層，該些佈線層之一包含：
一信號通孔，耦接於該量測腳位；
一隔離焊盤，以該信號通孔為中心圍繞設置，且具有一第一半徑；
一排氣孔禁置區，以該信號通孔為中心圍繞設置，且具有一第二半徑，其中該第二半徑大於該第一半徑；
一排氣孔，該排氣孔與該信號通孔的距離係大於或等於該第二半徑；
一緩衝區，以該信號通孔為中心圍繞設置，且具有一第三半徑，其中該第三半徑大於或等於該第一半徑以及小於或等於該第二半徑；以及
多個接地通孔，設置在該緩衝區中，且以該信號通孔為中心對稱且均勻分布在該緩衝區中。
11. 如請求項 10 所述之半導體封裝結構，更包含一中介層，該中介層設置在該第一晶片與該封裝基板之間，係耦接於該量測腳位與該信號通孔。
12. 如請求項 10 所述之半導體封裝結構，其中該第二半徑與該第一半徑的差值為 100 微米至 1000 微米。
13. 如請求項 10 所述之半導體封裝結構，其中該些接地通孔的數量在 4 到 30 之間。
14. 如請求項 10 所述之半導體封裝結構，其中該些接地通孔在該緩衝區中的面積總佔比為 10%與 100%之間。
15. 如請求項 10 所述之半導體封裝結構，其中該信號通孔具有一第一部分與一第二部分，該第一部分設置於一第一佈線層，該第二部分設置於一第二佈線層，其中該第二部分的直徑係小於該第一部分。
16. 如請求項 15 所述之半導體封裝結構，其中該第一部分為一核心通孔，該第二部分一為雷射通孔。

17. 如請求項 10 所述之半導體封裝結構，更包含一第二晶片，該第二晶片透過該封裝基板耦接該第一晶片。
18. 如請求項 11 所述之半導體封裝結構，更包含一第二晶片，該第二晶片透過該中介層耦接該第一晶片。

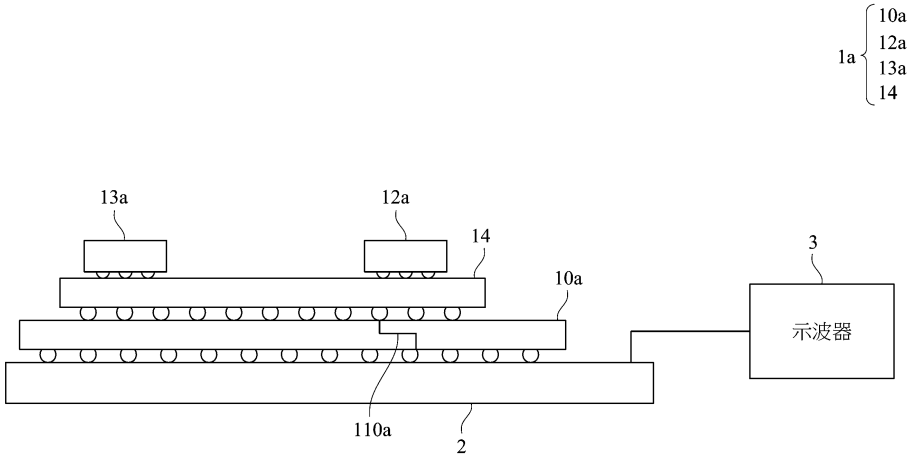
圖式簡單說明

當與隨附圖示一起閱讀時，可由後文實施方式最佳地理解本揭露內容的態樣。注意到根據此行業中之標準實務，各種特徵並未按比例繪製。實際上，為論述的清楚性，可任意增加或減少各種特徵的尺寸。

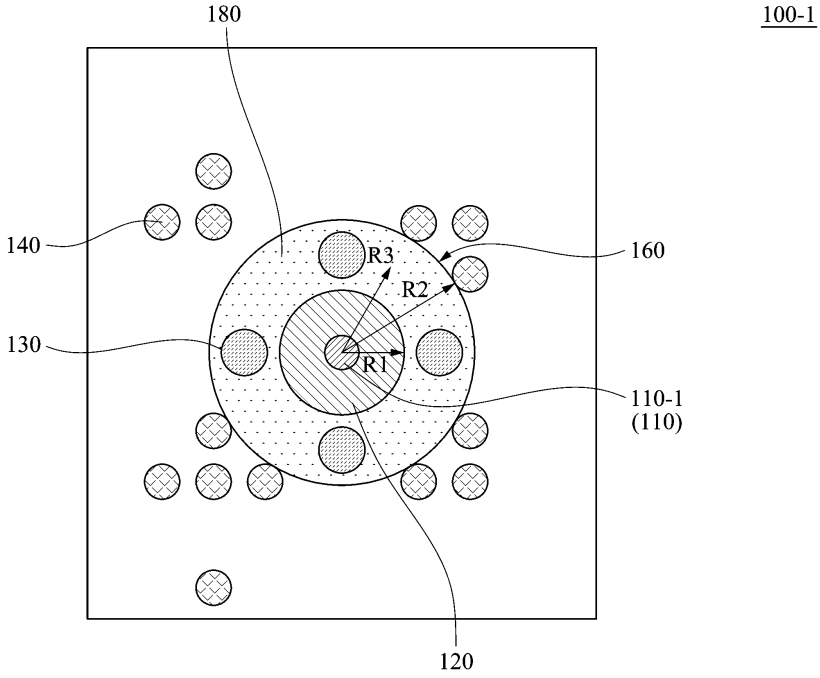
第 1 圖繪示根據本揭露一實施方式的半導體封裝結構的信號量測環境的示意圖。
第 2 圖繪示根據本揭露另一實施方式的半導體封裝結構的信號量測環境的示意圖。
第 3 圖繪示根據本揭露一實施方式的封裝基板中的一佈線層之局部上視圖。
第 4 圖繪示根據本揭露一實施方式的封裝基板中的另一佈線層之局部上視圖。
第 5 圖繪示第 2 圖的半導體封裝結構的 S 參數圖。
第 6 圖繪示第 2 圖的半導體封裝結構的眼圖。



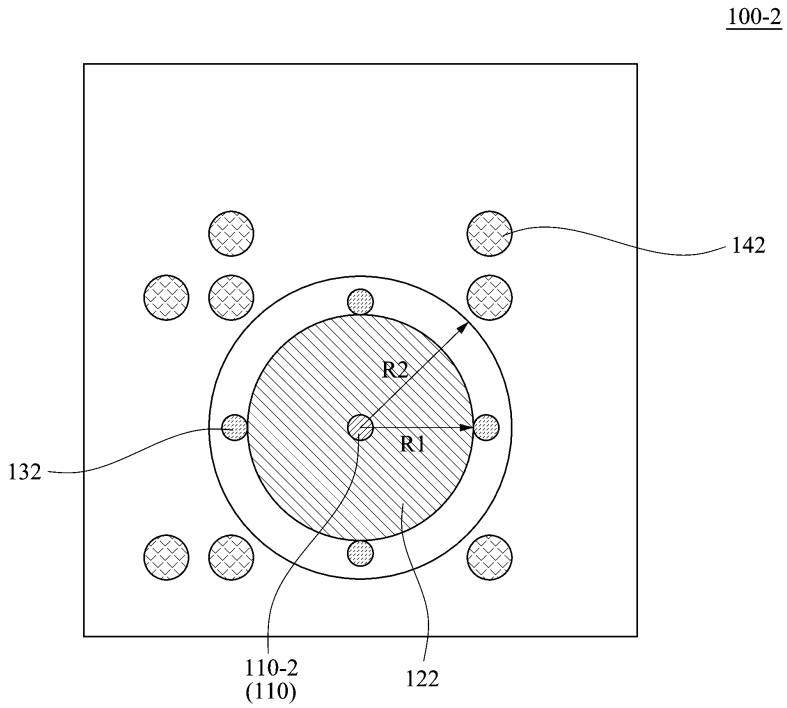
第 1 圖


1a
10a
12a
13a
14
13a
12a
14
10a
3
示波器
110a
2

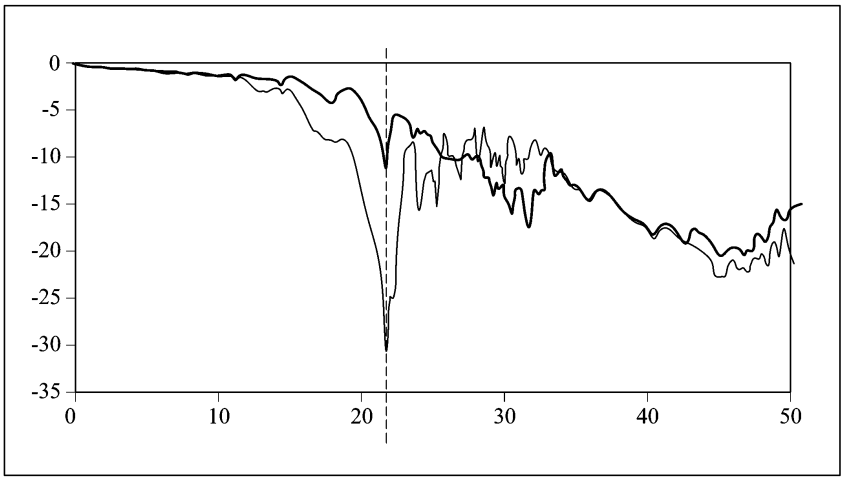
第 2 圖


180
100-1
140
160
R3
R2
130
R1
110-1
(110)
120

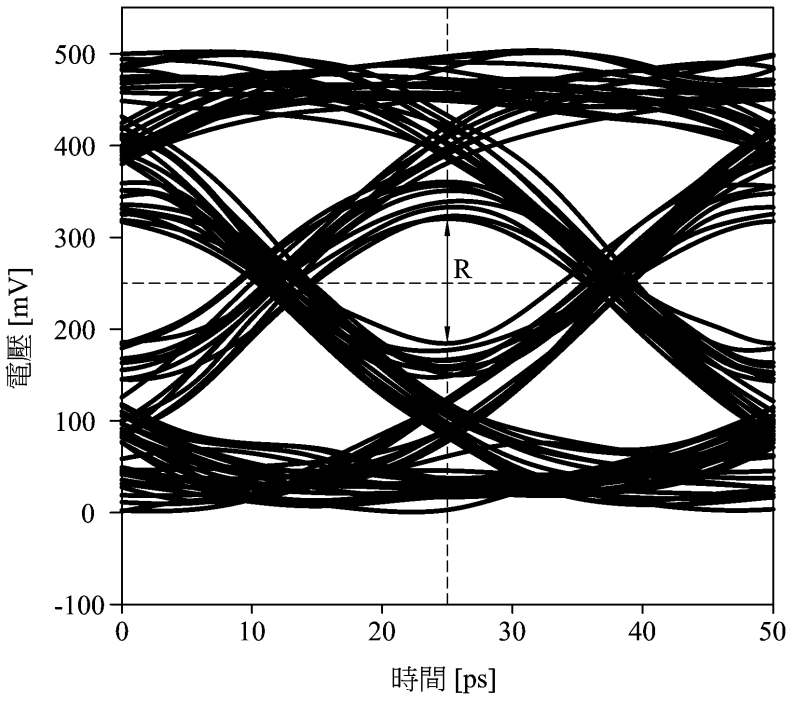
第 3 圖



第 4 圖



第 5 圖



第 6 圖