【19】中華民國　　【12】專利公報　（B）

【11】證書號數：I941335
【45】公告日： 中華民國 115 (2026) 年 10 月 01 日
【51】Int. Cl.：　*H10W72/50 (2026.01)*　*H10W20/43 (2026.01)*
發明　全 6 頁

【54】名　稱：具有多光罩晶粒及光罩橋接導體之半導體裝置總成

【21】申請案號：114128939　【22】申請日： 中華民國 114 (2025) 年 07 月 30 日
【11】公開編號：202616401　【43】公開日期： 中華民國 115 (2026) 年 04 月 16 日
【30】優 先 權：2024/07/31　美國　63/677,955
2025/07/25　美國　19/281,012

【72】發 明 人：布珊　巴拉特 (IN) BHUSHAN, BHARAT；派瑞克　庫諾　R (US) PAREKH, KUNAL R.；辛　阿克斯海　N (US) SINGH, AKSHAY N.；艾卡爾　亞明　D (US) AKEL, AMEEN D.
【71】申 請 人：美商美光科技公司　MICRON TECHNOLOGY, INC.
美國
【74】代 理 人：陳長文；林嘉興；紀佩君

【56】參考文獻：

US	11929347B2	US	2021/0217702A1
US	2022/0367364A1	US	2023/0387074A1

審查人員：張世軍

【57】申請專利範圍

1. 一種半導體裝置總成，其包括：
一多光罩半導體裝置，其包含一連續半導體基板，該連續半導體基板具有藉由沒有任何電導體之一光罩邊緣區彼此分離之複數個電路區；
一裝置連接層，其形成於該多光罩半導體裝置上方且包含將該多光罩半導體裝置中之該複數個電路區彼此電耦合之複數個光罩橋接導體；及
複數個半導體裝置，其等安置於該裝置連接層上方且藉由延伸穿過該裝置連接層之垂直導體電耦合至該多光罩半導體裝置。
2. 如請求項 1 之半導體裝置總成，其進一步包含一重佈層，該重佈層與該裝置連接層相對地安置於該多光罩半導體裝置下方且將該多光罩半導體裝置電耦合至複數個外部封裝接觸件。
3. 如請求項 1 之半導體裝置總成，其中該多光罩半導體裝置之該複數個電路區背離該裝置連接層安置於該多光罩半導體裝置之一作用層中。
4. 如請求項 1 之半導體裝置總成，其中該複數個光罩橋接導體在該多光罩半導體裝置之該光罩邊緣區上水平延伸。
5. 如請求項 1 之半導體裝置總成，其中：
該裝置連接層包含一第一接合表面，該第一接合表面包含一第一平坦介電表面及第一複數個接觸墊，
該多光罩半導體裝置包含一第二接合表面，該第二接合表面包含一第二平坦介電表面及第二複數個接觸墊，且
該第一接合表面及該第二接合表面彼此混合接合，使得該第一平坦介電表面及該第二平坦介電表面藉由一介電質-介電質接合而接合且使得該第一複數個接觸墊之各者藉由不含任何焊料之一金屬-金屬接合而接合至該第二複數個接觸墊之一對應者。

6. 如請求項 1 之半導體裝置總成，其中該裝置連接層進一步包含：
第一複數個接觸墊，其等面向並電耦合至該多光罩半導體裝置，
第二複數個接觸墊，其等面向並電耦合至該複數個半導體裝置，及
複數個金屬導電結構，其等將該第二複數個接觸墊之接觸墊可操作地連接至該第一複數個接觸墊之接觸墊。

7. 如請求項 1 之半導體裝置總成，其中該第二複數個接觸墊之至少一個接觸墊不與該第一複數個接觸墊之任何接觸墊垂直對準。

8. 如請求項 1 之半導體裝置總成，其中該第二複數個接觸墊之每個接觸墊與該第一複數個接觸墊之一對應接觸墊垂直對準。

9. 如請求項 1 之半導體裝置總成，其中該複數個半導體裝置包含複數個半導體裝置堆疊，該複數個堆疊之各者直接耦合至該裝置連接層。

10. 一種半導體裝置總成，其包括：
一裝置連接層，其包含：
一第一表面，
第一複數個接觸墊，其等在該第一表面處，
一第二表面，其與該第一表面相對，
第二複數個接觸墊，其等在該第二表面處，
第一複數個導電結構，其等將該第一複數個接觸墊之各者電耦合至該第二複數個接觸墊之一對應接觸墊，及
第二複數個導電結構，其等將該第二複數個接觸墊之一第一子集之各者電耦合至該第二複數個接觸墊之一第二子集之一對應接觸墊；及
複數個半導體裝置，其等由該裝置連接層之該第一表面承載且電耦合至該第一複數個接觸墊。

11. 如請求項 10 之半導體裝置總成，其中該第一複數個接觸墊之至少一個接觸墊不與該第二複數個接觸墊之任何接觸墊垂直對準。

12. 如請求項 10 之半導體裝置總成，其中該第一複數個接觸墊之每個接觸墊與該第二複數個接觸墊之一對應接觸墊垂直對準。

13. 如請求項 10 之半導體裝置總成，其中該複數個半導體裝置包含藉由矽穿孔可操作地連接之複數個半導體裝置堆疊。

14. 一種製成一半導體裝置總成之方法，其包括：
提供一半導體裝置子總成，該半導體裝置子總成包含：
複數個第一半導體裝置，及
一裝置連接層，其形成於該複數個第一半導體裝置上方，該裝置連接層包含面向該複數個第一半導體裝置之一第一表面、與該第一表面相對且具有第二複數個接觸墊之一第二表面，其中該第二複數個接觸墊之一第一子集藉由複數個光罩橋接導體電連接至該第二複數個接觸墊之一第二子集；及
將一第二半導體裝置接合至該半導體裝置子總成之該裝置連接層之該第二表面，其中該第二半導體裝置包含一連續半導體基板，該連續半導體基板具有藉由沒有任何電導體之一光罩邊緣區彼此分離之第一及第二電路區，使得將該第二半導體裝置接合至該半導體裝置子總成透過該等光罩橋接導體將該等第一及第二電路區彼此電耦合。

15. 如請求項 14 之方法，其中該裝置連接層之該第一表面具有藉由複數個金屬導電結構可操作地耦合至該複數個第一半導體裝置之第一複數個接觸墊。

16. 如請求項 15 之方法，其中該第一複數個接觸墊之各者電連接至該第二複數個接觸墊之一對應接觸墊，使得將該第二半導體裝置接合至該半導體裝置子總成透過該複數個金屬導電結構將該第二半導體裝置電耦合至該複數個第一半導體裝置。
17. 如請求項 14 之方法，其中將該第二半導體裝置接合至該裝置連接層之該第二表面包括形成一混合接合，包含介電質-介電質接合及金屬-金屬接合。
18. 如請求項 17 之方法，其中該混合接合不含任何焊接材料。
19. 如請求項 14 之方法，其中提供該半導體裝置子總成包括將包含該複數個第一半導體裝置之晶圓混合接合成一垂直堆疊。
20. 如請求項 14 之方法，其中將該第二半導體裝置接合至該半導體裝置子總成包含一晶圓級接合操作。

圖式簡單說明

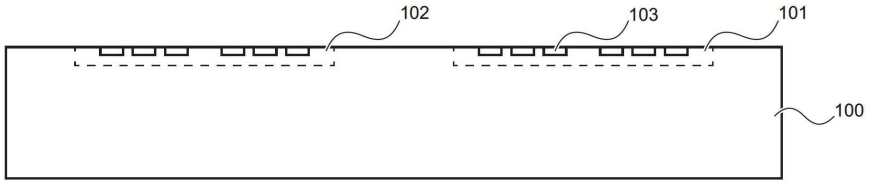
圖 1 至圖 4 係根據本技術之實施例的一實例半導體裝置總成之製造程序之不同階段之簡化示意性橫截面視圖。

圖 5 係根據本技術之實施例的一半導體裝置總成之一簡化示意性橫截面視圖。

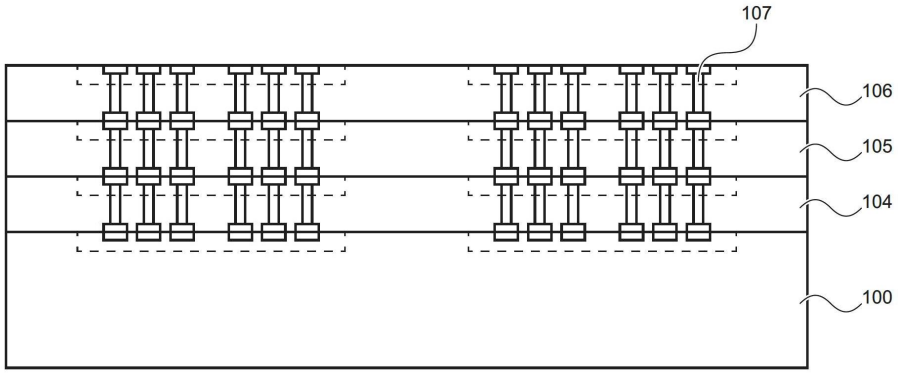
圖 6 係根據本技術之實施例的一半導體裝置總成之一簡化示意性部分平面視圖。

圖 7 係繪示根據本技術之一實施例的製成一半導體裝置總成之一方法之一流程圖。

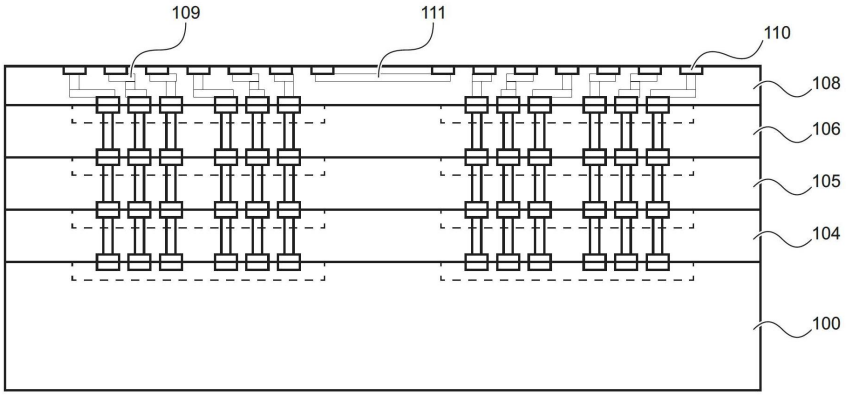
圖 8 係展示包含根據本技術之一實施例組態的一半導體裝置總成之一系統之一示意性視圖。



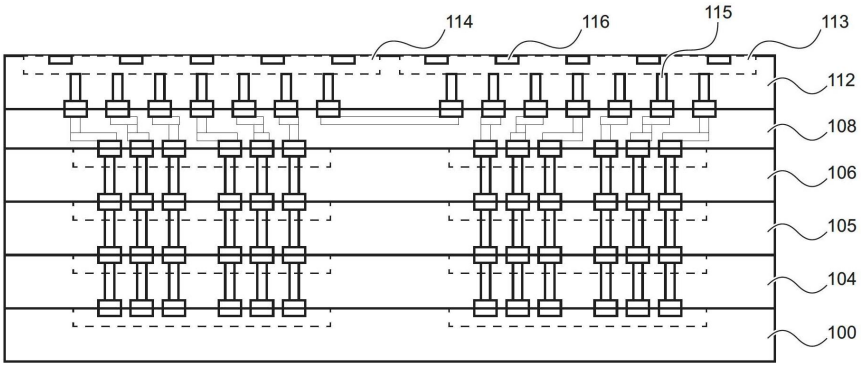
【圖1】



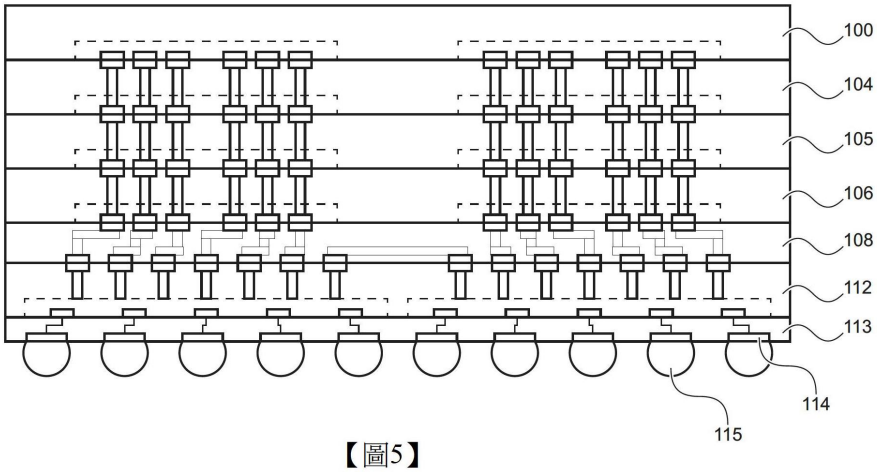
【圖2】


109
111
110
108
106
105
104
100

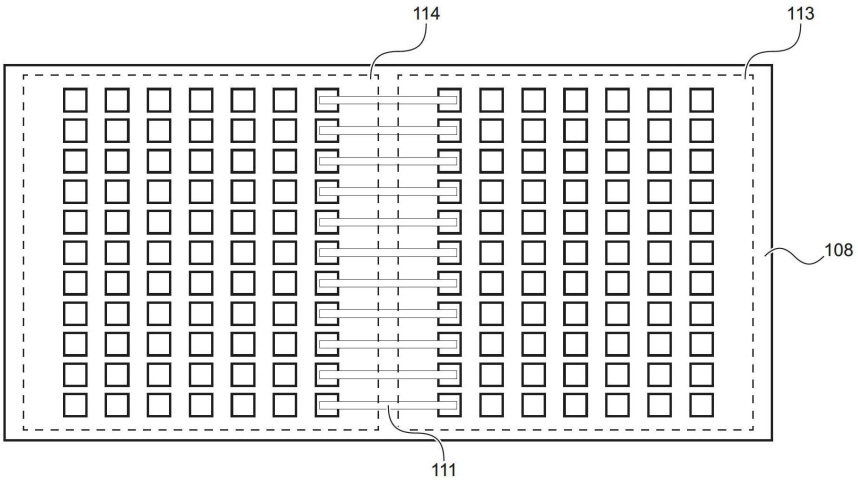
【圖3】


114
116
115
113
112
108
106
105
104
100

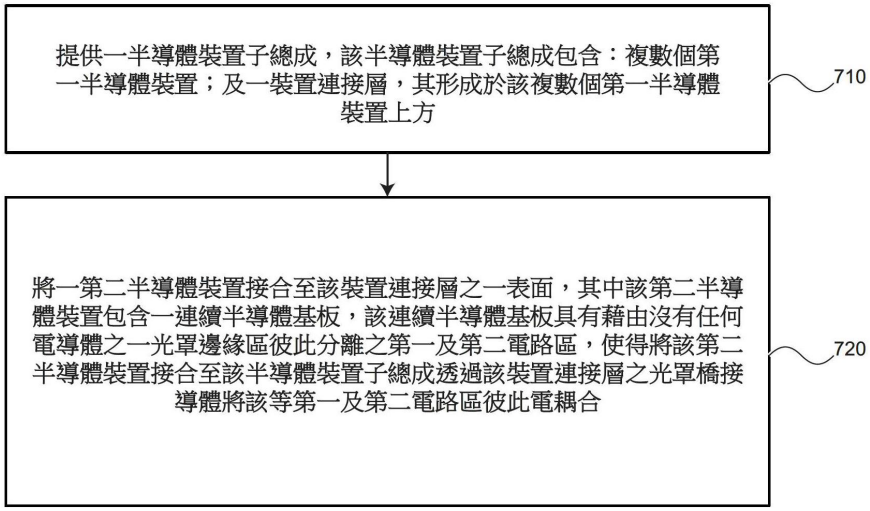
【圖4】


100
104
105
106
108
112
113
114
115

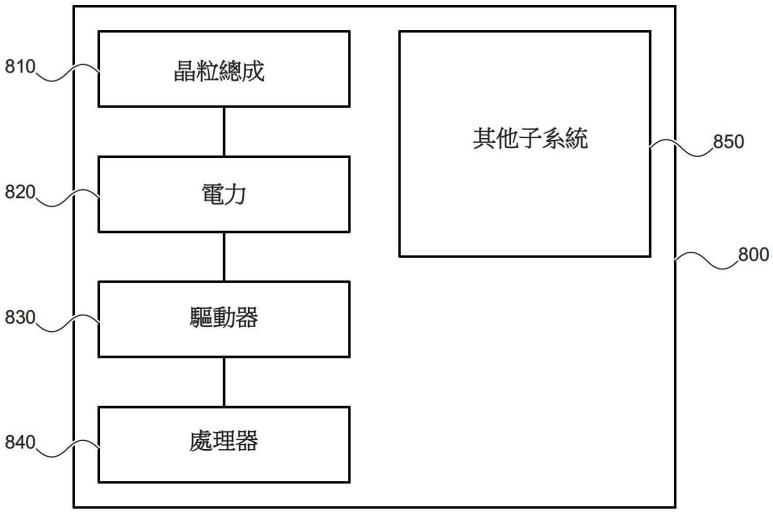
【圖5】


114
113
108
111

【圖6】


提供一半導體裝置子總成，該半導體裝置子總成包含：複數個第一半導體裝置；及一裝置連接層，其形成於該複數個第一半導體裝置上方
710
將一第二半導體裝置接合至該裝置連接層之一表面，其中該第二半導體裝置包含一連續半導體基板，該連續半導體基板具有藉由沒有任何電導體之一光罩邊緣區彼此分離之第一及第二電路區，使得將該第二半導體裝置接合至該半導體裝置子總成透過該裝置連接層之光罩橋接導體將該等第一及第二電路區彼此電耦合
720

【圖7】



【圖8】